

## PRUEBA EXPERIMENTAL DE UN CONVERTOR MULTINIVEL DE SIETE NIVELES CON CIRCUITO DE CONMUTADORES AUXILIARES

GERARDO CEGLIA, VÍCTOR GUZMÁN, JULIO WALTER, MARÍA GIMÉNEZ

Universidad Simón Bolívar. Departamento de Electrónica y Circuitos, asis-depec@usb.ve

Recibido: agosto de 2010

Recibido en forma final revisado: mayo de 2011

### RESUMEN

Este trabajo presenta las pruebas experimentales de laboratorio de un convertor de siete niveles en la configuración puente H con conmutadores auxiliares. Los resultados de las pruebas de laboratorio concuerdan con las predicciones de las simulaciones realizadas en una investigación anterior que demuestra que la configuración propuesta trabaja tal como se ha definido y que puede ser de interés en aplicaciones prácticas a niveles de potencia medios y bajos.

*Palabras Clave:* Inversor multinivel, Convertidores, IGBTs, PSPICE, Moduladores sigma-delta.

### EXPERIMENTAL TESTS OF A SEVEN LEVEL MULTILEVEL CONVERTER WITH AUXILIARY SWITCHES CIRCUIT

#### ABSTRACT

This work presents the laboratory tests of a seven level H bridge with auxiliary switches configuration. The laboratory tests results agree with the simulations already presented, showing that the proposed configuration works as expected and that this new configuration may be of interest for applications working at lower and medium power levels.

*Keywords:* Multilevel, Converter, IGBTs, PSPICE, SIGMA-DELTA MODULATORS.

#### INTRODUCCIÓN

Las configuraciones de convertidores propuestas en la literatura (Rodríguez *et al.* 2002) comparten las ventajas principales de permitir utilizar en el inversor niveles de tensión más altos de los que pueden soportar los dispositivos electrónicos de potencia empleados como conmutadores y poder generar formas de onda de salida con contenidos armónicos significativamente menores que los producidos por convertidores convencionales de dos niveles que trabajen a la misma frecuencia de conmutación. Por otra parte, las configuraciones multiniveles actualmente en uso también comparten las mismas desventajas genéricas: el circuito de potencia es complejo, requieren de un gran número de conmutadores electrónicos de potencia controlados, de circuitos de disparo, de diodos y de condensadores auxiliares. Dado que es necesario asegurar que los niveles de tensión DC en el arreglo de condensadores permanezca balanceado en todo el ciclo de operación, la coordinación de las conmutaciones de los componentes principales es una tarea compleja que debe ser ejecutada por un procesador poderoso y de alto rendimiento. Aspecto que resulta relativamente costoso. Una alternativa interesante que proporciona una

reducción significativa en la complejidad tanto de la etapa de potencia como de la de control, es el uso de conmutadores auxiliares, tal como se propone en Park *et al.* 2003 y Ceglia *et al.* 2006, para una configuración convertidora de cinco niveles con un puente H y conmutadores auxiliares. Posteriormente, usando simulación circuital en SPICE, esta nueva topología fue extendida hasta siete niveles, tal como se reportó en Ceglia *et al.* 2008.

El presente trabajo muestra los resultados obtenidos en las pruebas experimentales iniciales de un inversor de siete niveles con puente H y conmutadores auxiliares prototipo. Para reducir aún más la complejidad inherente a una configuración multinivel, este prototipo se opera con una nueva estructura de control, empleando circuitos de control de bajo costo basados en un arreglo de compuertas programable en el campo, FPGA (Field Programmable Gate Array), que puede ser reconfigurado para trabajar con cualquier configuración inversora multinivel. Como se demuestra en los resultados aquí presentados, las pruebas de laboratorio realizadas sobre el inversor prototipo fueron satisfactorias, lo cual demuestra de manera concluyente que la configuración inversora de siete niveles propuesta opera tal como

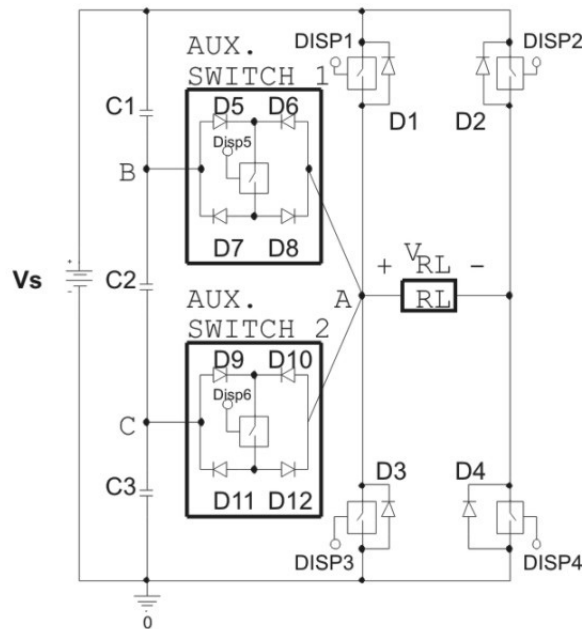
se estudió en Ceglia *et al.* 2008, permitiendo obtener el rendimiento esperado con una reducción significativa en el número de componentes de potencia, los circuitos de disparo y los condensadores empleados, en comparación con las configuraciones inversoras de siete niveles en uso.

### LA TOPOLOGÍA DEL CONVERTOR DE SIETE NIVELES PUENTE H CON CONMUTADORES AUXILIARES

La figura 1 muestra el circuito de potencia completo usado en la configuración inversora de siete niveles con puente H y conmutadores auxiliares.

El puente H está formado por los cuatro conmutadores principales, DISP1 a DISP4. Un divisor de tensiones capacitivo (C1, C2 y C3) proporciona todas las tensiones necesarias para la operación del inversor multinivel. Los dos conmutadores auxiliares implementados por el conmutador controlado DISP5 y sus cuatro diodos (D5 a D8) y el conmutador controlado DISP6 y sus cuatro diodos (D9 a D12), conectan el punto central del convertor medio puente de la izquierda (DISP1 y DISP3) a los puntos B o C en el divisor de tensión capacitivo, según sea necesario en la estrategia de conmutación.

La tabla 1 muestra las combinaciones de conmutación que generan los siete niveles de tensión de salida, que son, respectivamente:  $V_S$ ,  $2V_S/3$ ,  $V_S/3$ , 0,  $-V_S/3$ ,  $-2V_S/3$ ,  $-V_S$ .



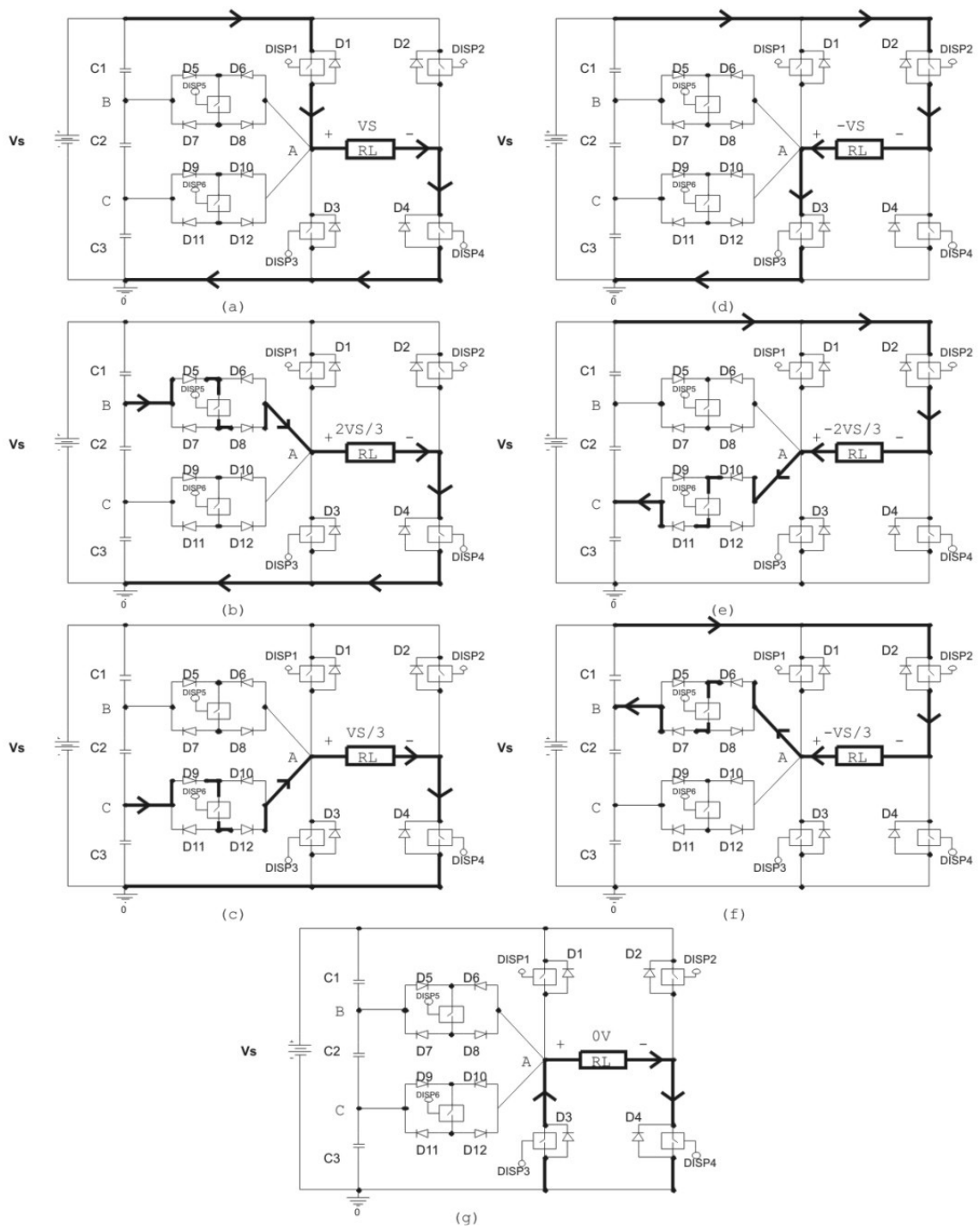
**Figura 1.** Configuración propuesta para el inversor de siete niveles con puente H y conmutadores auxiliares

**Tabla 1.** Combinaciones de conmutación necesarias para generar los siete niveles de salida en la configuración inversora propuesta

DISP1	DISP2	DISP3	DISP4	DISP5	DISP6	D5	D6	D7	D8	D9	D10	D11	D12	$V_{RL}$
ON	OFF	OFF	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	$V_S$
OFF	OFF	OFF	ON	ON	OFF	ON	OFF	OFF	ON	OFF	OFF	OFF	OFF	$2V_S/3$
OFF	OFF	OFF	ON	OFF	ON	OFF	OFF	OFF	OFF	ON	OFF	OFF	ON	$V_S/3$
OFF	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	0
OFF	ON	OFF	OFF	ON	OFF	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF	$-V_S/3$
OFF	ON	OFF	OFF	OFF	ON	OFF	OFF	OFF	OFF	OFF	ON	ON	OFF	$-2V_S/3$
OFF	ON	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	$-V_S$

La figura 2 muestra, resaltados en línea gruesa, los caminos de conducción definidos por las combinaciones de conmutación

tación listados en la tabla 1. Los siete niveles de tensión requeridos en la salida se generan como sigue:



**Figura 2.** Combinaciones de conmutación requeridas para producir la tensión de salida deseada,  $V_{RL}$ , en los siete niveles del inversor. Las líneas gruesas muestran el camino de corriente a través de los conmutadores y la carga en cada estado considerado. a)  $V_{RL} = V_S$ , b)  $V_{RL} = 2 V_S/3$ , c)  $V_{RL} = V_S/3$ , d)  $V_{RL} = -V_S$ , e)  $V_{RL} = -2 V_S/3$ , f)  $V_{RL} = -V_S/3$ , g)  $V_{RL} = 0$

1- Nivel  $V_s$  (figura 2a): DISP1 Nivel, conectando el terminal positivo de la carga al terminal positivo de la fuente DC ( $V_s$ ), y DISP4 está encendido (ON), conectando el terminal negativo de la carga a tierra; la tensión en la carga es  $V_s$ . Si la corriente de carga es negativa circulará a través de los diodos auxiliares D1 y D4.

2- Nivel  $2V_s/3$  (figura 2b): El conmutador auxiliar DISP5 está encendido (ON), conectando el punto A de la carga al punto B del divisor capacitivo, bien sea a través de los diodos D5 y D8 si la corriente de carga es positiva, o a través de los diodos D6 y D7 si la corriente de carga es negativa. DISP4 está encendido (ON), conectando el terminal negativo de la carga a tierra; la tensión en la carga es  $2V_s/3$ .

3- Nivel  $V_s/3$  (figura 2c): El conmutador auxiliar DISP6 está encendido (ON), conectando el punto A de la carga al punto C del divisor capacitivo, bien sea a través de los diodos D9 y D12 si la corriente de carga es positiva, o a través de los diodos D10 y D11 si la corriente de carga es negativa. DISP4 está encendido (ON), conectando el terminal negativo de la carga a tierra; la tensión en la carga es  $V_s/3$ .

4- Nivel cero (figura 2g): Este nivel se puede producir con dos combinaciones de conmutación. En la figura 2g los dos conmutadores principales, DISP3 y DISP4, están encendidos (ON), cortocircuitando la carga. La misma salida resulta si son los otros dos conmutadores principales, DISP1 y DISP2, los que están encendidos (ON). En ambos casos la tensión en la carga es 0.

5- Nivel  $-V_s/3$  (figura 2f): El conmutador auxiliar DISP5 está encendido (ON), conectando el punto A de la carga al punto B del divisor capacitivo, bien sea a través de los diodos D6 y D7 si la corriente de carga es negativa, como se muestra en la figura, o a través de los diodos D5 y D8 si la corriente de carga es positiva. DISP2 está encendido (ON), conectando el terminal negativo de la carga a  $V_s$  (figura 2f); la tensión en la carga es  $-V_s/2$ .

6- Nivel  $-2V_s/3$  (figura 2e): El conmutador auxiliar DISP6 está encendido (ON), conectando el punto A de la carga al punto C del divisor capacitivo, a través de los diodos D10 y D11 si la corriente de carga es negativa, como se muestra en la figura, o a través de los diodos D9 y D12, si la corriente de carga es positiva. DISP4 está encendido (ON), conectando el terminal negativo de la carga a tierra; la tensión en la carga es  $-2V_s/3$ .

7- Nivel  $-V_s$  (figura 2d): DISP2 está encendido (ON), conectando el terminal negativo de la carga a  $V_s$ , y DISP3 está encendido (ON), conectando el terminal positivo de la carga a tierra; la tensión en la carga es  $-V_s$ . Si la corriente de carga es negativa circulará a través de los diodos auxiliares D2 y D3.

La tabla 2, calculada de acuerdo con (Rico & Pou, 2002), presenta el número de componentes requerido para desarrollar un convertidor de siete niveles usando la topología de puente H con conmutadores auxiliares y tres de las configuraciones multiniveles más usadas en la literatura; las dos que se pueden considerar estándar: la acotada por diodos (Diode Clamped) y la acotada por condensadores (Capaci-

**Tabla 2.** Comparación de la cantidad de componentes necesarios en la configuración propuesta y tres configuraciones existentes de convertidores de siete niveles

Configuración multinivel	Puente H con conmutadores auxiliares	Acotada por diodos	Acotada por condensadores	Cascada asimétrica
Conmutadores principales	4	36	36	36
Tensión de bloqueo conmutadores principales	$V_s$	$V_s/7$	$V_s/7$	$V_s/7$
Diodos antiparalelo	8	36	36	36
Conmutadores auxiliares	2	-	-	-
Tensión de bloqueo conmutadores auxiliares	$2 V_s/3$	-	-	-
Diodos auxiliares	4	-	-	-
Total Conmutadores	6	36	36	36
Total Diodos	12	72	36	36
Condensadores	3	7	17	9

ditor Clamped), además de la configuración en cascada asimétrica, que es considerada novedosa y altamente mejorada.

Como puede observarse en la tabla, la configuración propuesta en este trabajo tiene una ventaja significativa en relación con las otras tres en lo que respecta al número de dispositivos requeridos en todas las categorías de componentes. Comparando en cada caso con la mejor de las otras configuraciones, requiere solamente seis conmutadores controlados en vez de treinta y seis (reducción del 83%), doce diodos en vez de treinta y seis (reducción del 66%) y tres condensadores en vez de los nueve requeridos por la configuración en cascada asimétrica (reducción del 66%). Por otra parte, la configuración aquí propuesta queda en desventaja cuando se comparan los requerimientos de tensión de bloqueo de los conmutadores. En la nueva configuración, los conmutadores controlados principales deben soportar la tensión de la fuente y los auxiliares dos tercios de dicha tensión; mientras que en las otras configuraciones los conmutadores deben soportar un séptimo de la tensión de la fuente. Por lo tanto, la nueva topología tendrá una ventaja significativa en aquellas aplicaciones cuando el factor limitante sea el número de componentes y estará en desventaja cuando la máxima reducción en la tensión de bloqueo requerida sea la principal consideración de diseño; por lo tanto, la nueva configuración es más adecuada para aplicaciones de tensión media y baja.

### MODULADOR DEL CONVERTOR

Dado que el prototipo de implementación de la topología multinivel de cinco niveles con puente H y convertor auxiliar presentado en Ceglia *et al.* 2006, trabajó satisfactoriamente usando el modulador Sigma-Delta adaptivo presentado en Sánchez *et al.* 2003, se decidió usar una configuración

de control similar para la nueva configuración inversora de siete niveles. Para lograr esto, los dos niveles digitales de salida del convertor Sigma-Delta se combinan con la información proporcionada por las doce ventanas de activación definidas en la figura 3, en relación con la forma ideal de tensión sinusoidal deseada en la salida. El circuito de control se desarrolló usando un dispositivo FPGA programable del tipo EPF10K20RC240 de la compañía ALTERA.

La figura 4 presenta el diagrama de bloques del nuevo modulador Sigma-Delta implementado en la FPGA. Como puede observarse, el cambio en el número de niveles de salida se realiza con un número mínimo de modificaciones, que afectan exclusivamente al último bloque funcional, antes llamado “conformador del reloj” y ahora más exactamente designado “generador de señales multinivel”.

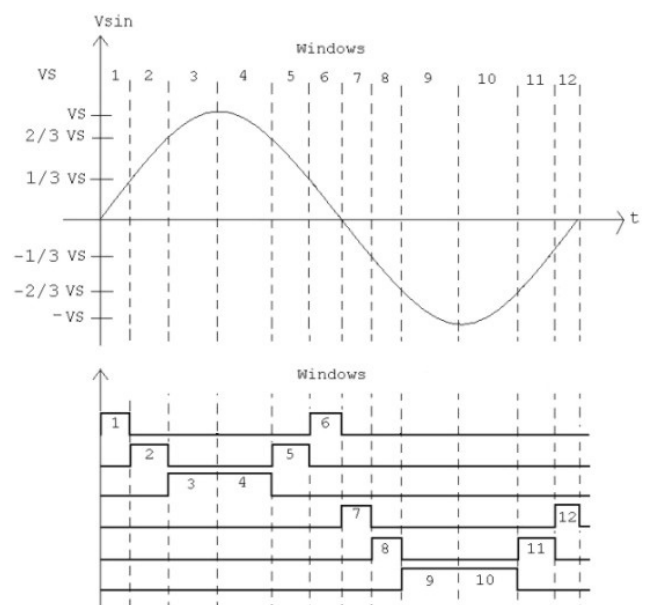


Figura 3. Ventanas de activación de los siete niveles

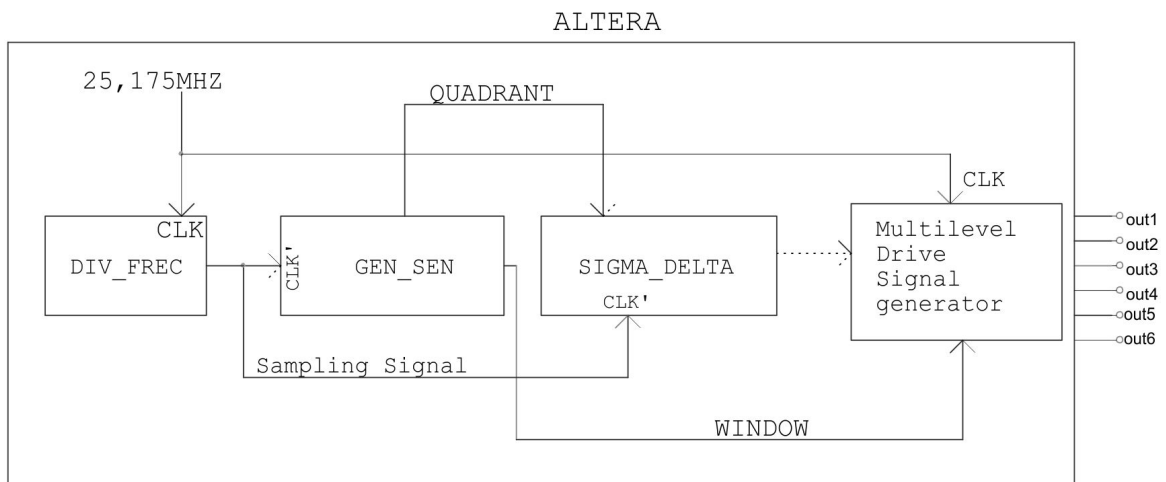


Figura 4. Diagrama de bloques de la nueva implementación del sistema modulador sigma-delta en el FPGA



El diagrama del bloque generador de señales multinivel para una configuración de siete niveles se presenta en la figura 5. Debe señalarse además que, con la nueva configuración, el modulador Sigma-Delta puede ser modificado para utilizarse en cualquier otra configuración multinivel, simplemente cambiando el bloque generador de señales multinivel. El bloque generador de señales multinivel tiene como entradas la señal de referencia sinusoidal ideal (una onda de 50 Hz en este ejemplo) y la salida digital proporcionada por el modulador Sigma-Delta. Las referencias de temporización extraídas por el bloque de ventanas se combinan con la información de modulación proporcionada por el bloque Sigma-Delta, y las doce señales que definen la secuencia de las doce bandas de voltajes PWM correspondientes a los siete niveles de salida del convertidor se combinan en el bloque de decodificación de conmutaciones para generar las seis señales de control de los conmutadores de potencia: los cuatro conmutadores principales del puente H (DISP 1 a 4) y los dos conmutadores auxiliares (DISP 5 y 6).

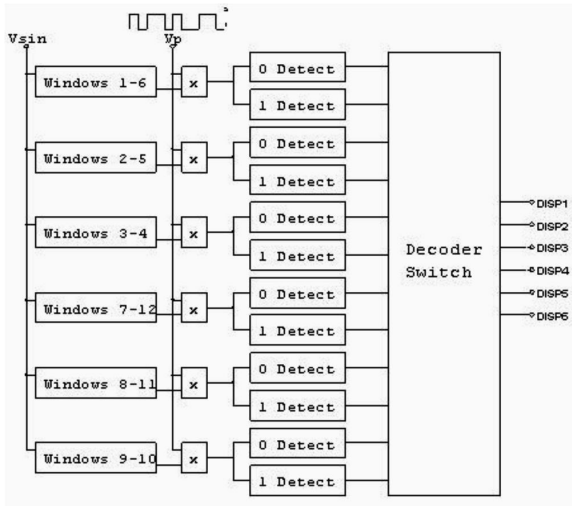


Figura 5. Generador de señales de disparo multinivel

## RESULTADOS EXPERIMENTALES

Después de que las extensas pruebas por simulación ejecutadas con un modelo PSPICE del inversor de siete niveles con puente H y conmutadores auxiliares presentado en Ceglia *et al.* 2008 confirmaron el análisis teórico del comportamiento del circuito, se construyó un prototipo de laboratorio para realizar las pruebas experimentales. La figura 6 muestra una foto del sistema de pruebas experimental en la que se puede ver el circuito inversor a la izquierda, y la tarjeta de desarrollo del FPGA empleado para implementar el controlador multinivel en el centro. El uso de una tarjeta de desarrollo para el FPGA permite reprogramarlo sobre la marcha si es necesario desde el computador personal. Una vez que se complete la etapa de desarrollo, el sistema de desarrollo será reemplazado por un solo circuito FPGA debidamente programado. Todos los datos experimentales

fueron registrados con el osciloscopio digital de cuatro canales, 300 MHz, 2.5 Gs/s (Tektronix TDS3054) mostrado en la parte central superior. El osciloscopio también se utilizó para calcular los espectros de frecuencia de la salida del inversor. De manera de ver el buen funcionamiento del sistema multinivel se utilizó una resistencia de 100 Ohm / 100 W como carga.

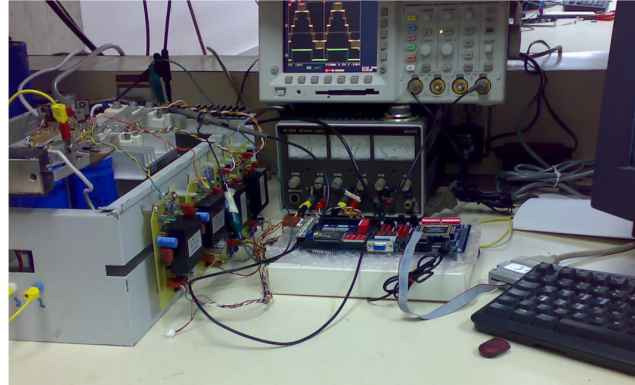


Figura 6. Sistema de pruebas experimental del inversor de siete niveles con puente H y conmutadores auxiliares

La figura 7 presenta la forma de onda de tensión de salida del inversor, mostrando los siete niveles de la salida utilizando una frecuencia de conmutación del inversor de 100 kHz. La frecuencia fundamental es 50 Hz. El nivel del bus DC es 150 V. Los siete niveles de tensión de la salida son:  $V_S = 150V$ ,  $2/3 V_S = 100V$ ,  $1/3 V_S = 50V$ ,  $0V$ ,  $-1/3 V_S = -50V$ ,  $-2/3 V_S = -100V$ ,  $-V_S = -150V$ . La figura 8 muestra el espectro de frecuencia calculado para esta situación que, como puede observarse, presenta un bajo contenido armónico.

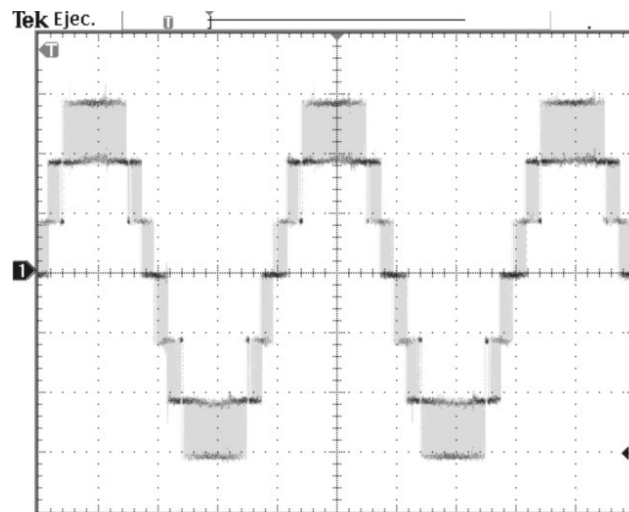
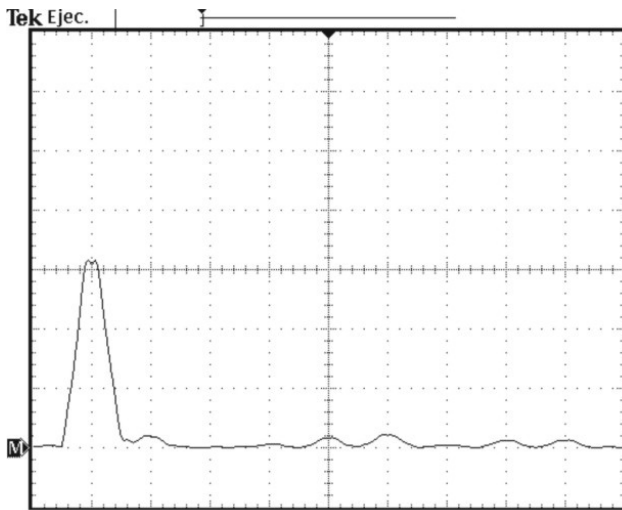
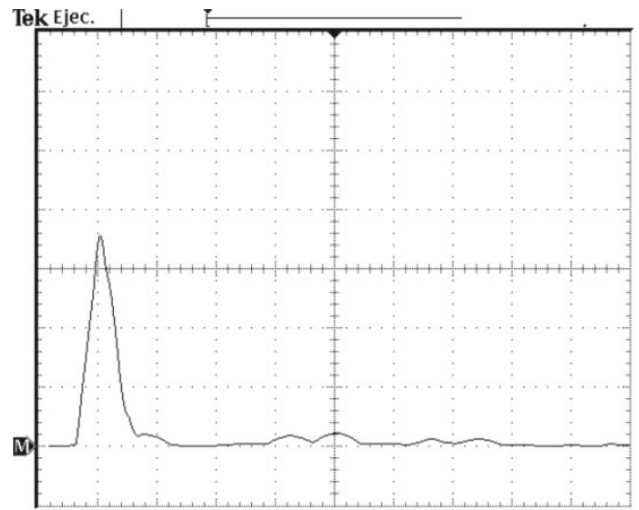


Figura 7. Salida del inversor siete niveles con puente H y conmutadores auxiliares: Forma de onda de tensión de salida. Escala vertical: 50V / div; Escala horizontal 5 ms / div

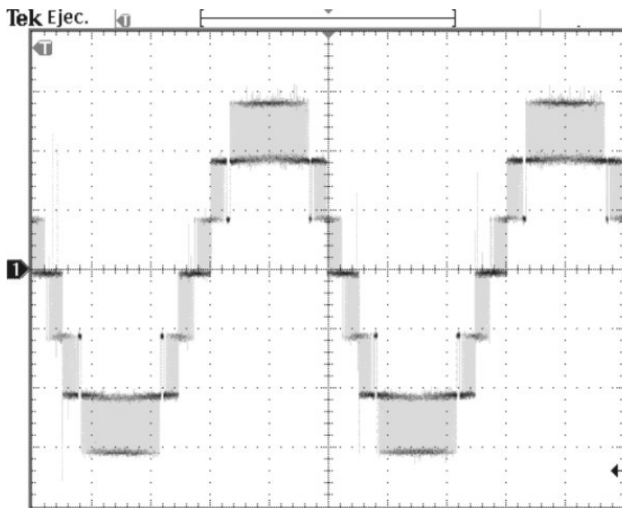


**Figura 8.** Salida del inversor siete niveles con puente H y conmutadores auxiliares: Espectro de frecuencia de la forma de onda de voltaje de salida. Tensión del bus DC 150 V, frecuencia de conmutación del convertor 100 kHz. Escala vertical: 25V / div; Escala horizontal: 50 Hz / div



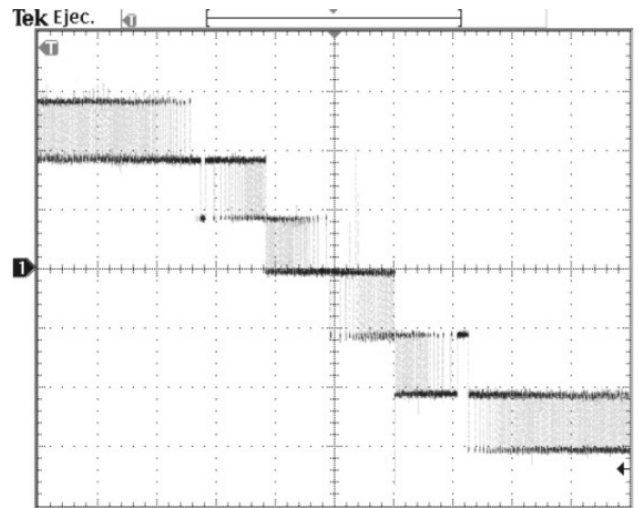
**Figura 10.** Salida del inversor siete niveles con puente H y conmutadores auxiliares: Espectro de frecuencia de la forma de onda de voltaje de salida. Tensión del bus DC 150 V, frecuencia de conmutación del convertor 200 kHz. Escala vertical: 25V / div; Escala horizontal: 50 Hz / div

La figura 9 presenta la forma de onda de salida del inversor de siete niveles cuando la frecuencia de conmutación se cambia a 200 kHz.



**Figura 9.** Salida del inversor siete niveles con puente H y conmutadores auxiliares: Forma de onda de tensión de salida. Escala vertical: 50V / div; Escala horizontal: 4 ms / div

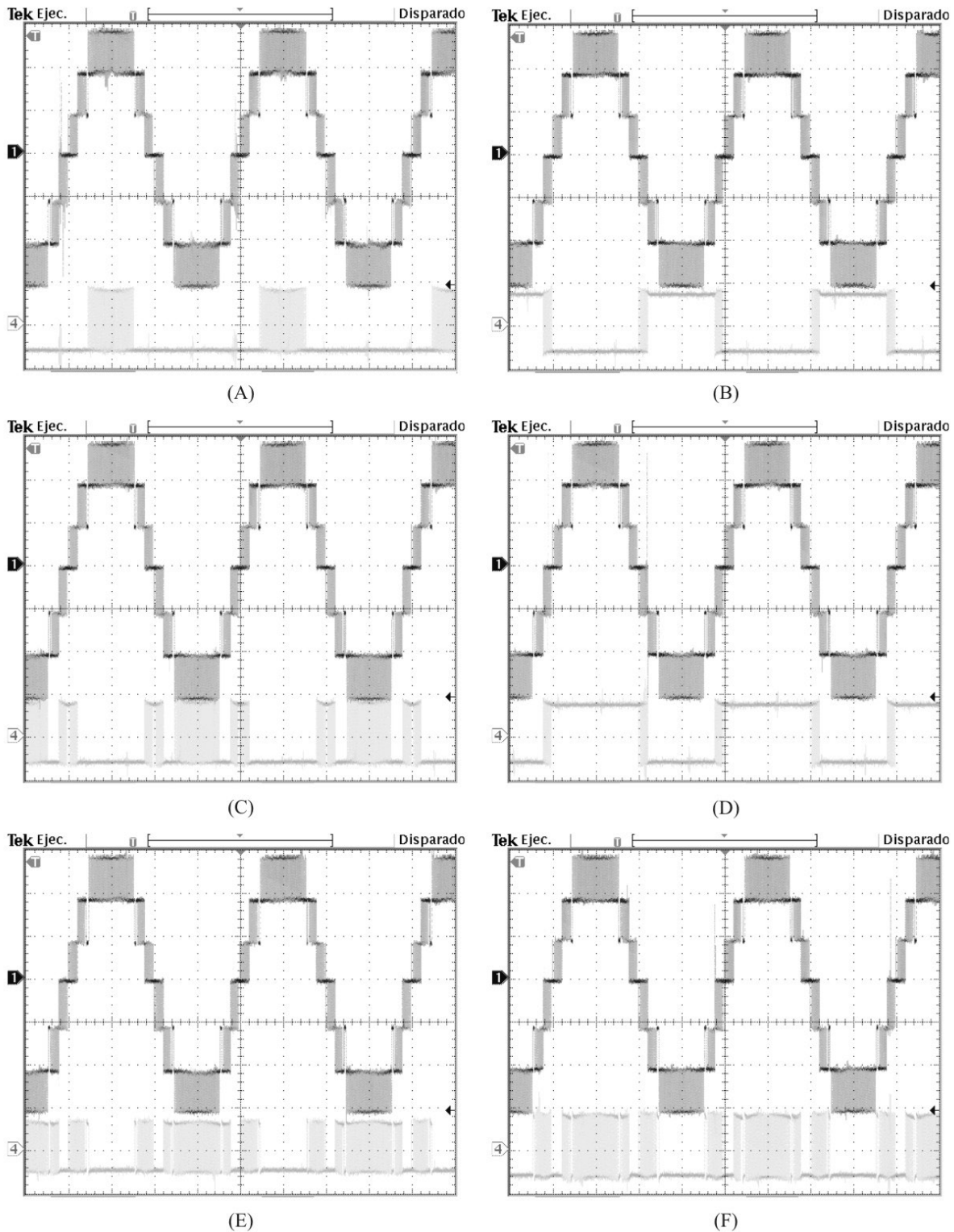
La figura 11 presenta una visión ampliada de la forma de onda de salida, en la que se puede apreciar el detalle de las conmutaciones.



**Figura 11.** Expansión de la forma de onda de salida del inversor mostrando el detalle de la modulación: Tensión del bus DC 150 V, frecuencia de conmutación del convertor 200 kHz. Escala vertical: 50V / div, escala horizontal 59 ms / div

La figura 10 muestra el espectro de frecuencia calculado para esta situación, en el que se observa que el contenido armónico es aún inferior al anterior.

Finalmente, la figura 12 presenta las relaciones existentes entre la forma de onda de salida y las secuencias de disparo aplicadas a los distintos conmutadores controlados del inversor.



**Figura 12.** Relación entre la forma de onda de voltaje de salida y el estado de los conmutadores.

Traza superior en todas las pantallas: Forma de onda de salida del inversor de siete niveles con puente H y conmutadores auxiliares

Trazas inferiores: A.- Secuencia de disparo aplicada al conmutador Disp1; B.- Secuencia de disparo aplicada al conmutador Disp2; C.- Secuencia de disparo aplicada al conmutador 3; D.- Secuencia de disparo aplicada al conmutador Disp4; E.- Secuencia de disparo aplicada al conmutador Disp5; F.- Secuencia de disparo aplicada al conmutador Disp6. Tensión del bus DC 150 V, frecuencia de conmutación del convertidor 100 kHz, Escala vertical del canal 1: 50V / div, escala vertical del canal 4: 20 v/div; escala horizontal 5 ms / div



## CONCLUSIONES

- 1.- Los resultados experimentales prueban que el inversor de siete niveles con puente H y conmutadores auxiliares operan de acuerdo con lo postulado en el diseño teórico.
- 2.- Los resultados experimentales prueban que el generador de señales de control multinivel diseñado se puede usar en combinación con un controlador sigma-delta estándar a fin de producir un controlador funcional para la topología propuesta para el inversor de siete niveles.
- 3.- La nueva etapa de potencia inversora de siete niveles requiere para su implementación de un número de componentes significativamente menor que las configuraciones hasta ahora presentadas en la literatura.

## REFERENCIAS

- CEGLIA G., GUZMÁN V., SÁNCHEZ C., IBÁÑEZ F., WALTER J., GIMÉNEZ M. (2006). *A New Simplified Multilevel Inverter Topology for DC-AC Conversion*. IEEE Trans. On Power Electronics, Vol. 21, No. 5, Julio.
- CEGLIA G., GUZMÁN V., SÁNCHEZ C., IBÁÑEZ F., WALTER J., GIMÉNEZ M. (2008). *Simulation of Simplified Seven Level Multilevel Converter Circuit*. Proceedings of the 13th Power Electronics and Motion Control Conference, EPE-PEMC-2008, Septiembre.
- PARK S., KANG F., LEE M., KIM C. (2003). *A New Single-Phase Five Level PWM Inverter Employing a Deadbeat Control Scheme*. IEEE TRANSACTIONS ON POWER ELECTRONICS. Vol. 18, pp. 831 - 843.
- RICO R., POU J. (2002). *Convertidores multinivel CC/CA. Topologías básicas*. en Mundo Electrónico, Junio. pp. 28-35.
- RODRÍGUEZ J., JIH-SHENG L., FANG Z. (2002). *Multi-level Inverter: A Survey of Topologies, Controls, and applications*. IEEE Trans. On Industrial Electronics, Vol. 49, No.4, Agosto.
- SÁNCHEZ C., IBÁÑEZ F., ALCAÑIZ M., POLO J., MASOT R. (2003). *Analysis of Sigma-Delta modulation techniques in low frequency DC-AC converters*. en Proc. IEEE 34th PESC'03, Junio. pp. 507-512.