

TRABAJO ESPECIAL DE GRADO

ELABORACIÓN DE UN PROTOTIPO DE UN SISTEMA SIMULADOR DE PROCESOS MODULAR CON SOFTWARE DE VISUALIZACIÓN DE DATOS PARA COMPUTADOR

Presentado ante la Ilustre
Universidad Central de Venezuela
por el Br. Escobedo C., Juan A.
para optar al título de
Ingeniero Electricista

Caracas, 2013

TRABAJO ESPECIAL DE GRADO

ELABORACIÓN DE UN PROTOTIPO DE UN SISTEMA SIMULADOR DE PROCESOS MODULAR CON SOFTWARE DE VISUALIZACIÓN DE DATOS PARA COMPUTADOR

TUTOR ACADÉMICO: Prof. Alejandro González

Presentado ante la Ilustre
Universidad Central de Venezuela
por el Br. Escobedo C., Juan A.
para optar al título de
Ingeniero Electricista

Caracas, 2013

CONSTANCIA DE APROBACIÓN

Caracas, 2013

Los abajo firmantes, miembros del Jurado designado por el Consejo de Escuela de Ingeniería Eléctrica, para evaluar el Trabajo Especial de Grado presentado por el Bachiller Juan Escobedo, titulado:

“Elaboración de un prototipo de un sistema simulador de procesos modular con software de visualización de datos para computador”

Consideran que el mismo cumple con los requisitos exigidos por el plan de estudios conducente al Título de Ingeniero Electricista en la mención Electrónica, y sin que ello signifique que se hacen solidarios con las ideas expuestas por el autor, lo declaran APROBADO.



Prof. José Romero

Jurado



Prof. Simón Morales

Jurado



Prof. Alejandro González

Profesor guía

AGRADECIMIENTOS

Quiero agradecer a mi familia; en especial a mi madre y abuela, sin cuyo amor y apoyo incondicional nada de esto hubiera sido posible.

Escobedo C., Juan A.

**ELABORACIÓN DE UN PROTOTIPO DE UN SISTEMA
SIMULADOR DE PROCESOS MODULAR CON SOFTWARE DE
VISUALIZACIÓN DE DATOS PARA COMPUTADOR**

Tutor Académico: Alejandro González. Tesis. Caracas. U.C.V. Facultad de Ingeniería. Escuela de Ingeniería Eléctrica. Ingeniero Electricista. Opción: Electrónica. 2013. 105h. + anexos.

Palabras Claves: Prototipo de equipo; Simulación de sistemas físico; Control de sistemas; Visualización de respuesta.

Resumen. Se plantea la elaboración de un prototipo de equipo para el Laboratorio de Control de la Escuela de Ingeniería Eléctrica, que permita, mediante circuitos electrónicos, simular el comportamiento de sistemas físicos o procesos cuya respuesta puede ser modificada mediante diversos tipos de controladores incluidos en el equipo, ajustables de acuerdo a la teoría de sistemas de control. Como complemento al dispositivo principal, se tiene un programa para computador basado en LabVIEW que mediante una interfaz gráfica, facilita la visualización de la respuesta de los sistemas bajo estudio. En este trabajo se encuentran todos los esquemas circuitales y el valor de los componentes que conforman un equipo con las características antes descritas y el cálculo de distintos parámetros del sistema como lo son las limitaciones del ancho de banda, impedancias de entrada/salida, corrientes y voltajes máximos. Por último, se elabora un manual que permita a nuevos usuarios familiarizarse con las distintas características y módulos del dispositivo así como con el software de visualización de datos.

ÍNDICE GENERAL

	Pág.
CONSTANCIA DE APROBACIÓN.....	iii
AGRADECIMIENTOS	iv
RESUMEN	v
ÍNDICE	vi
LISTA DE TABLAS	xiii
LISTA DE FIGURAS	xv
SIGLAS, ACRÓNIMOS Y ABREVIATURAS.....	xviii
INTRODUCCIÓN	1
Reseña histórica de los sistemas de control	1
Enseñanza de la teoría de control.....	2
Desarrollo del proyecto	2
CAPÍTULO I	
1. PLANTEAMIENTO DEL PROBLEMA Y OBJETIVOS	5
1.1) Antecedentes.....	5
1.2) Justificación	5
1.3) Planteamiento del problema	5
1.4) Objetivos.....	6
1.4.1) Objetivo general.....	6
1.4.2) Objetivos específicos	6

1.5) Metodología.....	7
CAPÍTULO II	
2. FUNDAMENTOS TEÓRICOS	8
2.1) Amplificador operacional	8
2.1.1) Características ideales.....	8
2.1.2) Configuración inversora y no inversora.....	9
2.1.3) Imperfecciones.....	10
a) Voltaje de swing.....	11
b) Corriente de salida.....	11
c) Ganancia finita a lazo abierto.....	11
d) Ganancia modo común mayor a cero.....	11
e) Ancho de banda (GBWP).....	11
f) Impedancia de entrada finita	12
g) Impedancia de salida mayor a cero	12
h) Corriente de polarización	12
i) Voltaje de offset	12
2.2) Ancho de banda de un sistema LTI	13
2.3) Relación de Parseval.....	13
2.4) Muestreo	14
2.5) Teoría de realimentación aplicada a amplificadores.....	17
a) Desensibilizar ante variación de parámetros.....	18
b) Reducción de la distorsión no lineal	19
c) Controlar la impedancia de entrada y salida	19
d) Extender el ancho de banda.....	19
2.6) Características de la respuesta transitoria en sistemas LTI.....	20
2.6.1) Sistemas de primer orden.....	20

2.6.2) Sistemas de segundo orden	21
a) $\zeta=0$	21
b) $0<\zeta<1$	21
1) Tiempo de retardo	21
2) Tiempo de subida	22
3) Tiempo de pico.....	22
4) Sobre pico	22
5) Tiempo de establecimiento	22
c) $\zeta=1$	22
d) $\zeta>1$	22
2.7) Lugar geométrico de raíces.....	22
2.8) Controlador PID.....	24
2.8.1) Acción proporcional.....	24
2.8.2) Acción integral	25
2.8.3) Acción derivativa	25
2.9) Compensadores.....	25
2.9.1) Adelanto.....	26
2.9.2) Atraso.....	26

CAPÍTULO III

3. SOFTWARE DE VISUALIZACIÓN	27
3.1.1) Ancho de banda de la tarjeta de adquisición de datos	27
a) Entrada	27
b) Salida	29
3.1.2) Caracterización de señales de prueba	30
a) Impulso	30
b) Escalón.....	31

c) Rampa	32
d) Cuadrática	32
e) Sinusoidal.....	33
f) Onda cuadrada.....	33
3.2) Desarrollo del software de visualización	34
3.2.1) Interfaz gráfica de usuario	34
1) Controles generales	35
2) Controles de ejecución	36
3) Controles de adquisición.....	36
4) Área de visualización	36
5) Controles señal de prueba	37
6) Controles señal de perturbación	37
3.2.2) Programación en LabVIEW.....	38
3.3) Verificación de funcionamiento.....	43
3.3.1) Entradas	43
3.3.2) Salidas.....	47

CAPÍTULO IV

4. PROTOTIPO DE SIMULADOR DE PROCESOS.....	50
4.1) Consideraciones preliminares	50
4.1.1) Ancho de banda prototipo Simulador de procesos	50
4.1.2) Selección del amplificador operacional.....	50
a) Tipo de amplificador operacional	50
b) Disponibilidad comercial y precios	51
4.1.3) Resistencias	53
a) Material	53
b) Potencia y voltajes máximos a soportar por	54

las resistencias.....	
c) Resistencias mínimas en función de la corriente disponible.....	55
4.1.4) Condensadores	56
a) Tipo	56
b) Voltaje.....	57
c) Valores de capacitancia y tolerancia.....	58
4.2) Diseño y resultados	58
4.2.1) Controladores.....	58
a) PID	58
1) Diseño del integrador.....	58
2) Pruebas y resultados del integrador	62
3) Diseño del derivador.....	62
4) Pruebas y resultados del derivador	65
5) Diseño del proporcional-sumador.....	66
6) Pruebas y resultados del proporcional-Sumador	69
7) Diseño del indicador de saturación.....	69
8) Pruebas y resultados del indicador de Saturación.....	71
b) Compensadores.....	72
1) Diseño del compensador clase 1	72
2) Pruebas y resultados del compensador clase 1	76
3) Diseño del compensador clase 2.....	78
4) Pruebas y resultados del compensador	79

clase 2.....	
4.2.2) Planta	81
a) Diseño de la planta.....	81
b) Pruebas y resultados de la planta	83
4.2.3) Planta no lineal.....	86
a) Diseño de la planta no lineal	86
b) Pruebas y resultados de la planta no lineal	89
4.2.4) Sumadores	90
a) Diseño de los sumadores.....	90
b) Pruebas y resultados de los sumadores	91
4.2.5) Diseño de la fuente de alimentación	92
4.3) Implementación del PCB	95
4.3.1) Pistas	95
4.3.2) Resultados fuente de alimentación	97
4.3.3) Pruebas y resultados del Prototipo de simulador de procesos.....	97
CONCLUSIONES	99
RECOMENDACIONES	101
REFERENCIAS BIBLIOGRÁFICAS	103
ANEXOS	106

LISTA DE TABLAS

	Pág.
Tabla 1. Muestras por segundo por cantidad de canales utilizados	28
Tabla 2. Disponibilidad y precios de operaciones quad al 1/7/13.....	51
Tabla 3. Comparación de los parámetros del LM324 y LM348	52
Tabla 4. Voltajes vistos por las impedancias	55
Tabla 5. Voltajes a soportar para Z1 o Z2 muy grandes en comparación con Z2 y Z1 respectivamente	55
Tabla 6. Valor mínimo de Z2 y Rcarga para obtener 12V con 15mA	56
Tabla 7. Preferencia en el tipo de condensador.....	56
Tabla 8. Preferencia en el tipo de condensador para capacitancias elevadas.....	57
Tabla 9. Resultados pruebas integrador	62
Tabla 10. Resultados pruebas derivador	65
Tabla 11. Resultados pruebas proporcional-sumador	69
Tabla 12. Resultados obtenidos para el indicador de saturación	71
Tabla 13. Comparación entre Vcomp sin y con corrección con Vsat.....	72
Tabla 14. Resultados pruebas compensador clase 1	77
Tabla 15. Polos y ceros teóricos y obtenidos	77
Tabla 16. Resultados pruebas compensador clase 2	80
Tabla 17. Polos y ceros máximos y mínimos.....	80
Tabla 18. Valores de resistencia para los polos deseados.....	82
Tabla 19. Resultados de las plantas	85
Tabla 20. Resultados para la determinación de Is y n*Vd.....	86

Tabla 21. Resultados pruebas sumador.....	92
Tabla 22. Comportamiento esperado de las pistas de poder	96
Tabla 23. Resultados de la fuente de poder lineal.....	97

LISTA DE FIGURAS

	Pág.
Figura 1. Símbolo del amplificador operacional básico.....	8
Figura 2. Topología para la configuración inversora y no inversora	10
Figura 3. Modelo de amplificador operacional real	10
Figura 4. Muestreo por tren de impulsos	15
Figura 5. Espectro de una señal en banda base (a). Espectro de un tren de impulsos (b). Espectro de una señal muestreada con $F_s > 2F_{\max}$ (c). Espectro de una señal muestreada con $F_s < 2F_{\max}$ (d)	16
Figura 6. Muestreo por retentor de orden cero.....	17
Figura 7. Respuesta en amplitud de la función sinc/ F_s	17
Figura 8. Esquema básico de realimentación	18
Figura 9. LGR de un sistema con polos a lazo abierto en $s=-1,-2$ y -3	23
Figura 10. Interfaz gráfica de usuario	35
Figura 11. Modo de visualización X vs Y.....	37
Figura 12. Primer paso de la secuencia de tiempo del programa	39
Figura 13. Segundo paso de la secuencia de tiempo del programa.....	40
Figura 14. Tercer paso de la secuencia de tiempo del programa	42
Figura 15. Diagrama de flujo simplificado del proceso	43
Figura 16. Input 1-Seno 1 Hz, 1V, offset nulo/Input 2-Seno 1 Hz, 3V, Offset nulo/ Input 3-Seno 1 Hz, 0.5 V, Offset nulo/ Input 4-Seno 1 Hz, 1.5V, Offset nulo. Sin memoria	44

Figura 17. Input 1-Seno 1 Hz, 1V, offset nulo/Input 2-Seno 1 Hz, 3V, Offset nulo/ Input 3-Seno 1 Hz, 0.5 V, Offset nulo/ Input 4-Seno 1 Hz, 1.5V, Offset nulo más señales de mismas características de la simulación anterior vista como un desfase de las señales en el tiempo.....	44
Figura 18. Señales en tiempo (arriba) y representación en modo XY (abajo)	45
Figura 19. Input 1-Seno 6300 Hz, 1V, Offset nulo/Input 2-Seno 6300 Hz, 3V, Offset nulo/ Input 3-Seno 6300 Hz, 0.5 V, Offset nulo/ Input 4-Seno 6300 Hz, 1.5V, Offset nulo.....	46
Figura 20. Input 1-Seno 30000 Hz, 1V, Offset nulo/Input 2-Seno 30000 Hz, 3V, Offset nulo/ Input 3-Seno 30000 Hz, 0.5 V, Offset nulo/ Input 4-Seno 30000 Hz, 1.5V, Offset nulo	47
Figura 21. Prueba impulso de amplitud 1V y duración 2.2m seg	48
Figura 22. Prueba escalón de amplitud 1V	48
Figura 23. Prueba rampa pendiente 3V/seg	48
Figura 24. Prueba cuadrática coeficiente 1	48
Figura 25. Prueba sinusoidal amplitud 1V, frecuencia 100Hz, offset nulo	48
Figura 26. Prueba onda cuadrada amplitud 1V, frecuencia 100Hz, offset nulo y 50% de ciclo de trabajo	48
Figura 27. Perturbación escalón amplitud 1V.....	49
Figura 28. Perturbación cuadrada amplitud 1V, frecuencia 100Hz, offset nulo y 50% de ciclo de trabajo	49
Figura 29. Prueba seno de frecuencia 100 Hz, amplitud 1V, Offset - 1V/Perturbación cuadrada de frecuencia 30 Hz, amplitud 1V, Offset 1V y 50% de ciclo de trabajo	49
Figura 30. Topología con realimentación negativa usando amplificadores operacionales.....	54
Figura 31. Diagrama de bloques del controlador PID.....	58

Figura 32. Topología básica del integrador basado en amplificadores operacionales.....	59
Figura 33. Topología etapa de ganancia ajustable inversora	60
Figura 34. Esquemático integrador del PID	61
Figura 35. Topología derivador con ancho de banda limitado.....	63
Figura 36. Esquemático derivador del PID	65
Figura 37. Topología sumador inversor con 3 entradas	66
Figura 38. Topología amplificador de ganancia seleccionable	67
Figura 39. Esquemático etapa sumadora-proporcional	68
Figura 40. Esquemático indicador de saturación	70
Figura 41. Topología con un polo y un cero	73
Figura 42. Esquemático compensador clase 1	75
Figura 43. Esquemático compensador clase 2	79
Figura 44. Topología con 1 polo	81
Figura 45. Esquemático planta.....	83
Figura 46. Esquemático planta modificada.....	84
Figura 47. Esquemático montaje para la determinación de I_s y V_d	86
Figura 48. Esquemático planta no lineal	88
Figura 49. Respuesta del sistema ante una entrada rampa de pendiente 1.....	89
Figura 50. Esquemático sumador con entradas inversora y no inversoras	91
Figura 51. Esquemático fuente lineal.....	93

SIGLAS, ACRÓNIMOS Y ABREVIATURAS

AB: Ancho de Banda

ADC: Analog-to-Digital Conversion (Conversión analógica-digital)

CMRR: Common Mode Rejection Ratio (Relación de rechazo de modo común)

CNC: Computer Numeric Control (Control Numérico por Computador)

DAC: Digital-to-Analog Conversion (Conversión digital- analógica)

GBWP: Gain Bandwidth Product (Producto ancho de banda ganancia)

LGR: Lugar Geométrico de Raíces

LTI: Linear Time-Invariant (Lineal invariante en tiempo)

MHz: Mega Hertz (1.000.000 Hertz o 1.000.000 Ciclos u oscilaciones por segundo)

mV: mili Volt (10^{-3} V)

MΩ: Mega Ohm (10^6 Ohm [Ω])

N.A.: No Aplica

nA: nano Ampere (10^{-9} A)

pA: pico Ampere (10^{-12} A)

PCB: Printed Circuit Board (Tabla de circuito impreso)

PID: Proporcional, Integral, Derivativo

PSP: Prototipo Simulador de Procesos

SP6T: Single pole- 6 throw (un polo- seis salidas)

Ta: Temperatura ambiente

Tj: Junction Temperature (Temperatura de la unión)

TΩ: Tera Ohm (10^{12} Ohm [Ω])

Vcomp: Voltaje de comparación

V_o : Voltaje de salida

V_{sat} : Voltaje de saturación

Z_{in} : Impedancia de entrada

ZOH: Zero-Order Hold (Retentor de orden cero)

Z_{out} : Impedancia de salida

Z_x : Impedancia número x

INTRODUCCIÓN

Reseña histórica de los sistemas de control automático [1]

Los avances en las técnicas de control automático han sido de gran importancia para el desarrollo y mejoramiento de tecnologías como los vehículos espaciales, robots y sistemas numéricos manejados por computadora o “CNC” ya que permiten conseguir un comportamiento determinado de los sistemas dinámicos, mejorar la productividad y aprovechar de mejor manera el elemento humano removiéndolo de actividades repetitivas, rutinarias o peligrosas.

El primer trabajo significativo en este campo fue el de James Watt y su regulador de velocidad centrifugo para máquinas de vapor en el siglo XVIII. Después de este punto, se comenzaron a realizar aportes importantes a la teoría de control. En 1932 Nyquist desarrollo un procedimiento relativamente simple para determinar la estabilidad de sistemas en lazo cerrado a partir de la respuesta a lazo abierto ante una entrada sinusoidal.

Durante la década de los 40 se desarrollaron métodos de respuesta en frecuencia (como los diagramas de Bode) que permitieron a los ingenieros diseñar sistemas de control a lazo cerrado que cumplieran con ciertos requisitos de comportamiento. A finales de la década de los 40 y principios de los 50, Evans desarrolló por completo el método del lugar de las raíces. Estos métodos son los que conforman el núcleo de la teoría de control clásica, ya que permiten tener sistemas estables que se comporten bajo una serie de criterios arbitrarios.

A medida que los sistemas a controlar se vuelven más complejos e incrementan su número de entradas y salidas, la teoría de control clásica deja de ser práctica, por lo que hacia 1960 y debido a la aparición de computadores de mayor capacidad de procesamiento, menor tamaño y costo, se comenzaron a realizar análisis

en el dominio del tiempo de sistemas complejos, lo que dio origen a la teoría de control moderna.

Gracias a la miniaturización de los computadores, la notable reducción en su costo y el constante incremento en su capacidad de procesamiento, hoy en día son parte integral de la mayoría de sistemas de control.

Enseñanza de la teoría de control

La teoría de control clásica es por lo general el primer acercamiento que tiene un estudiante con los sistemas de control, ya que le permite familiarizarse con las matemáticas y conceptos básicos de los cuales surgieron los sistemas de control modernos sin la complejidad de estos últimos, como lo son una gran cantidad de entradas/salidas o un análisis en tiempo. Por esto, importante poseer equipos (como computadores analógicos) que permitan visualizar y simular los distintos aspectos que conforman la teoría de control clásica como lo son el efecto de la introducción de acciones de control proporcionales, integrales o derivativas (comúnmente en la forma de un controlador conocido como PID), el diseño de compensadores de adelanto o atraso tanto por el método del lugar de raíces o la respuesta en frecuencia, y el efecto de distintos polos en la respuesta y el error del sistema en estado estacionario (como la colocación de un polo en el origen elimina el error en estado estacionario ante una entrada escalón).

Debido a la importancia de tener un dispositivo como el descrito anteriormente, se propone realizar en la misma Escuela de Ingeniería Eléctrica un prototipo de sistema simulador de procesos de tal manera de reemplazar un equipo similar que ya se poseía, para tener uno que se ajuste más a las necesidades del laboratorio de sistemas de control. Sumado a esto, la ocurrencia de una falla en el aparato se encontraba en el laboratorio que lo dejó inoperativo aumentó la necesidad e importancia de tener de nuevo un equipo funcional.

Otra de las finalidades de realizar en la Escuela el prototipo del equipo deseado, era que se pudiera implementar varias veces de tal manera que varios grupos

pudieran realizar la misma práctica simultáneamente en equipos distintos, con esto, se puede evitar que se eliminen las experiencias de laboratorio del plan de evaluación si uno de los aparatos falla (como efectivamente hizo). Con esto en mente se comenzó el proyecto intentando en la medida de lo posible utilizar únicamente componentes que fueran de fácil adquisición en el país a un precio razonable, basándose en las topologías de filtros utilizando amplificadores operacionales.

Desarrollo del proyecto

El principal reto de la implementación del prototipo fue mantener la calidad del equipo mejorando algunas de las características del aparato anterior utilizando solo componentes comerciales no especializados (para que se pueda reparar y reproducir con facilidad). Junto con lo anterior, la dificultad de encontrar un contenedor que brindara protección contra el ruido y que fuese de un tamaño adecuado limitó la cantidad de módulos a incluir así como que tipos de interfaz se colocaron. Los métodos de elaboración de PCB disponibles también fueron un factor a considerar para la elaboración del prototipo; ya que aunque tener toda la circuitería en una sola placa es ventajoso ya que reduce la cantidad de cables y reduce el tamaño de la caja necesario, crea el inconveniente de que por lo general no se tienen métodos de manufactura industriales o automatizados (ideales para baquelitas de gran tamaño) sino únicamente artesanales, lo que incrementa la dificultad de la elaboración y la probabilidad de fallas como pistas rotas. A pesar de todo lo expuesto, se pudo elaborar un prototipo que cumpliera con todas las características deseadas en un principio tanto de desempeño como de manufactura.

Ya que se desea tener un sistema integral, se propone también la elaboración de un software que permita visualizar en un computador la respuesta obtenida a partir del montaje en el hardware. Aprovechando las facilidades de programación que ofrece el software de National Instruments LabVIEW, se plantea la utilización del mismo para lograr obtener un software que posea funcionalidades mejoradas y adicionales con respecto al que se venía utilizado con el equipo anterior.

A pesar de que efectivamente, LabVIEW ofrece un entorno gráfico que permite una programación sencilla mediante la colocación de bloques funcionales, se presentó el inconveniente de que el programa utilizaba más recursos del computador de lo que se esperaba; por lo que para poder utilizar a su máxima capacidad la tarjeta de adquisición de datos disponible, se programó un software de visualización en forma de secuencia de tiempo para evitar exigirle de más al ordenador disponible. Gracias a la técnica de programación seleccionada se logró utilizar una frecuencia de muestreo mucho mayor a la que utilizaba el software anterior, también se logró incluir más funcionalidad como aumentar la cantidad de señales a generar disponibles y agregar un modo de visualización YX

En el capítulo I del presente trabajo se plantean los objetivos y la justificación del mismo. El capítulo II desarrolla de forma resumida la teoría utilizada a lo largo del trabajo. En el capítulo III se detalla todo el proceso de elaboración del software de visualización de datos para computador hecho en LabVIEW. El capítulo IV trata todo lo relacionado con el diseño y elaboración del prototipo del simulador de procesos. Por último se dan las conclusiones a las que se llegó al finalizar el trabajo y recomendaciones que permitirían elaborar un equipo con mejor desempeño en un futuro.

CAPÍTULO I

1. PLANTEAMIENTO DEL PROBLEMA Y OBJETIVOS

1.1) Antecedentes

En el laboratorio de control se disponía un sistema simulador de procesos GP26, fabricado por la empresa italiana “Elettronica Veneta”; el cual, contaba con características similares a las del prototipo que se planteó en este trabajo de grado.

En el laboratorio antes mencionado se utiliza un software de visualización de datos que sirvió como referencia al planteado en este proyecto.

1.2) Justificación

Con la realización de un prototipo de un sistema modular simulador de procesos se pretende proveer al laboratorio de control de un aparato funcional que posea un software de visualización de datos con un entorno gráfico más amigable y versátil respecto al que ya se disponía.

1.3) Planteamiento del problema

En el Departamento de Electrónica, Computación y Control de la Escuela de Ingeniería Eléctrica de la Facultad de Ingeniería de la Universidad Central de Venezuela se tenía un sistema simulador de procesos que había sido de gran utilidad en el desarrollo de prácticas de sistemas de control, pero presentaba varias limitaciones en cuanto a su funcionalidad, además de que solo se poseía un solo equipo para la totalidad de alumnos que cursan la materia, lo cual restringía el desarrollo de prácticas en las asignaturas que utilizan el mismo. El departamento ha planteado obtener un sistema simulador de procesos nuevo que tenga mayor cantidad

de funciones para poder realizar más prácticas de laboratorio y de mejor manera, el cual se puede adquirir fuera del país pero a un elevado costo.

Se propuso elaborar en la misma Escuela de Ingeniería Eléctrica un prototipo de un sistema simulador de procesos modular, tanto el hardware como software de visualización en computador, que mejorara la versatilidad del hardware y entorno gráfico anterior además de la robustez de los mismos. Entre las características que tiene el nuevo sistema modular simulador de procesos están los siguientes bloques electrónicos: controlador PID, sumador, controlador de atraso/adelanto, elemento no lineal, plantas de primer orden con selección de ganancias dentro de un rango y polos de manera discreta. El software tiene un entorno gráfico hecho en LabVIEW de National Instruments para en sistema operativo Windows.

1.4) Objetivos

1.4.1) Objetivo general

Elaborar un prototipo de un sistema simulador de procesos modular con software de visualización de datos para computador.

1.4.2) Objetivos específicos

- Elaborar los elementos que constituyen al prototipo del sistema: módulo de controladores con controlador PID y compensador atraso/adelanto, etapas principales (plantas), modulo no lineal, sumadores y software de visualización de datos.
- Probar el correcto funcionamiento de cada uno de los elementos que conforman el prototipo del sistema de forma individual y la interoperabilidad de los mismos.
- Elaborar el manual técnico del prototipo del sistema simulador de procesos modular y del software de visualización de datos.

1.5) Metodología

Fase 1: Estudio documental.

Para el estudio documental se investiga y reúne información sobre: tesis relacionadas; manuales/planos/esquemáticos de equipos similares y publicaciones sobre cómo implementar cada módulo del prototipo de simulador de procesos así como del entorno de desarrollo del software.

Fase 2: Diseño y programación del software.

Fundamentándose en la información obtenida en la fase 1, se diseña y programa el software de visualización de datos. Se realiza un esquema general de las partes del programa, así como de la programación del software.

Fase 3: Diseño y pruebas del hardware.

Basándose en los esquemáticos y demás notas de aplicación adquiridos en la primera fase se diseñan los circuitos correspondientes a los módulos del prototipo del sistema simulador de procesos y se realizan pruebas a los mismos de manera individual.

Fase 4: Implementación del hardware y prueba general del sistema.

Se implementan los módulos del prototipo del sistema simulador de procesos utilizando como referencia los diseños generados en la fase 3 y se realiza una prueba general para comprobar la interoperabilidad de todos los elementos lo componen.

Fase 5: Elaboración del manual técnico e informe final.

Se elabora el informe final de acuerdo al formato que indica la Escuela de Eléctrica, además de un manual técnico con las especificaciones de operación tanto del hardware como del software.

CAPÍTULO II

2. FUNDAMENTOS TEÓRICOS

2.1) Amplificador operacional [2]

2.1.1) Características ideales

El amplificador operacional en su forma más básica es un dispositivo electrónico de tres terminales como se ve en la figura 1.

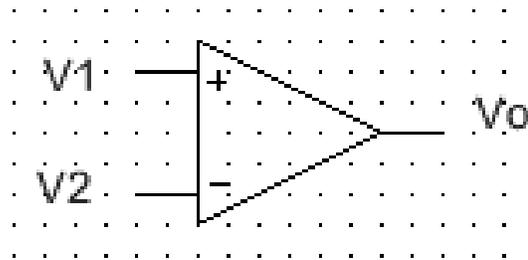


Figura 1. Símbolo del amplificador operacional básico.

En donde:

$$V_o = A * (V_1 - V_2) \quad (1)$$

Al hacer V_1 cero (0) y debido al signo de la salida V_o en función de V_2 , es usual denominar a esta última entrada inversora. De manera análoga, la entrada V_1 se denomina usualmente entrada no inversora.

El amplificador operacional ideal posee una ganancia en modo común de cero (lo que significa una rechazo a señales en modo común infinita), una ganancia a lazo abierto (A en la ecuación 1) infinita, una impedancia de entrada entre los terminales V_1 y V_2 infinita (también se considera infinita la impedancia entre los terminales de entrada y tierra), una impedancia de salida cero y un ancho de banda infinito (lo que significa que la ganancia A se mantiene constante para cualquier frecuencia de señales de entrada).

2.1.2) Configuración inversora y no inversora

Si se coloca una impedancia entre la salida V_o de la figura 1 y la entrada inversora y además la señal V_2 se aplica mediante una impedancia, se obtiene la configuración de la figura 2. En esta configuración, debido a la ganancia a lazo abierto infinita, la diferencia de tensión entre los terminales inversores y no inversores se hace mínima (idealmente cero) y por la impedancia de entrada infinita la corriente que fluye entre los terminales también es cero, este efecto se conoce como corto virtual y permite calcular de manera sencilla la ganancia a lazo cerrado que se genera al colocar las impedancias mencionadas anteriormente.

Si en la figura 2, V_2 es cero y se tiene una señal aplicada a V_1 , entonces se puede demostrar que la salida V_o , considerando un amplificador operacional ideal, es:

$$V_o = -\frac{Z_2}{Z_1} * V_1 \quad (2)$$

De signo de la salida en relación con la entrada surge la denominación de esta configuración como inversora.

Si en cambio, en la figura 2 V_1 es cero y se tiene una señal en V_2 , la salida es:

$$V_o = \left(\frac{Z_2}{Z_1} + 1\right) * V_2 \quad (3)$$

Al no haber cambio de signo entre la entrada y la salida, esta configuración se denomina no inversora.

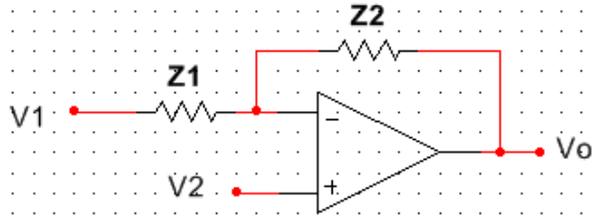


Figura 2. Topología para la configuración inversora y no inversora.

Colocando distintas impedancias en Z1 y Z2, se pueden construir circuitos integradores, derivadores, colocar polos o ceros, etc.

2.1.3) Imperfecciones

Como todo circuito electrónico real, los amplificadores operacionales poseen ciertas características que lo diferencian de su contraparte ideal.

En la figura 3 se observa un modelo del amplificador operacional real en donde se aprecian algunas de sus imperfecciones.

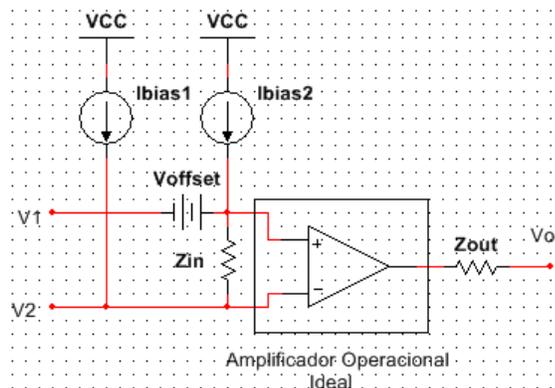


Figura 3. Modelo de amplificador operacional real.

Entre los parámetros no ideales del amplificador operacional real están:

- a) Voltaje de swing: Debido a la forma de construcción de los amplificadores operacionales, el rango de excursión de la salida es menor al rango de tensiones de alimentación. Con la excepción de amplificadores especialmente diseñados (conocidos como “riel a riel”), los operacionales poseen un rango de tensiones de salida que puede ser hasta unos 4V menor al rango de alimentación, siendo por lo general la diferencia entre el voltaje más negativo y la alimentación negativa menor al voltaje más positivo con la alimentación negativa.
- b) Corriente de salida: La mayoría de los operacionales posee protecciones de cortocircuito que limitan la corriente de salida si esta se cortocircuita y así evitar daños al dispositivo. Por lo general esta corriente es de 20mA.
- c) Ganancia finita a lazo abierto: A diferencia de su contraparte ideal, y como todos los amplificadores reales, la ganancia vista desde los terminales de entrada (inversor y no inversor) y la salida es finita. El rango de ganancias comunes va desde los 100dB hasta los 140dB.
- d) Ganancia modo común mayor a cero: Esto significa que alguna señal que sea común a ambas entradas (como un voltaje DC) si se verá amplificado a la salida. Por lo general el parámetro que se tiene no es la ganancia en si sino la atenuación o relación de rechazo de modo común (CMRR) y por lo general está en el orden de 90 a 100 dB.
- e) Ancho de banda (GBWP): El ancho de banda de los amplificadores operacionales no es infinito. Para determinar el ancho de banda de operación del amplificador para una ganancia a lazo cerrado dada se utiliza el parámetro producto ancho de banda-ganancia (GBWP por sus siglas en ingles), la cual es un parámetro constante e igual a (como su

nombre lo sugiere) el producto de la frecuencia por la ganancia, por lo que para una ganancia deseada se puede despejar el ancho de banda y viceversa. El GBWP presenta una respuesta plana y de amplitud igual a la máxima para frecuencias de 1Hz o menos, de allí en adelante disminuye con una pendiente de 20 dB por década hasta llegar a 0dB, punto en el que por lo general el amplificador deja de ser estable. Esta pendiente fija el límite superior de la ganancia del amplificador para una frecuencia de operación dada, manteniéndose constante e igual a la deseada para valores de frecuencia de trabajo menores.

- f) Impedancia de entrada finita: La impedancia entre los terminales de entrada (y entre los terminales de entrada y tierra) es finita, por lo que puede circular una corriente aunque sea muy pequeña. Para amplificadores de entrada BJT la impedancia de entrada esta por el orden de los $M\Omega$, para amplificadores de entrada FET está por el orden de los $T\Omega$ (para motivos prácticos se puede considerar infinita).
- g) Impedancia de salida mayor a cero: Aunque muy pequeña y para los valores de resistencias utilizados generalmente en electrónica usualmente despreciable, los amplificadores operacionales reales poseen una impedancia de salida mayor a cero. Esta impedancia se vuelve casi cero cuando se realimenta la salida del amplificador negativamente.
- h) Corriente de polarización: Como todo transistor, la etapa de entrada necesita una corriente DC para polarizarse correctamente; para amplificadores de entrada BJT la corriente de polarización o bias es del orden de los nA. Para amplificadores de entrada FET esta corriente es del orden de los pA y por lo general es despreciable. Se puede colocar una impedancia igual al paralelo de Z_1 con Z_2 de la figura 2, entre V_2 y el terminal no inversor de tal manera de eliminar el efecto de estas corrientes a la salida.

- i) Voltaje de offset: Debido a diferencias en la construcción de la etapa de entrada de los amplificadores, la diferencia de potencial entre los terminales de entrada no es cero. Por lo general está en el orden de unos cuantos mV y no se puede eliminar su contribución a la salida con componentes externos; sin embargo hay operacionales que ofrecen la posibilidad de minimizarlo mediante terminales extra.
- j) Tasa de cambio (Slew Rate): Por limitaciones físicas propias de un amplificador real, el operacional solo es capaz de generar un cambio finito de tensión a la salida por unidad de tiempo, limitando la frecuencia de las señales de trabajo antes de que se introduzca una distorsión no lineal al no poder reproducirlas correctamente.

2.2) Ancho de banda de un sistema LTI

El ancho de banda de un sistema LTI se puede definir como rango de valores de ω para el cuales un sistema con respuesta en frecuencia $G(j\omega)$ no atenúa de manera significativa señales de la forma $e^{j\omega t}$ (en otras palabras, las “deja pasar”). [3]

Por lo general, y más cuando se habla de amplificadores, el ancho de banda es el rango de frecuencias en donde la ganancia y la contribución en fase se mantienen constantes.

El criterio más común para determinar el ancho de banda de un sistema es el punto de potencia mitad, correspondiente a una modificación de 3dB de la amplitud de la salida en relación al máximo posible. [4]

2.3) Relación de Parseval

Sean $x(t)$ y $X(j\omega)$ una función y su transformada de Fourier respectivamente, la relación de Parseval dice que[5]:

$$\int_{-\infty}^{\infty} |x(t)|^2 dt = \frac{1}{2 * \pi} \int_{-\infty}^{\infty} |X(jw)|^2 dw \quad (4)$$

El lado izquierdo de la ecuación 4 corresponde a la energía total de la señal en tiempo. La relación de Parseval permite relacionar el espectro en frecuencia de una señal con la energía de la misma, obteniendo así calcular la energía por unidad de tiempo o frecuencia según lo que se necesite.

Además, existe una variación de esta relación para señales periódicas continuas, en donde [6]:

$$\frac{1}{T} \int_T |x(t)|^2 dt = \sum_{n=-\infty}^{\infty} |a_n|^2 \quad (5)$$

Siendo a_n son los coeficientes de la serie de Fourier de $x(t)$. Mediante 4 y 5 se puede obtener a su vez la contribución de cada armónico de $x(t)$ al espectro de energía.

2.4) Muestreo

Es el proceso por el cual se obtienen muestras o valores de una señal en ciertos instantes de tiempo, usualmente a una frecuencia constante.

Idealmente, se puede representar como una modulación por tren de impulsos, obteniendo como resultado una secuencia de impulsos espaciados de manera uniforme en tiempo y de amplitud igual al de la señal original en el instante de tiempo en el que se tomó la muestra, tal como se ve en la figura 4.

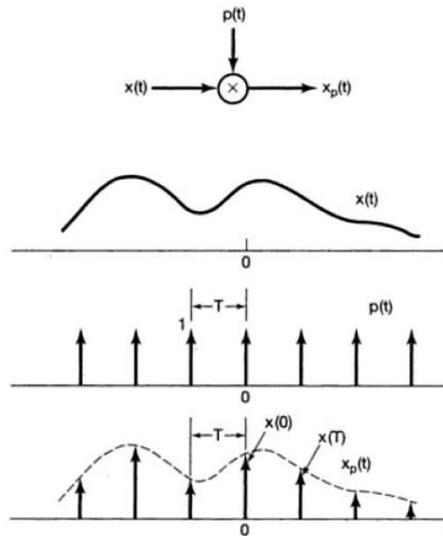


Figura 4. Muestreo por tren de impulsos. [7]

Al realizar esta multiplicación se obtiene, en el dominio de la frecuencia, que el espectro de la señal original se encuentra copiado y centrado en múltiplos del inverso del tiempo entre impulso e impulso, denominado tiempo de muestreo (T_s) cuyo inverso es la frecuencia de muestro ($F_s[\text{Hz}]$ u $\omega_s[\text{rad/seg}]$) como se aprecia en las secciones “a”, “b” y “c” de la figura 5.

Debido a este comportamiento, para que una serie de muestras represente fielmente, pueda dar una reproducción única de la señal original y se eviten solapamientos del espectro de frecuencia (como se observa en la sección “d” de la figura 5), la frecuencia de muestreo debe ser al menos el doble del componente de mayor frecuencia de la señal bajo estudio (denominada ω_M en la figura 5). En teoría, esto solo es posible para señales de banda limitada (señales cuya transformada de Fourier es cero fuera de un rango de frecuencia), pero en la práctica se considera es el ancho de banda de la señal para determinar el rango superior del espectro de la misma, que determinará la frecuencia de muestreo mínima. Esto se conoce como el “teorema del muestreo de Nyquist-Shannon”.

Debido a la imposibilidad de generar un tren de impulsos ideales, los dispositivos ADC o DAC más comunes utilizan el muestreo por retentor de orden

cero (ZOH por sus siglas en ingles) que le asigna a la salida o entrada el valor de la señal en el instante de muestreo, manteniéndolo entre muestra y muestra como se ve en la figura 6. Se utiliza este tipo de retentor por su facilidad de implementación, velocidad de respuesta. Dicha respuesta, que puede modelarse como un pulso cuadrado de duración T_s y amplitud igual a la de la señal en el instante cero. En frecuencia, un pulso cuadrado de longitud finita corresponde a la función sinc, que para efectos prácticos, actúa como un filtro pasa bajos con frecuencia de corte dependiente de la frecuencia de muestreo, como se aprecia en la figura 7. Esta respuesta limita la frecuencia máxima de señales a representar o ser representadas mediante muestras con tren de impulsos y retentores de orden cero. [7]

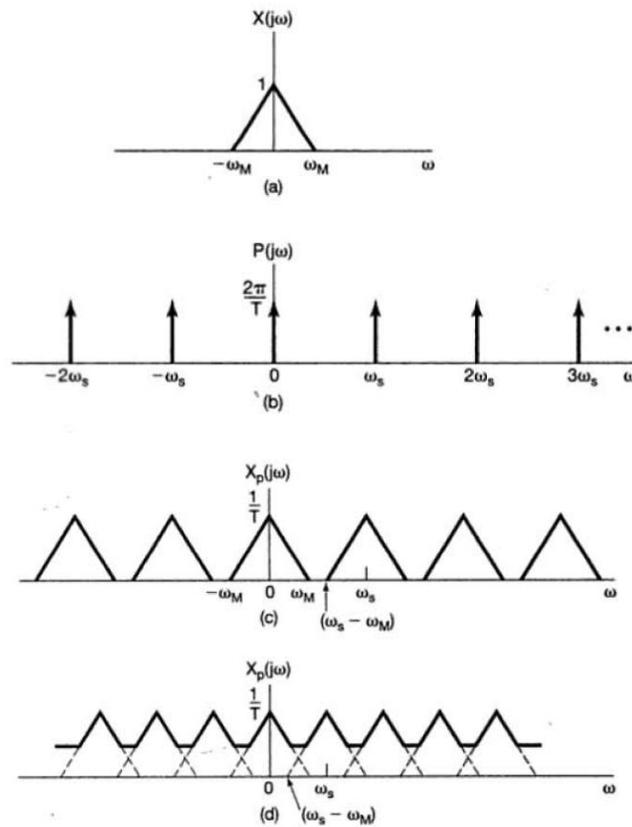


Figura 5. Espectro de una señal en banda base (a). Espectro de un tren de impulsos (b). Espectro de una señal muestreada con $F_s > 2F_{max}$ (c). Espectro de una señal muestreada con $F_s < 2F_{max}$ (d).±

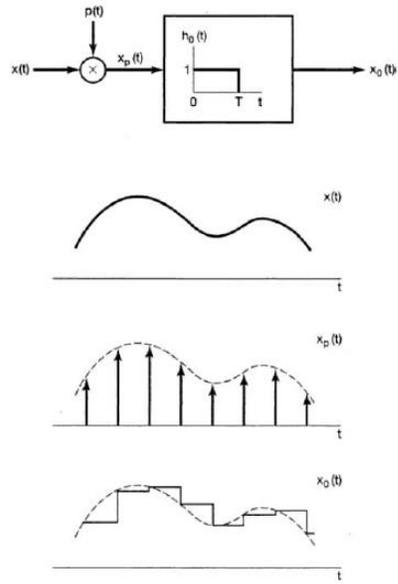


Figura 6. Muestreo por retentor de orden cero.

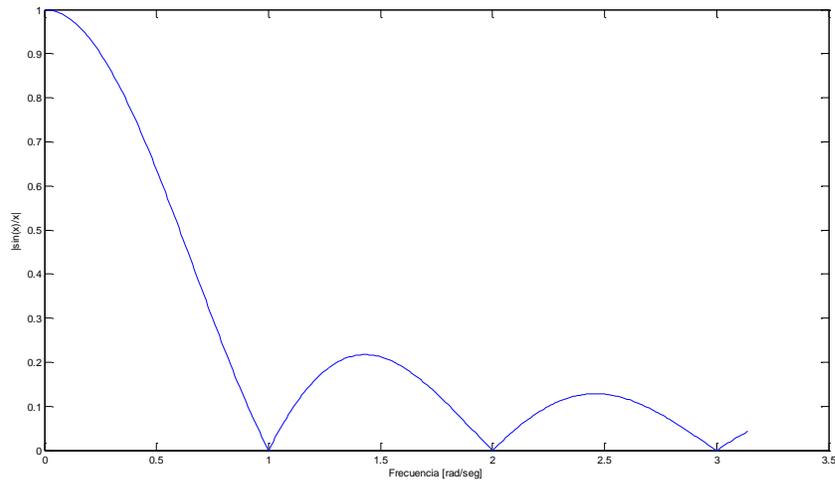


Figura 7. Respuesta en amplitud de la función sinc/Fs.

2.5) Teoría de realimentación aplicada a amplificadores [8]

El esquema básico para estudiar la teoría relacionada con realimentación en sistemas LTI es la que se aprecia en la figura 8.

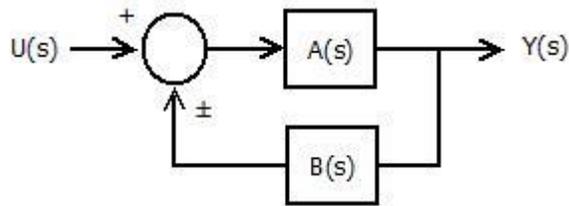


Figura 8. Esquema básico de realimentación.

De la figura 8 se obtiene que:

$$\frac{Y(s)}{U(s)} = \frac{A(s)}{1 \mp A(s) * B(s)} \quad (6)$$

Dependiendo del cambio de signo que introduzca B(s) o de si de por si se reste o sume el valor del producto de la salida Y(s) por la ganancia del bloque B(s), se puede tener realimentación negativa o positiva respectivamente. Cada una presenta una serie de características que pueden resultar útiles para ciertas aplicaciones.

La realimentación positiva tiende a hacer inestable y menos lineales a los sistemas y por lo general se utiliza más en la construcción de osciladores.

La realimentación negativa por otro lado presenta una serie de características que son de interés en circuitos analógicos, entre ellas tenemos:

- a) Desensibilizar ante variación de parámetros.

Esto es, hacer la ganancia del sistema menos sensible a variaciones de los parámetros internos y solo dependiente de las variaciones de los lazos realimentación.

El grado de atenuación de la variación de la ganancia con respecto a la variación de los parámetros es, suponiendo B sin variaciones:

$$\frac{\Delta Y(s)}{U(s)} = \frac{\Delta A}{1 + A * B} \quad (7)$$

Para lograr el efecto de atenuación deseado, $A*B$ debe ser mayor a cero. El factor $1+A*B$ de la Ec. 7 se conoce como “factor de insensibilidad”. [8]

b) Reducción de la distorsión no lineal

Haciendo el termino B menor a 1, y utilizando la Ec. 6, se obtiene que la ganancia a lazo del sistema presenta un comportamiento más lineal, por ejemplo dado el caso de que el sistema presente una salida con ganancia distinta para diversos rangos de entrada, tendiendo a ser la ganancia a lazo cerrado igual a la ganancia original si esta es muy pequeña y tendiendo al valor $1/B$ si es muy grande.

c) Controlar la impedancia de entrada y salida

Al hacer el sistema menos sensible a las variaciones de A y hacerlo depender únicamente de los parámetros de lazo de realimentación, se puede cambiar el valor de la impedancia de entrada y salida a conveniencia utilizando una topología de realimentación apropiada.

d) Extender el ancho de banda

Suponiendo un sistema cuya función de transferencia en s sea:

$$A(s) = \frac{A_m}{1 + \frac{s}{\omega_h}} \quad (8)$$

En donde ω_h es la frecuencia superior que marca el punto de potencia mitad o -3dB que delimita el ancho de banda.

Aplicando la Ec. 6 considerando A como $A(S)$ de la Ec. 8, se tiene que la nueva función de transferencia es:

$$A'(s) = \frac{\frac{A_m}{1 + A_m * B}}{1 + \frac{s}{\omega_h * (1 + A_m * B)}} \quad (9)$$

En donde la nueva frecuencia de corte es $\omega_h * (1 + A_m * B)$, y si $A_m * B$ es mayor a 1, entonces esta es superior a ω_h y por ende el sistema ahora posee un mayor ancho de banda.

2.6) Características de la respuesta transitoria en sistemas LTI

2.6.1) Sistemas de primer orden

Un sistema de primer orden es aquel que posee un solo polo y cuya función de transferencia puede escribirse como:

$$\frac{C(s)}{R(s)} = \frac{k1}{s + P} = \frac{k2}{T * s + 1} \quad (10)$$

Los sistemas de primer orden pueden describirse en su totalidad mediante la constante de tiempo del sistema T (Ec. 10) y la ganancia en estado estacionario k (k2 en la Ec. 10). La ganancia en estado estacionario indica la relación (en magnitud) entre la entrada y la salida cuando ha transcurrido suficiente tiempo, permitiendo calcular el error en estado estacionario. La constante de tiempo indica la velocidad de evolución del sistema, permitiendo determinar cuando la salida del sistema alcanza un determinado valor. Debido a que teóricamente la salida alcanza su valor final solo cuando ha transcurrido un tiempo infinito, en la práctica se utilizan los criterios los del 95, 98 o 99% de dicho valor, correspondiente a 3T, 4T y 5T respectivamente, para considerar que se ha alcanzado el valor en estado estacionario. Para la determinación de la constante T en si mediante métodos gráficos, se utiliza el criterio del 63.2%; que consiste en medir el tiempo que le lleva a la salida alcanzar un 63.2% del valor final cuando se le aplica una entrada escalón (correspondiente a 1T). [9]

2.6.2) Sistemas de segundo orden

Un sistema de segundo orden es aquel que posee dos polos, y cuya función de transferencia puede escribirse como:

$$\frac{\text{Salida}}{\text{Entrada}} = \frac{C(s)}{R(s)} = \frac{k}{s^2 + 2 * \zeta * \omega_n * s + \omega_n^2} \quad (11)$$

Los sistemas de segundo orden pueden describirse en su totalidad mediante el factor de amortiguamiento ζ , la frecuencia natural no amortiguada ω_n y la ganancia k (Ec. 11).

La frecuencia natural no amortiguada ω_n corresponde al módulo de la distancia entre los polos y el origen del plano S.

El factor de amortiguamiento ζ determina el ángulo que forman los polos con el eje real negativo del plano S. Al variar este parámetro se varían las características de la respuesta del sistema de acuerdo a lo siguiente:

a) $\zeta=0$, críticamente estable

Si el factor de amortiguamiento es cero, los polos del sistema se encuentran sobre el eje $j\omega$ y el sistema presenta una respuesta oscilatoria.

b) $0 < \zeta < 1$, sub amortiguado

Si el factor de amortiguamiento está entre cero y uno, los polos del sistema son complejos conjugados y el sistema presenta características oscilatorias que disminuyen en amplitud de manera exponencial, tendiendo a un valor final después de transcurrida cierta cantidad de tiempo (dependiente del criterio que se use).

La respuesta de un sistema de segundo orden sub amortiguado posee parámetros de interés al momento de analizarlo o controlarlo:

1) Tiempo de retardo: Tiempo que tarda la respuesta del sistema en alcanzar el 50% de su valor final.

- 2) Tiempo de subida: Tiempo que tarda la respuesta en alcanzar por primera vez el 100% del valor final.
- 3) Tiempo de pico: Tiempo que le toma al sistema alcanzar el valor máximo de la salida.
- 4) Sobre pico: Relación entre el valor máximo alcanzado por la salida y el valor final. Usualmente expresado en porcentaje.
- 5) Tiempo de establecimiento: Es el tiempo que le toma a la salida entrar a una banda de tolerancia del valor final.

c) $\zeta=1$, críticamente amortiguado

Si el factor de amortiguamiento es uno, los polos del sistema se encuentran en el mismo punto sobre el eje real negativo del plano S.

d) $\zeta>1$, sobre amortiguado

Si el factor de amortiguamiento es mayor a 1, los polos del sistema se encuentran en puntos distintos sobre el eje real negativo del plano S y el sistema presenta una respuesta exponencial parecida a la de los sistemas de primer orden, con la excepción de que en el instante inicial la derivada es cero. [10]

2.7) Lugar geométrico de raíces [11]

El lugar geométrico de raíces o LGR, es una representación gráfica que permite visualizar de manera sencilla como varían los polos (raíces de la ecuación característica que es el denominador de la Ec. 6) a lazo cerrado de un sistema partiendo de los polos y ceros a lazo abierto a medida que se modifican ciertos parámetros del sistema, por lo general una ganancia.

Para graficar el LGR se parten de dos condiciones básicas que parten del hecho que se desean obtener las raíces del denominador de la Ec. 6. En otras palabras, se desea obtener la solución a la siguiente ecuación:

$$1+A(s)B(s)=0 \quad (12)$$

- a) Condición de ángulo: De la Ec. 12 y calculando el ángulo que forma cada lado de la ecuación con respecto al eje real positivo del plano S, se obtiene que:

$$\angle\{A(s)B(s)\} = \pm 180 * (2 * k + 1), k = 0,1,2,3 \dots \quad (13)$$

- b) Condición de magnitud: De la Ec. 12 y calculando el módulo de ambos lados de la ecuación, se obtiene que:

$$|A(s)B(s)| = 1 \quad (14)$$

Debido a la facilidad de su construcción y lo explícito de la información que en él se presenta, es común utilizarlo como referencia para el diseño de compensadores.

Por ejemplo, un sistema con polos a lazo abierto en $s=-1,-2$ y -3 , realimentación negativa unitaria, y al variar una ganancia (siempre mayor que cero) colocada en serie con el sistema se obtiene un LGR como el de la figura 9.

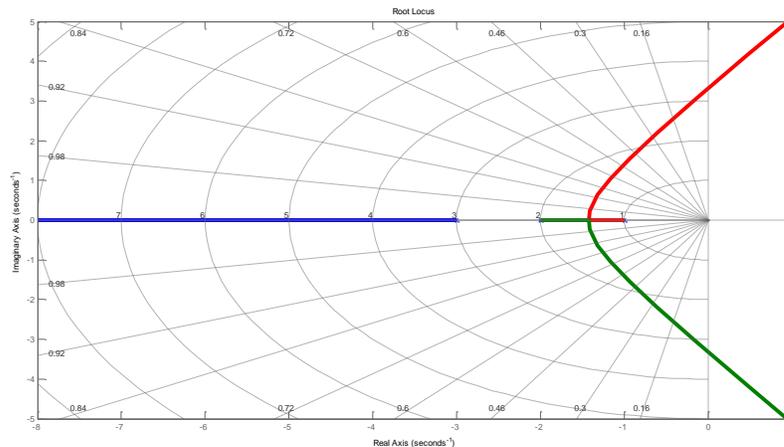


Figura 9. LGR de un sistema con polos a lazo abierto en $s=-1,-2$ y -3 .

2.8) Controlador PID

Un controlador PID es una clase de compensador de extendido uso (únicamente a lazo cerrado) que permite modificar la respuesta de sistemas mediante la introducción de efectos integral, derivativo y proporcional.

La función de transferencia de un controlador PID por lo general se escribe de la siguiente manera [12]:

$$Y(s) = Kp * \left(1 + \frac{Ki}{s} + \frac{Kd * s}{Ts + 1} \right) * E(s) \quad (15)$$

En donde Y(s) es la salida del controlador, Kp corresponde a la ganancia de la acción proporcional, Ki a la ganancia de la acción integral (es posible encontrar esta ganancia escrita en función del tiempo de la acción integral τ_i , con $\tau_i=1/Ki$) y Kd a la ganancia de la acción derivativa (es posible encontrar esta ganancia escrita en función del tiempo de la acción derivativa τ_d , con $\tau_d=Kd$) y E(s) es la señal de error.

Existen muchos métodos de ajuste de los controladores PID, pero el de uso más extendido es el conocido como la “Reglas de Ziegler-Nichols para sintonizar controladores PID” que consiste en determinar la ganancia proporcional y los tiempos de las acciones integral y derivativa basándose en la respuesta transitoria de la planta a controlar.[12]

2.8.1) Acción Proporcional

La acción proporcional permite generar una señal que es directamente proporcional a la señal de entrada. Esta acción genera una señal que toma en cuenta únicamente el valor actual de la señal de entrada (que por lo general es el error actuante). La inclusión de este tipo de control puede reducir el error en estado estacionario y el tiempo de establecimiento pero puede introducir oscilaciones indeseadas. [13]

2.8.2) Acción Integral

La acción integral permite generar una señal proporcional a la integral de la entrada. En la práctica, esta significa que se toman en cuenta los valores de la señal de entrada (que por lo general es el error actuante) a lo largo del tiempo, acumulando su efecto. Esta acción permite eliminar el error en estado estacionario, sin embargo puede introducir oscilaciones y hacer más lenta la respuesta. [13]

2.8.3) Acción derivativa

La acción derivativa permite generar una señal que es proporcional a la derivada de la señal de entrada. En la práctica, la inclusión de una acción derivativa permite generar una señal que toma en cuenta como está variando la entrada (que por lo general es la señal de error actuante) permitiendo hacer una corrección predictiva.

En teoría, la inclusión de este tipo de acción permite mejorar el tiempo de establecimiento del sistema, pero en la práctica es raramente usado debido a que es propenso a introducir ruido al sistema (señales indeseadas de alta frecuencia)[13]. Para solucionar esto, es común agregar un polo extra en la acción derivativa (representado por la expresión " $Ts + 1$ " de la ecuación 15) de tal manera que limite la ganancia en alta frecuencia o mediante el uso de la realimentación taquimétrica.

2.9) Compensadores

Por lo general no es suficiente modificar la ganancia del sistema para lograr una respuesta deseada, ya que al aumentar esta, aunque se mejora el comportamiento en estado estacionario, se generan oscilaciones o se pudiera llevar el sistema a la inestabilidad. Debido a esto es frecuente tener que incorporar al sistema, dispositivos o componentes adicionales con la finalidad de lograr una respuesta deseada; por lo general este elemento nuevo se denomina compensador, existiendo varios tipos como: adelanto, atraso, adelanto-atraso, etc.

2.9.1) Adelanto

El compensador de adelanto permite agregar un polo y un cero (ambos sobre el eje real negativo del plano s) tal que el cero tenga un valor absoluto menor que el polo (ubicándolo más cerca eje $j\omega$). La función de transferencia de este tipo de compensadores se puede escribir de la siguiente manera [14]:

$$G(s) = Kc * \alpha * \frac{T * s + 1}{\alpha * T * s + 1} = Kc * \frac{s + \frac{1}{T}}{s + \frac{1}{\alpha * T}}, \quad 0 \leq \alpha \leq 1 \quad (16)$$

Al agregar un polo y un cero con las características anteriores y con una ganancia ajustable (representada por Kc en la Ec. 16), se puede modificar la respuesta transitoria del sistema, lo que se traduce en una modificación del LGR del sistema, agregando una contribución en ángulo y ganancia con el fin de asegurar que el sistema compensado tenga uno polos dominantes a lazo cerrado en la ubicación deseada.

2.9.2) Atraso

El compensador de atraso permite agregar un polo y un cero (ambos sobre el eje real negativo del plano s) tal que el cero tenga un valor absoluto mayor que el polo (ubicándolo más lejos del eje $j\omega$). La función de transferencia de este tipo de compensadores se puede escribir de la siguiente manera [14]:

$$G(s) = Kc * \beta * \frac{T * s + 1}{\beta * T * s + 1} = Kc * \frac{s + \frac{1}{T}}{s + \frac{1}{\beta * T}} \quad \beta \geq 1 \quad (17)$$

Al agregar un polo y un cero con las características anteriores y añadiendo una etapa de ganancia (representada por Kc en la Ec. 17), se pueden modificar las constantes de error en estado estacionario del sistema sin modificar de manera significativa las características transitorias, al tener una contribución en ángulo despreciable.

CAPÍTULO III

3. SOFTWARE DE VISUALIZACIÓN

3.1) Consideraciones preliminares

3.1.1) Ancho de banda de la tarjeta de adquisición de datos

a) Entrada

Debido a que el uso principal del software de visualización y de la tarjeta de adquisición de datos es la lectura de la respuesta del sistema simulador de procesos, se utilizó el máximo de muestras por segundos posible para el dispositivo PCI-6221 (250000 muestras por segundo de forma agregada entre la cantidad de canales analógicos a utilizar para la adquisición de datos). La cantidad de muestras correspondientes por canal al utilizar cierta cantidad de canales se aprecia en la ecuación 18.

$$N^{\circ}muestras\ por\ canal = \frac{N^{\circ}muestras\ maximas}{N^{\circ}\ canales\ utilizados} \quad (18)$$

De la Ec. 18 se obtiene la siguiente tabla con los valores de muestras por segundo debido al número de canales utilizados

Tabla 1. Muestras por segundo por cantidad de canales utilizados

Número de canales	Muestras por segundo por canal
1	250000
2	125000
3	83300
4	62500

Considerando el peor caso, que corresponde a la utilización de 4 canales con 62500 muestras por segundo por canal, según el teorema de muestreo de Nyquist-Shannon, para que una serie de muestras sea una representación fidedigna y única de una señal analógica de banda limitada, el componente de mayor frecuencia de la señal no debe superar la mitad de la frecuencia de muestreo, esto es:

$$F_{max} \leq \frac{F_{smin}}{2} = 31250Hz \quad (19)$$

Considerando que la entrada de los convertidores analógicos digital se puede aproximar un muestreador ideal seguido de un retentor de orden cero con un tiempo de muestra igual al inverso de la frecuencia de muestreo, cuya respuesta en frecuencia en amplitud es:

$$|ZOH| = \frac{\text{sinc}\left(\pi \frac{f}{f_s}\right)}{f_s} \quad (20)$$

De la Ec. 20, se observa que el retentor actúa efectivamente como un filtro pasa bajo con frecuencia de corte, tomado el punto de potencia mitad (-3dB), en:

$$F_{-3dB}=27684\text{Hz} \quad (21)$$

Para evitar problemas de distorsión debido a que la respuesta en frecuencia no es plana para las frecuencias menores al punto de potencia mitad, se consideró la frecuencia para la cual se tiene una atenuación del 1%, con el fin de considerar dicha atenuación despreciable para motivos prácticos. Usando los criterios anteriores, se obtiene la frecuencia:

$$F_{1\%} = 4880\text{Hz} \quad (22)$$

La frecuencia anterior se consideró como el ancho de banda de entrada a la tarjeta de adquisición de datos.

b) Salida

Debido a que la generación de señales de referencia usadas comúnmente en el estudio de sistemas de control es un agregado a las funcionalidades del software, se determinó de manera empírica la cantidad máxima de muestras por segundo posibles de utilizar, manteniendo al mismo tiempo las frecuencias de muestreo establecidas en la sección anterior para los canales de entrada.

Debido a limitaciones de memoria del computador, memoria a bordo de la tarjeta de adquisición de datos, ancho de banda del bus de comunicación entre el procesador y la tarjeta de adquisición de datos, y velocidad de procesamiento, la frecuencia de muestreo máxima para la utilización de dos canales de conversión digital analógico simultáneamente con canales de entrada de conversión analógica digital es de:

$$F_s=10000 \text{ muestras/seg.} \quad (23)$$

Como la salida del convertidor analógico digital también se puede aproximar a un retentor de orden cero y utilizado la Ec. 20 y con el mismo criterio de encontrar la frecuencia para la cual la atenuación no supere el 1%, obtenemos la frecuencia de corte que define el ancho de banda de las señales de salida.

$$F_{1\%} = 780.87Hz \quad (24)$$

3.1.2) Caracterización de señales de prueba

Debido al ancho de banda limitado del sistema, se limitó el espectro de frecuencia de las señales de referencia de tal manera de tener al menos el 95% del espectro de energía, o potencia en caso de que la señal posea energía infinita pero potencia finita, en el ancho de banda del sistema.

a) Impulso

Al ser imposible la generación de un impulso ideal, se generó un pulso cuadrado de corta duración.

La transformada de Fourier de un pulso cuadrado de amplitud A y duración n/fs seg es:

$$\mathcal{F}(P) = A * \frac{\text{sinc}\left(n*\pi*\frac{f}{fs}\right)}{fs} \quad (25)$$

Para cumplir con el criterio de que el 95% del espectro de energía este dentro del ancho de banda, se debe cumplir que:

$$\int_0^{AB} |\mathcal{F}(P)|^2 df \geq 0,95 * \int_0^{\infty} |\mathcal{F}(P)|^2 df \quad (26)$$

De las Ec. 23, 25 y 26, obtenemos que $n=22$, lo que se traduce a un pulso de duración:

$$T_s = \frac{22}{f_s} = 2.2mSeg \quad (27)$$

b) Escalón

La transformada de Fourier de un escalón de amplitud A es:

$$\mathcal{F}(A * U(t)) = A * \left(\frac{1}{j\omega} + \pi\delta(\omega)\right) \quad (28)$$

Debido a que la señal escalón es una señal de potencia, la misma se puede calcular de la siguiente forma:

$$P(A * U(t)) = \lim_{T \rightarrow \infty} \frac{1}{2 * T} * \int_{-T}^T |A * U(t)|^2 dt = 0.5 * A^2 W \quad (29)$$

Por otro lado, el teorema de Parseval nos dice que la energía de una señal es:

$$Energia = \int_{-\infty}^{\infty} |x(t)|^2 dt = \frac{1}{2 * \pi} * \int_{-\infty}^{\infty} |\hat{x}(\omega)|^2 d\omega \quad (30)$$

En donde $\hat{x}(\omega)$ es la transformada de Fourier de $x(t)$. De lo anterior se obtiene que:

$$\begin{aligned} Potencia &= \frac{Energia}{tiempo} = \lim_{T \rightarrow \infty} \frac{1}{2 * T} \int_{-T}^T |x(t)|^2 dt = \lim_{\omega \rightarrow \infty} \frac{1}{4 * \omega * \pi} * \int_{-\omega}^{\omega} |\hat{x}(\omega)|^2 d\omega \\ &= 0.5 * A^2 W \quad (31) \end{aligned}$$

En el caso específico del ancho de banda del sistema se quiere que:

$$\frac{1}{4*AB*\pi} * \int_{-AB}^{AB} \left| \left(\frac{1}{j\omega} + \pi\delta(\omega) \right) \right|^2 d\omega = 0.475 W \quad (32)$$

Lo que es cierto para $AB \geq 34.2 \mu\text{Hz}$, en especial para el caso específico de $AB = 780.87 \text{Hz}$, por lo que el sistema simulador de procesos acepta sin ningún problema la entrada escalón.

c) Rampa

La transformada de Fourier de una rampa de amplitud A es:

$$\mathcal{F}(A * t) = A * \left(\frac{1}{j*\omega^2} + \pi^2 * \delta(\omega) \right) \quad (33)$$

Gracias a que el factor

$$\frac{1}{j*\omega^2} < \frac{1}{j*\omega}, \text{ si } \omega > 1, \quad (34)$$

Y como $AB > 1$, se puede afirmar que si el 95% del espectro de la señal escalón ocupa un ancho de banda menor a 780.87 Hz, también lo hace el espectro de la señal rampa.

d) Cuadrática

La transformada de Fourier de una señal cuadrática con coeficiente A es:

$$\mathcal{F}(A * t^2) = A * \left(\frac{1}{j*\omega^3} + \pi^3 * \delta(\omega) \right) \quad (35)$$

Gracias a que el factor:

$$\frac{1}{j*\omega^3} < \frac{1}{j*\omega}, \text{ si } \omega > 1, \quad (36)$$

Y como $AB > 1$, se puede afirmar que si el 95% del espectro de la señal escalón ocupa un ancho de banda menor a 780.87 Hz, también lo hace el espectro de la señal exponencial.

e) Sinusoidal

La transformada de Fourier de una sinusoidal de amplitud A y frecuencia ω_0 es:

$$\mathcal{F}(A * \sin(\omega_0 * t)) = -j\pi * A * (\delta(\omega - \omega_0) - \delta(\omega + \omega_0)) \quad (37)$$

Por lo que basta que:

$$\omega_0 \leq 2 * \pi * AB \quad (38)$$

Para que se cumpla el requerimiento de tener el 95% del espectro dentro del AB.

f) Onda cuadrada

Los coeficientes de la serie de Fourier de una señal cuadrada sin pedestal de amplitud A son:

$$a_k = A * \frac{(-1)^{k-1}}{(2*k-1)*\pi}, k = 1,2,3. \quad a_0 = 0 \quad (39)$$

Por el teorema de Parseval se sabe que:

$$\int_{-\frac{1}{2*f}}^{\frac{1}{2*f}} |x(t)|^2 dt = \frac{1}{f} \sum_{k=-\infty}^{\infty} |a_k|^2 = \frac{A^2}{4*f} \quad (40)$$

Lo que se desea es encontrar un n tal que:

$$\sum_{k=-n}^n |a_k|^2 = 2 * \sum_{k=1}^n |a_k|^2 \geq 0.95 * \frac{A^2}{4} \quad (41)$$

De la ecuación anterior, con n=4, se tiene el 94.96% del espectro de la señal en el ancho de banda de 780.87Hz, lo que se consideró suficientemente cerca al 95% deseado.

Con n=4, se tienen 4 armónicos de la señal, y desea que el cuarto armónico se encuentre dentro del AB, por lo que:

$$(2 * n - 1) * f_0 \leq 780.87Hz, n = 4 \quad (42)$$

Lo que nos arroja una frecuencia máxima f_0 de:

$$f_0 < 111.53Hz \quad (43)$$

Por uniformidad y evitar llevar el sistema a los límites de operación, la frecuencia máxima de la señal sinusoidal y de la señal cuadrada se fijó en 100Hz.

3.2) Desarrollo del software de visualización

3.2.1) Interfaz gráfica de usuario

La interfaz del programa es la que se observa en la figura 10.

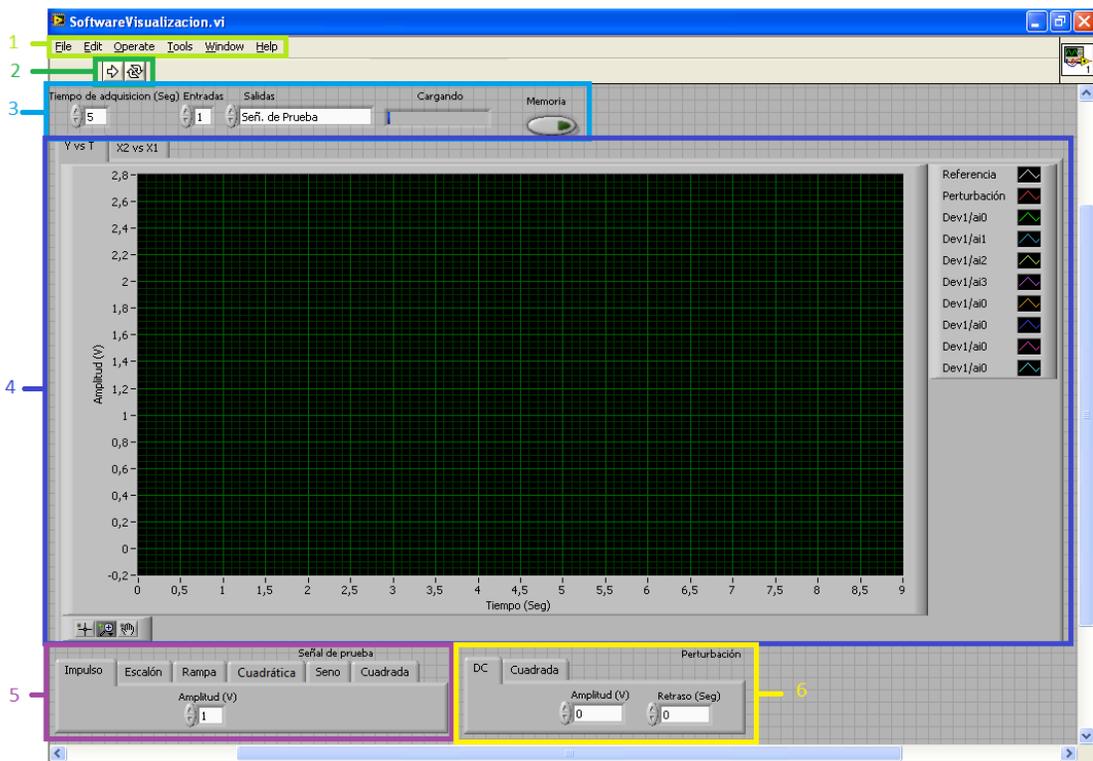


Figura 10. Interfaz gráfica de usuario.

La interfaz consta de 6 partes principales.

1) Controles generales:

La primera son los controles generales del programa: File, edit, operate, tools, Windows y help en donde se pueden realizar acciones como exportar datos, guardar imágenes, consultar la ayuda de LabView, abrir otros programas hechos en LabView, entre otras opciones. Debido a que es un software pensado para ser usado por estudiantes, el programa es un archivo ejecutable por lo que las acciones que se pueden realizar con los controles denotados por “1” en la figura 10 son reducidas en comparación con las que se pudieran tener al ejecutar un archivo de instrumento virtual (VI) de LabView y usualmente no serán utilizadas.

2) Controles de ejecución

En la segunda, denotada por “2” en la figura 10, se encuentran los controles de ejecución. Hay dos, el inicio de ejecución del programa, denotado por la flecha que apunta hacia la derecha, y la opción de ejecución continua que reinicia la ejecución por el tiempo de simulación una vez finalizado el mismo, denotada por el par de flechas que apuntan a la cola de la otra formando un círculo.

3) Controles de adquisición

La tercera son los controles de adquisición, denotados por “3” en la figura 10. Aquí se puede ajustar parámetros como el tiempo de simulación, la cantidad de entradas (cantidad de canales desde 1 hasta 4) o salidas (señal de prueba, señal de perturbación o ambas a la vez) que se desean usar, la activación o desactivación de la función de permanencia de señales anteriores (“Memoria”). En esta parte también se encuentra la barra de progreso (“Cargando”) que se va llenando a medida que se completa todo el proceso de adquisición/escritura de datos durante el tiempo de simulación establecido.

4) Área de visualización

En el área de visualización se encuentran en la sección designada como “4” en la figura 10. Se aprecian en la parte superior izquierda dos pestañas que permiten seleccionar entre los modos de visualización en tiempo Y vs T (Figura 10), que permite observar hasta 4 canales de entrada a la vez con su leyenda ubicada en la parte derecha, y el modo X vs Y, que permite observar la relación entre la entrada de los canales 1 (AI0 o X) y 2 (AI1 o Y) (Figura 11). Los límites de las áreas de visualización se pueden modificar haciendo click con el ratón sobre uno de los valores extremos y colocando el valor deseado. También se pueden usar los controles ubicados en la parte inferior izquierda para aplicar distintos tipos de acercamientos (vertical, horizontal, mixto). Haciendo click derecho sobre la imagen en sí, se despliega un menú en el cual podemos reestablecer la vista original, exportar una imagen simplificada de lo visto en el gráfico, entre otras, pero las dos mencionadas serán las de uso más común.

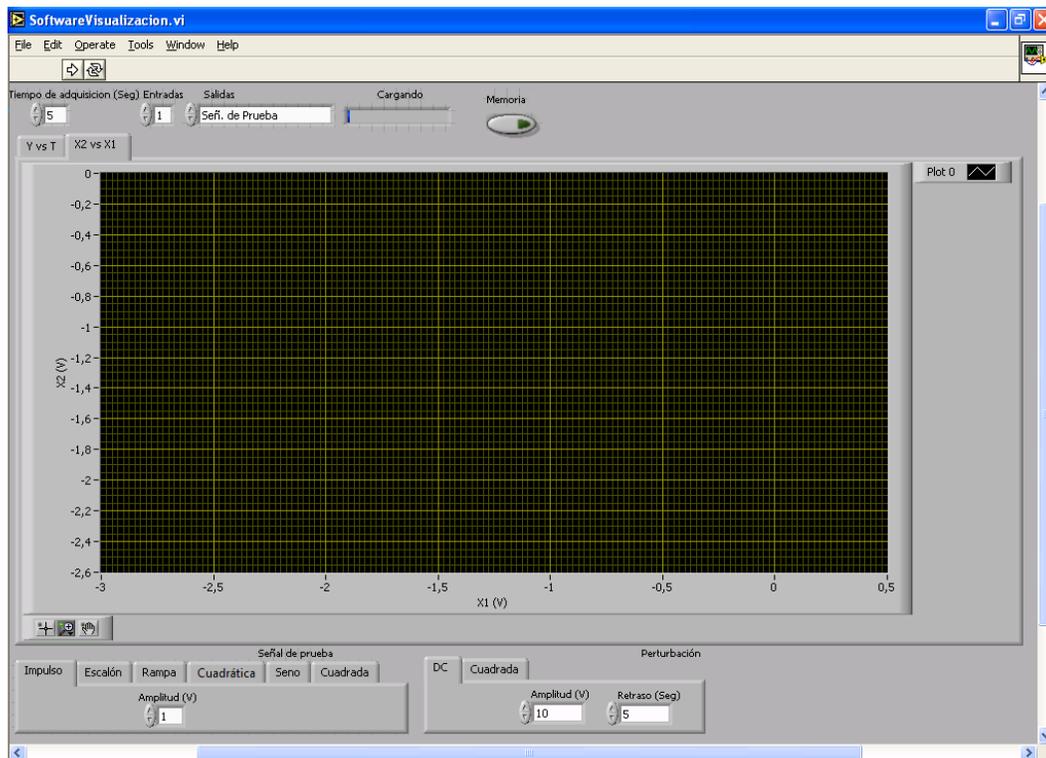


Figura 11. Modo de visualización X vs Y.

5) Controles señal de prueba

La quinta parte, denotadas por 5 en la figura 1, corresponden a los controles de las características de la señal de prueba. Las señales de prueba que se pueden seleccionar son: impulso, escalón, rampa, cuadrática, sinusoidal y cuadrada haciendo click sobre la pestaña correspondiente, con capacidad de seleccionar los valores de amplitud para la señal impulso, escalón, seno y cuadrada; pendiente para la rampa; coeficiente para la señal cuadrática; frecuencia y offset para la señal seno y cuadrada así como el ciclo de trabajo para esta la última.

6) Controles señal de perturbación

Para la señal de perturbación, se puede seleccionar señales de tipo escalón o cuadrada haciendo click sobre la pestaña correspondiente, con capacidad de seleccionar la amplitud de ambas señales, además del tiempo de activación de la señal escalón y la frecuencia, ciclo de trabajo y offset de la señal cuadrada.

Por limitaciones del hardware de la tarjeta de adquisición de datos, todas las salidas están acotadas entre 10V y -10V.

3.2.2) Programación en LabVIEW

El programa consta de una secuencia de tiempo de 3 pasos. En el primer paso, que se aprecia en la figura 12, se crean los canales tanto de entrada (estructura case controlada por la variable “entradas”, en donde se crean tantos canales según se desee) como de salida, esto por los bloques denotados como “AI” y “AO voltage”, se fijan los límites de operación de voltaje y se determinan las características del reloj de muestreo (tiempo y tipo de muestreo). Se escribe un valor de cero (0) en la salida para asegurar el estado inicial en cero del DAC, además, se le indica al reloj de muestreo que la cantidad de muestras totales a escribir es igual al tiempo de simulación por la frecuencia de muestreo, todo esto más uno (1), de tal manera de poder escribir una muestra adicional que se describirá más adelante.

En las estructuras “case” controladas por las variables “Referencia” y “Perturbación” se crea la información de las señales a generar con sus distintas características deseadas a partir de las funciones ya incluidas en LabVIEW con excepción del escalón, en donde se genera manualmente el arreglo con los valores de la salida (constante para la señal de referencia y con ceros antes del tiempo de activación para la perturbación). Una vez generada la información en forma de arreglo, se introduce a un bloque que asegura que no se supere el límite de operación de la tarjeta de $\pm 10V$, seguidamente y en conjunto con el tiempo de muestreo se genera una señal de tipo “forma de onda” con toda la información, que es la que se obtiene a la salida de la estructura “case”. Además se crean un par de formas de onda vacías (cero para todo tiempo), con el fin de ser usadas para hacer la salida cero en caso de ser necesario pues LabView requiere que todos los canales de salida tengan información para poder ejecutar el programa, como se hace en la estructura case controlada por la variable “Salidas”, en donde se realiza el ruteado de las señales a generar dependiendo de la selección del usuario.

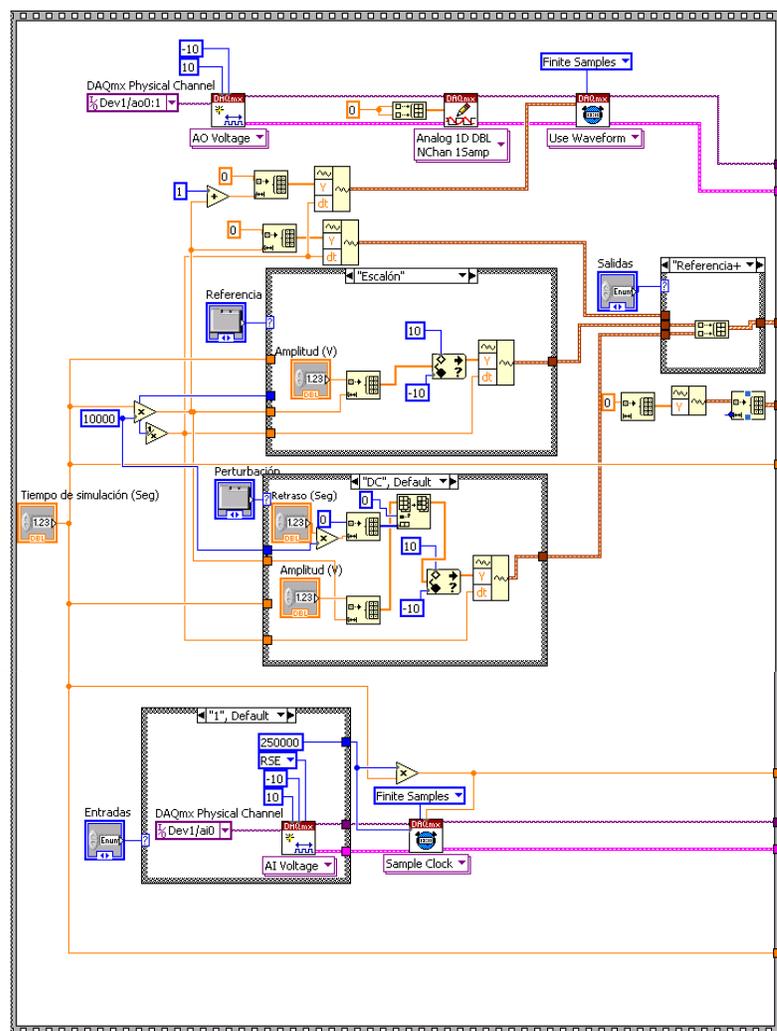


Figura 12. Primer paso de las secuencia de tiempo del programa.

En la figura 13 observamos el segundo paso, en donde una vez que se tienen creados los canales de entrada y salida junto con la información de las formas de onda a generar con todas las características deseadas se inicia el proceso de lectura/escritura simultánea en tiempo real. Al finalizar la escritura de las formas de ondas deseadas, se escribe una muestra extra de valor de cero (0) a la salida, de tal manera de asegurar que una vez finalizada la simulación, el prototipo simulador de procesos pueda descargar los condensadores y llegar a un estado inicial igual a cero y evitar problemas al momento de ejecutar la siguiente simulación. Nótese que para evitar problemas de desfase en la adquisición/escritura de datos, el inicio de la lectura

(denotado por el bloque llamado “Start Digital Edge” de la parte inferior) depende del inicio del proceso de escritura (denotado por el bloque llamado “Start Digital Edge” de la parte superior). En la parte inferior se observa una estructura “FOR” que controla el llenado de la barra de progreso durante el periodo de tiempo en el que se están llevando a cabo los procesos de lectura/escritura (llenando una porción equivalente a $\frac{100}{Tsim[seg]}$ % del total de la barra cada segundo de tal manera de completar el proceso al cumplirse el tiempo de simulación establecido por el usuario).

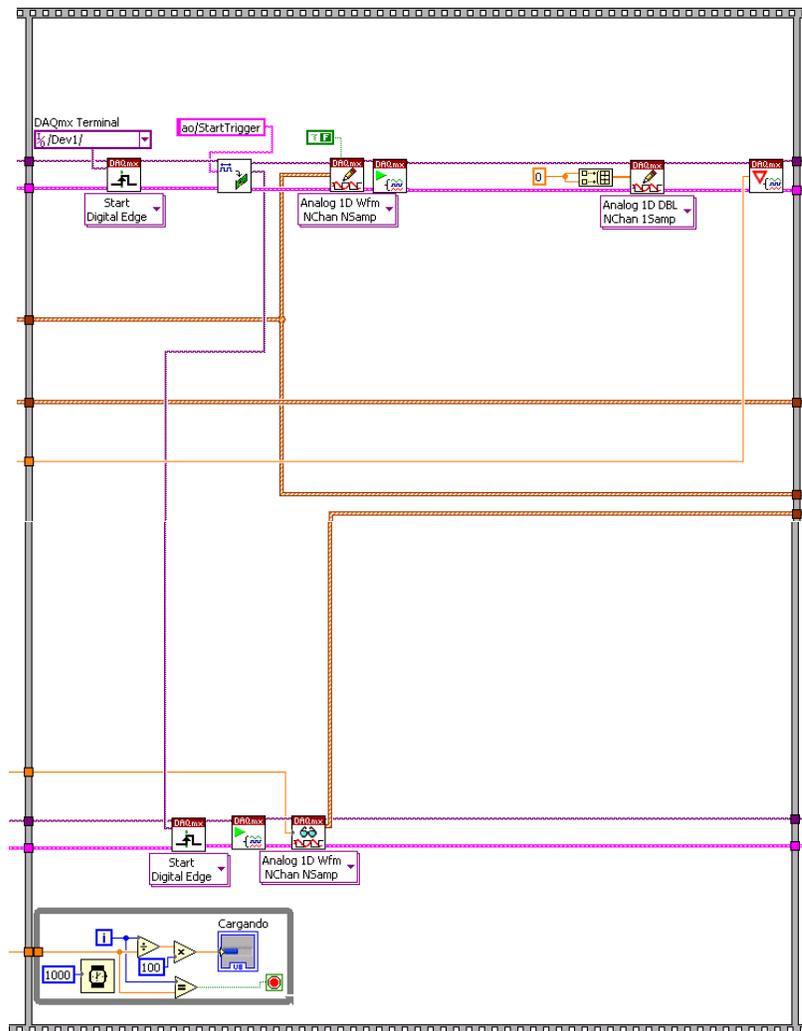


Figura 13. Segundo paso de la secuencia de tiempo del programa.

En el tercer y último paso del programa, figura 14, se detienen los procesos de lectura y escritura además de que genera un mensaje de alerta en caso de que hubiese ocurrido un error. Ya con los datos adquiridos y con la información de las formas de onda generadas en el primer paso, se procede a graficar la información ya sea en tiempo o en modo X vs Y; esto se hace en la estructura “FOR”. Nótese que la estructura permite almacenar la información de las señales adquiridas durante simulaciones anteriores hechas desde que se abrió el programa en la sesión actual (si se cierra el programa se pierde toda información adquirida), y el mediante el ruteo lógico controlado por la variable “Memoria” se puede anexar dicha información de simulaciones anteriores a la nueva para así visualizar un historial de señales (permanencia de señales en las gráficas) o simplemente anexar uno de las forma de ondas vacías generadas en el primer paso y así solo visualizar la data de la última simulación (perdiendo toda la información que se tenía de simulaciones anteriores de la misma sesión).

La data adquirida pasa por un proceso de filtraje antes de ser mostrada en pantalla, en donde mediante la aplicación de un promedio móvil, se elimina en la medida de lo posible el ruido presente en el prototipo y captado por la tarjeta de adquisición de datos. El método de promedio móvil utilizado es el Henderson de 13 términos, el cual se seleccionó de manera experimental de entre los ofrecidos por LabView tal manera de no introducir un retraso perceptible en el tiempo de ejecución o distorsiones en forma de picos aleatorios en la señal.

Debido a un desperfecto con el computador que se venía utilizado, y su reemplazo por uno con caracterices de memoria y procesador superiores, se logró reemplazar el bloque de promedio móvil por un filtro pasa bajo “analógico” de tipo Butterworth de 4to orden. Como se notó que gran porcentaje del ruido de la señal poseía una frecuencia igual a la de la línea de alimentación de la fuente (60Hz) se fijó el ancho de banda del filtro a 58 Hz para atenuar dichas frecuencias. Con esto se consiguió mejorar en gran medida la calidad de la señal visualizada en el software.

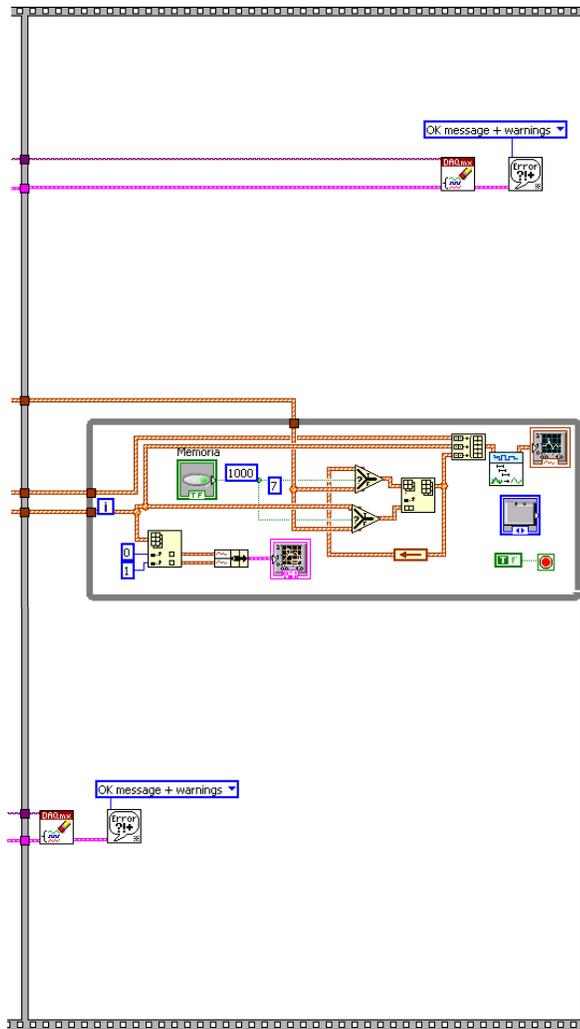


Figura 14. Tercer paso de la secuencia de tiempo del programa.

Un diagrama de flujo simplificado del proceso en general se aprecia en la siguiente figura.

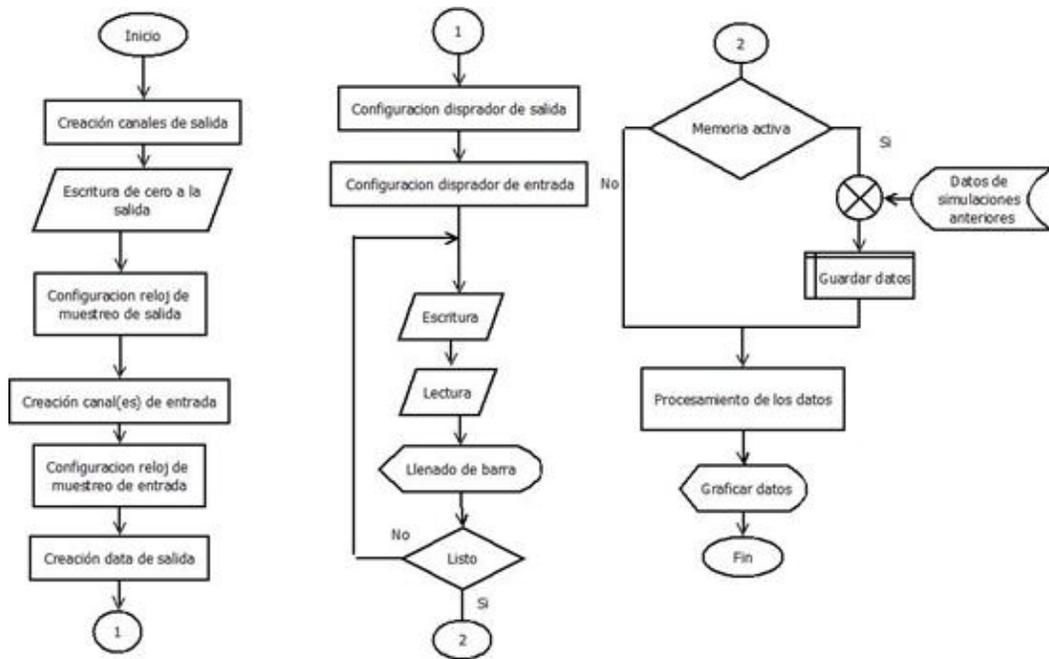


Figura 15. Diagrama de flujo simplificado del proceso

3.3) Verificación de funcionamiento

3.3.1) Entradas

En las figuras 16 y 17 se aprecia que se puede visualizar hasta cuatro señales a la vez sin y con memoria (respectivamente).

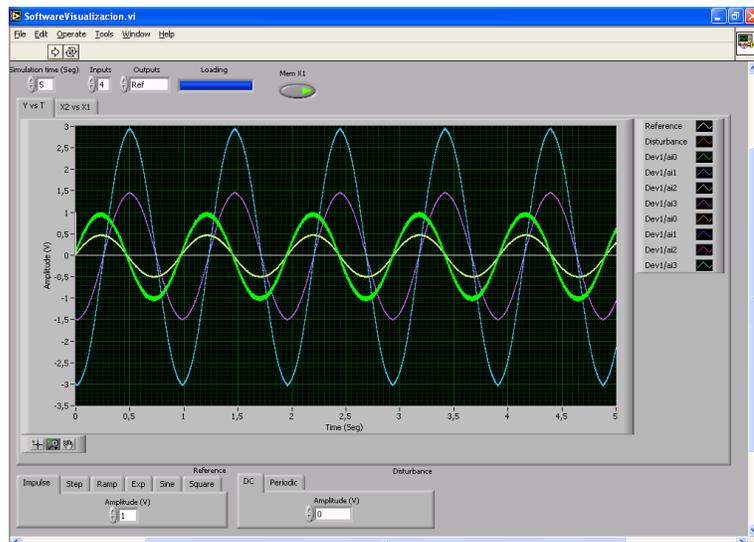


Figura 16. Input 1-Seno 1 Hz, 1V, offset nulo/Input 2-Seno 1 Hz, 3V, Offset nulo/
Input 3-Seno 1 Hz, 0.5 V, Offset nulo/ Input 4-Seno 1 Hz, 1.5V, Offset nulo. Sin memoria.

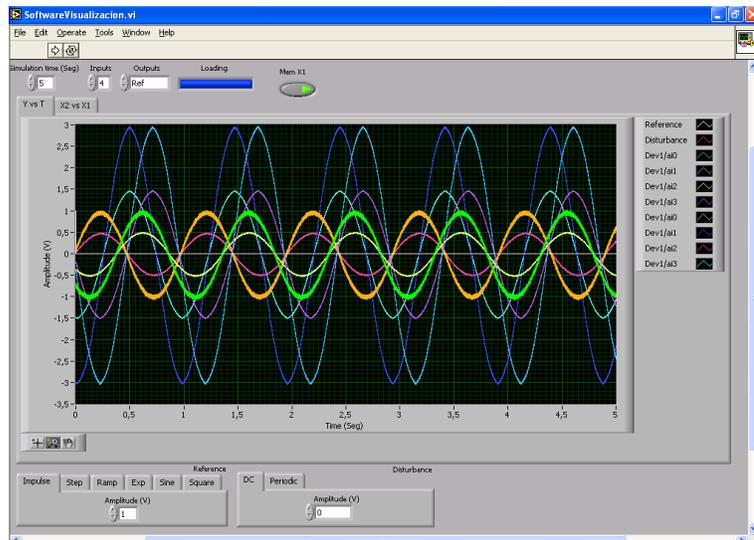


Figura 17. Input 1-Seno 1 Hz, 1V, offset nulo/Input 2-Seno 1 Hz, 3V, Offset nulo/
Input 3-Seno 1 Hz, 0.5 V, Offset nulo/ Input 4-Seno 1 Hz, 1.5V, Offset nulo más
señales de mismas características de la simulación anterior vista como un desfase de
las señales en el tiempo.

En la figura 18 se observa la capacidad de generar un gráfico XY a partir de dos señales de entrada.

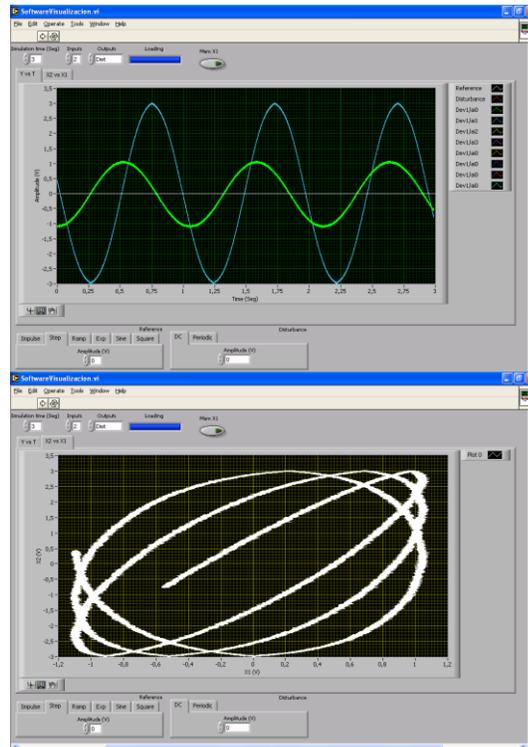


Figura 18. Señales en tiempo (arriba) y representación en modo XY (abajo).

En la figura 19 se aprecia que cuatro canales de entrada a una frecuencia de 6300Hz ($\approx F_s/10$) se representan de manera aceptable, solo presentado leves desfases en tiempo, por lo que se puede afirmar que para la frecuencia máxima para señales de entrada establecida en el punto 3.1.1.a de 4880Hz es adecuada para tener una buena representación de las señales de entrada. Nótese que este es el caso en el que se tiene la frecuencia de muestreo más baja (tabla 1), por lo que si se usan menos canales dicha frecuencia también es válida como límite superior solo que se tiene más resolución (un paso de tiempo más pequeño debido a una frecuencia de muestreo superior gracias a que $T_s=1/F_s$).

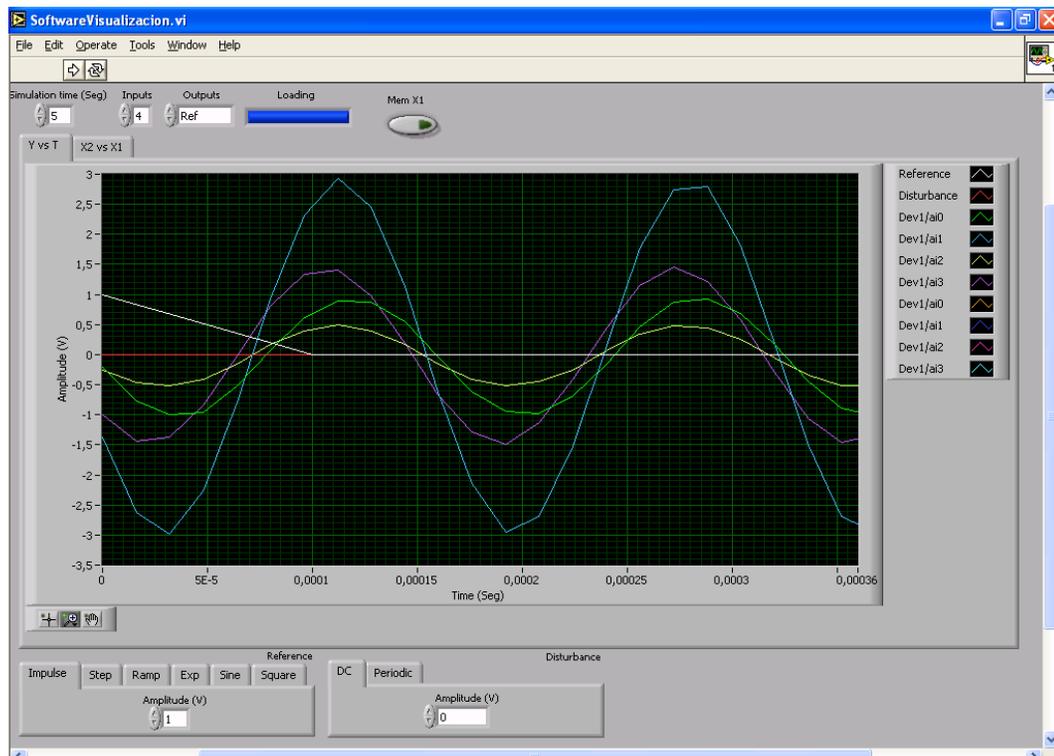


Figura 19. Input 1-Seno 6300 Hz, 1V, Offset nulo/Input 2-Seno 6300 Hz, 3V, Offset nulo/ Input 3-Seno 6300 Hz, 0.5 V, Offset nulo/ Input 4-Seno 6300 Hz, 1.5V, Offset nulo.

Véase la figura 20, en donde señales de 30kHz (cercas al punto de potencia mitad de $\approx 27\text{kHz}$ pero por debajo de la frecuencia de Nyquist de $\approx 31\text{kHz}$ por lo que debería tener una representación aceptable) sí se aprecia una distorsión notable que hace que los datos adquiridos seas inútiles, validando el análisis hecho en el punto 3.1.1.a correspondiente a la necesidad de trabajar en función a una atenuación de 1% del espectro (debido a la respuesta sipo Sinc del retentor de orden cero) y no guiándose por el Teorema del Muestreo de Nyquist-Shannon.

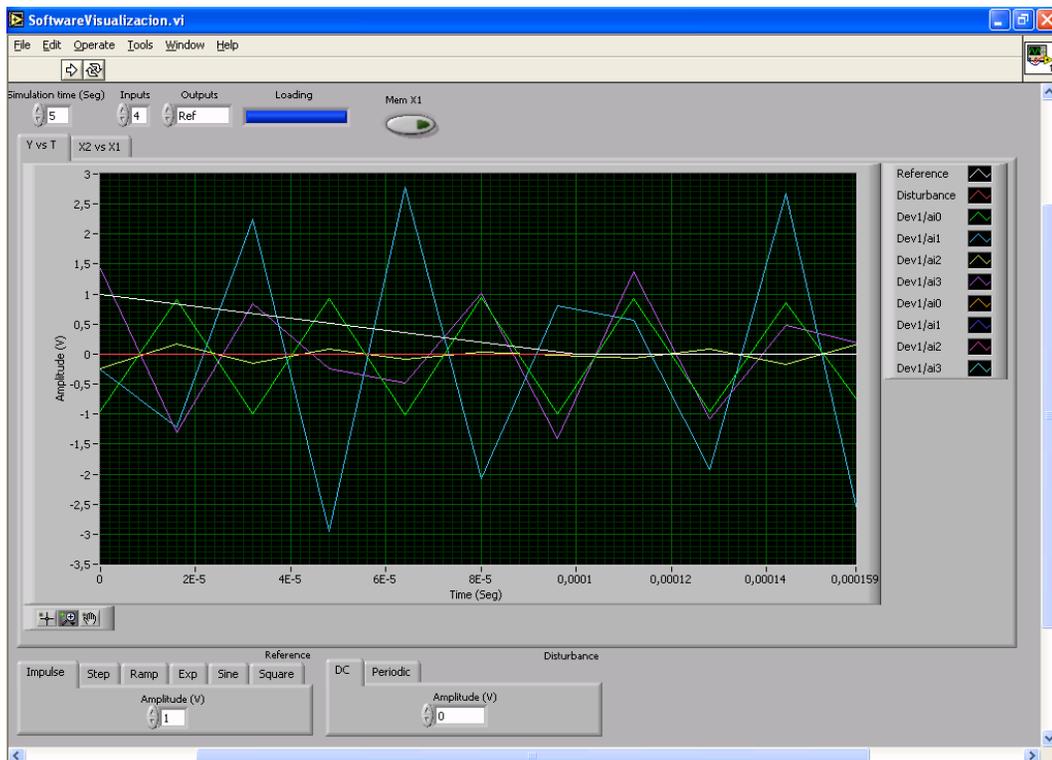


Figura 20. Input 1-Seno 30000 Hz, 1V, Offset nulo/Input 2-Seno 30000 Hz, 3V, Offset nulo/ Input 3-Seno 30000 Hz, 0.5 V, Offset nulo/ Input 4-Seno 30000 Hz, 1.5V, Offset nulo.

3.3.2) Salidas

En las figuras 21 a 26 se pueden apreciar los distintos tipos de señales de prueba posibles de generar, en las figuras 27 y 28 los tipos de señales de perturbación posibles de generar, por último, en la figura 29 se observa la capacidad del sistema de generar simultáneamente una señal de prueba y una perturbación.

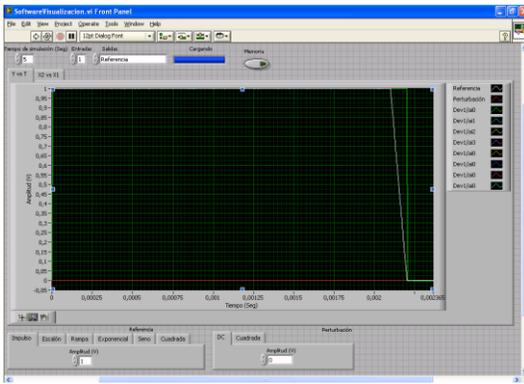


Figura 21. Prueba impulso de amplitud 1V y duración 2.2m seg.

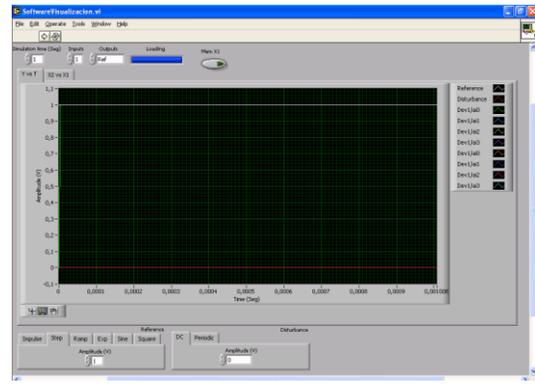


Figura 22. Prueba escalón de amplitud 1V.

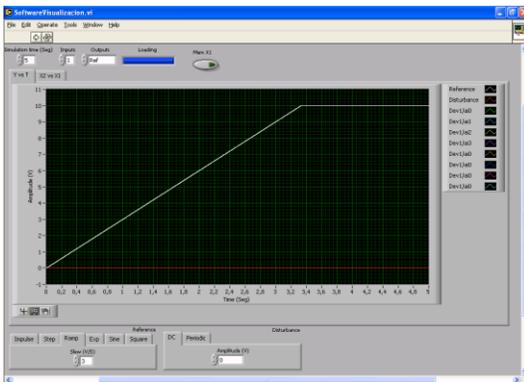


Figura 23. Prueba rampa pendiente 3V/seg.

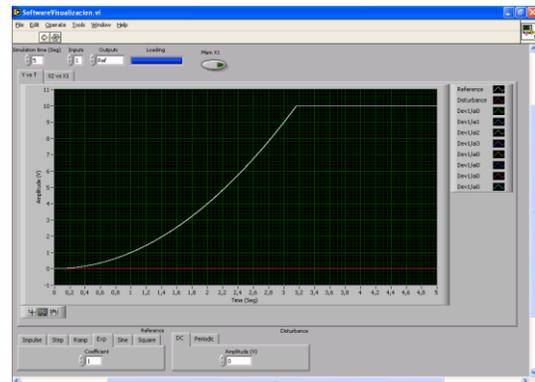


Figura 24. Prueba cuadrática coeficiente 1.

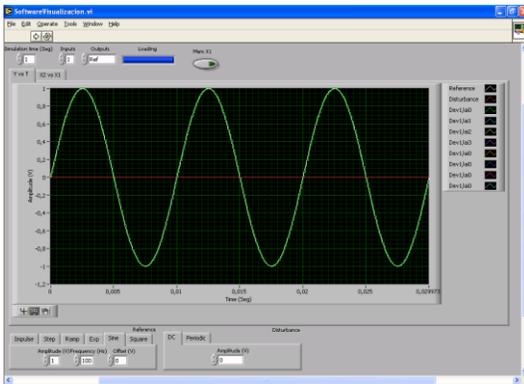


Figura 25. Prueba sinusoidal amplitud 1V, frecuencia 100Hz, offset nulo.

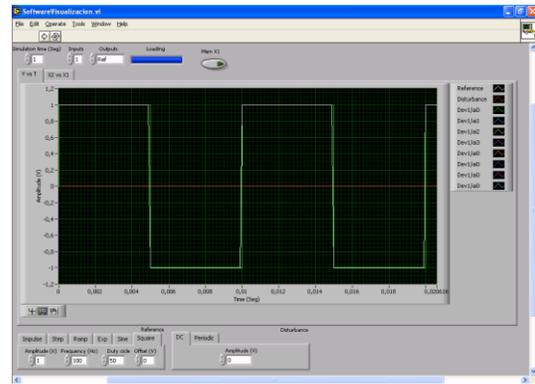


Figura 26. Prueba onda cuadrada amplitud 1V, frecuencia 100Hz, offset nulo y 50% de ciclo de trabajo.

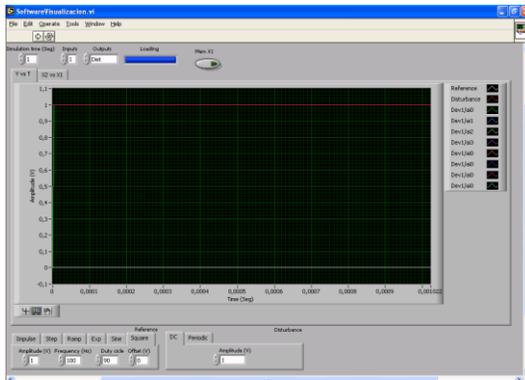


Figura 27. Perturbación escalón amplitud 1V.

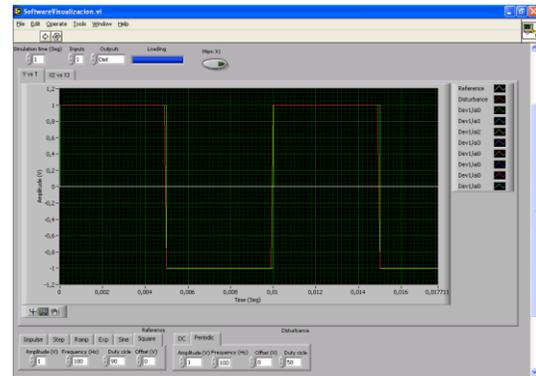


Figura 28. Perturbación cuadrada amplitud 1V, frecuencia 100Hz, offset nulo y 50% de ciclo de trabajo.

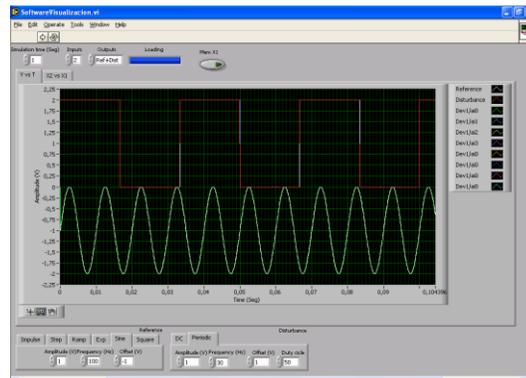


Figura 29. Prueba sinusoidal de frecuencia 100 Hz, amplitud 1V, Offset -1V/Perturbación cuadrada de frecuencia 30 Hz, amplitud 1V, Offset 1V y 50% de ciclo de trabajo.

En todos los casos que aplicables, se utilizó la frecuencia máxima establecida en el punto para las señales de salida con el fin de tener el 95% del espectro de energía (o potencia) dentro del AB con excepción de la figura 29 para la perturbación cuadrada en donde se utilizó una frecuencia de 30Hz por razones demostrativas de la capacidad del sistema de generar simultáneamente señales de distinta frecuencia.

CAPÍTULO IV

4. PROTOTIPO DE SIMULADOR DE PROCESOS

4.1) Consideraciones preliminares

4.1.1) Ancho de banda prototipo Simulador de procesos

Como las señales generadas por la tarjeta sirven de entradas al sistema simulador de procesos, el ancho de banda de las señales de salida se consideró como el ancho de banda del sistema. Esto es:

$$AB_{PSP} = 780.87\text{Hz} \quad (44)$$

4.1.2) Selección del amplificador operacional

a) Tipo de amplificador operacional

Debido a que cada módulo utilizó más de un (1) amplificador, se seleccionó los operacionales de tipo quad (4), esto es cuatro operacionales por integrado, pues son los que presentan una mayor relación circuitos/cantidad de pines, lo que permite ahorrar espacio y reducir la cantidad de agujeros a abrir en la baquelita, a su vez esto reduce el tiempo y costo de producción.

El inconveniente de este tipo de encapsulado de no poseer ajuste de voltaje de pedestal (Voffset), se compenso con una cuidadosa selección de componentes.

b) Disponibilidad comercial y precios

Como se deseó que el prototipo del simulador de procesos fuera de fácil mantenimiento y reparación, se seleccionó, de los operacionales que disponibles en el mercado, aquellos cuya disponibilidad y bajo precio asegurara su fácil reemplazo. A continuación se presenta una tabla con los resultados obtenidos.

Tabla 2. Disponibilidad y precios de operaciones que al 1/7/13

Tienda Modelo	Electrónica plus	Magnabit	Logibyte	Benavides UCV	Benavides Parque del Este	Benavides La Candelaria
LM324	6 Bs.	N.A.	7 Bs.	12 Bs.	6 Bs.	N.A.
LM348	16 Bs.	16 Bs.	36 Bs.	18 Bs.	N.A.	N.A.
TL084	14 Bs.	18 Bs.	14 Bs.	20 Bs.	N.A.	N.A.
TL074	N.A.	N.A.	12 Bs.	N.A.	N.A.	N.A.
TL064	N.A.	N.A.	N.A.	N.A.	N.A.	N.A.
LF347	N.A.	N.A.	N.A.	48 Bs.	N.A.	N.A.
TL1014	N.A.	N.A.	6 Bs.	N.A.	N.A.	N.A.

A partir de la tabla 2, se decidió que los operacionales LM324, LM348 y TL084 serían los considerados para utilizar en la implementación pues eran los que estaban comercialmente más comunes.

Por su costo mucho menor en comparación con el TL084, se consideraron para la implantación en primer lugar los operacionales de entrada BJT LM324 y LM348. A continuación se presenta una tabla comparativa con ciertos parámetros de importancia de los operacionales, relacionados con su operación.

Tabla 3. Comparación de los parámetros del LM324 y LM348

	LM324	LM348
GBWP [MHz]	1,2	1
Impedancia de entrada [$M\Omega$]	x	2,5
Voltaje de offset [mV]	3	1
Corriente de bias [nA]	-20	30
Offset de corriente de bias [nA]	2	4
Slew Rate [V/uSeg]	0,5	0,5
Voltaje de swing [V]	1,5	3
Ganancia a lazo abierto	100000	160000
CMRR [dB]	80	90
PSRR [dB]	100	96
Corriente de polarización [mA]	1,4	2,4
Corriente de salida [mA]	20	x
Tolerancia ESD [V]	2000	x
Voltaje de alimentación [V]	± 16	± 18
Precio [Bs]	5	16
Disponibilidad (% de tiendas)	67	67
Total	11 de 16	7 de 16

Teniendo en cuenta la información la tabla 3, se seleccionó el operacional de entrada BJT LM324 como el operacional a utilizar para la implementación pues posee un mejor desempeño en diversos parámetros en comparación con el LM348.

En los casos en que los valores de los componentes utilizados fueron tales que se debiera dejar de considerar al amplificador operacional LM324 como ideal, se utilizó el TL084, el único operacional de entrada FET que cumplía con los requisitos de disponibilidad.

Ya que los operacionales considerados poseen el mismo pinout son intercambiables entre sí. Además, como los operacionales de entrada BJT poseen características de operación similares entre sí, las cuales además son usualmente inferiores o iguales a los mismos parámetros de los operacionales de entrada FET, cualquier diseño pensado para su implementación con un LM324 es totalmente válido para cualquier otro tipo de operacionales, y en caso contrario, un diseño para el TL084 puede funcionar también con un LM324 aunque su respuesta se desvíe en cierta medida de la deseada.

4.1.3) Resistencias

a) Material

Basándose en relativamente bajo ancho de banda del sistema de 780.87Hz, el hecho de que el ambiente de uso posee un sistema de aire acondicionado el cual permite tener una temperatura ambiente relativamente constante y cercana a 25°C, que el voltaje al que estarán sometidas no superara los 24V con corriente no mayores a 20mA (lo que nos da un límite de potencia) y a la disponibilidad comercial, se utilizaran en la medida de lo posible resistencias individuales de película de carbón o en su defecto de carbón aglomerado de la serie del 5%, pues las características de coeficiente térmico, respuesta en frecuencia y disipación de potencia de estos tipos de resistencias no afectan notablemente el funcionamiento y valor nominal de las mismas para las condiciones de uso antes mencionadas, además de ser considerablemente más económicas que las de metal depositado, las cuales también cumplen con todos los requisitos para ser utilizadas en el simulador de procesos.[15]

b) Potencia y voltajes máximos a soportar por las resistencias.

Partiendo del hecho de que las configuraciones usadas se basan en la realimentación negativa, se va a tener la topología de la figura 30 en casi todos los casos.

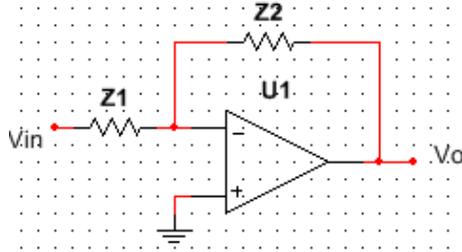


Figura 30. Topología con realimentación negativa usando amplificadores operacionales.

Siendo V_o

$$V_o = \frac{Z_2}{Z_1} * V_{in} \quad (45)$$

Suponiendo el caso en el que el amplificador operacional no esté trabajando en la zona lineal (por lo que el voltaje en el terminal inversor no es igual al voltaje del terminal no inversor), y a la entrada (V_{in}) se tenga un valor de tensión de alimentación y a la salida (V_o) se tenga el otro valor de alimentación (suponiendo $V_{swing} = 0V$) y considerando Z_{in} del amplificador operacional como infinita (peor caso), en la tabla 4 se pueden observar los voltajes a soportar y potencias a disipar de cada una de las impedancias, sabiendo que $P = \frac{V^2}{|Z|}$

Tabla 4. Voltajes vistos por las impedancias.

Impedancia	Voltaje [V]	Potencia a disipar [W]
Z1	$2 * V_{cc} * \frac{Z1}{Z1 + Z2}$	$4 * \frac{V_{cc}^2}{(Z1 + Z2)^2} * Z1$
Z2	$2 * V_{cc} * \frac{Z2}{Z1 + Z2}$	$4 * \frac{V_{cc}^2}{(Z1 + Z2)^2} * Z2$

Ahora para los casos en los que Z1 o Z2 tienden a ser infinitos en DC (por ejemplo un condensador) y tomado en cuenta la ecuación 45, tenemos que:

Tabla 5. Voltajes a soportar para Z1 o Z2 muy grandes en comparación con Z2 y Z1 respectivamente

Impedancia	Z1 >> Z2	Z2 >> Z1	Z1 ≈ Z2
Z1	V _{cc} V	≈ 0V	V _{cc} V
Z2	≈ 0 V	2*V _{cc} V	V _{cc} V

c) Resistencias mínimas en función de la corriente disponible

Debido a que la corriente que suministra el operacional está limitada, existe un mínimo valor de impedancia Z2 para el cual la salida del operacional tiene el rango de excursión máximo. Suponiendo que el amplificador está trabajando en la zona lineal y el voltaje del terminal inversor es aproximadamente el mismo que el voltaje del terminal no inversor (que por poseer alimentación simétrica) se aproxima a 0V, considerando V_{swing} igual a 0V (por lo que el valor absoluto máximo de la salida es 12V), además si Z2 es mucho mayor a la resistencia de carga (resistencia vista desde la salida del operacional hacia tierra) y considerando que la corriente máxima disponible de los operacionales es 15 mA, se obtiene el valor mínimo de impedancia Z2 que se puede utilizar tal y como se muestra en la tabla 6.

Tabla 6. Valor mínimo de Z2 y Rcarga para obtener 12V con 15mA

Corriente disponible [mA]	Tensión de salida [V]	Valor de resistencia [Ω]	Valor de resistencia inmediatamente superior en la serie del 5% [Ω]
15	12	800	820

4.1.4) Condensadores

a) Tipo

Como el ambiente de operación del dispositivo está controlado por un sistema de aire acondicionado cuyo punto de operación se consideró cerca de los 25°C, se consideró que el coeficiente térmico no era un parámetro de importancia al momento de la selección de los tipos de condensador, en cambio los parámetros parásitos de los mismos tales como resistencia en serie y resistencia de descarga, junto con los valores de capacitancia disponibles y rango de frecuencia de operación, fueron los que determinaron el tipo de condensador utilizado.

Debido a sus características de cambio de capacitancia con respecto a la temperatura, potencia disipada con respecto a la temperatura, así como el orden de magnitud de los parámetros parásitos y el ancho de banda de trabajo, se consideró el siguiente orden de preferencia en cuanto a la selección del tipo de condensador.[16]

Tabla 7. Preferencia en el tipo de condensador.

Lugar	Tipo
1	Poliestireno
2	Polipropileno
3	Poliester
4	Papel
5	Cerámica de Alto k
6	Cerámica de bajo k

Cuando los valores de capacitancias excedieron los disponibles para los dieléctricos anteriores, se emplearon condensadores electrolíticos en el siguiente orden de preferencia.

Tabla 8. Preferencia en el tipo de condensador para capacitancias elevadas.

Lugar	Tipo
1	Tantalio no polarizado
2	Tantalio polarizado
3	Aluminio no polarizado
4	Aluminio polarizado

En el caso de utilizar condensadores polarizados, debido a que el condensador se comporta como un diodo si se le aplica una tensión inversa a la indicada en los terminales, se colocaron dos condensadores de la capacitancia deseada en serie con los terminales de la misma polaridad juntos, de tal manera de que entre los extremos de los terminales libres se comportara como un condensador no polarizado. [17]

b) Voltaje

De la tabla 5, vemos que toda impedancia debe un máximo de $2 \cdot V_{cc}$ (peor caso), por lo que se utilizaran condensadores con voltaje nominal de 25V o más para los condensadores no electrolíticos y de preferencia, 100V o más para los electrolíticos a fin de evitar estrés en el dieléctrico, aumentando la vida útil de los mismos y reduciendo el índice de fallas.

c) Valores de capacitancia y tolerancia

En la medida de lo posible se eligieron valores de capacitancia tales que fueran comunes para la tablas de valores preferidos de la serie E12 (10%) y E24 (5%) con el fin de asegurar su disponibilidad comercial, pero perteneciendo propiamente a la serie E24 de tal manera de tener una tolerancia de 5%.

4.2) Diseño y resultados

4.2.1) Controladores

a) PID

Se construyó un controlador PID basado en la configuración de la figura 31.

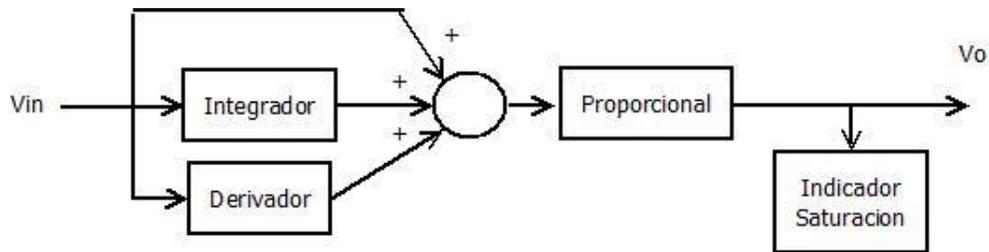


Figura 31. Diagrama de bloques del controlador PID.

Siendo la salida:

$$V_o = \left(1 + \frac{K_i}{s} + \frac{k_d \cdot s}{T_s + 1}\right) * K_p * V_{in} \quad (46)$$

1) Diseño del integrador

Partiendo de la configuración básica del integrador basado en amplificadores operacionales:

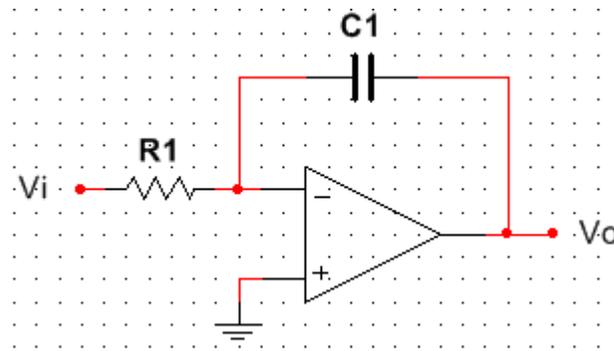


Figura 32. Topología básica del integrador basado en amplificadores operacionales.

Con V_o siendo

$$V_o = -\frac{1}{R \cdot C} * \frac{1}{s} \quad (47)$$

Se construyó un integrador con ganancia seleccionable de 10 y 100. Para que el amplificador operacional se pudiera considerar ideal en términos de impedancia de entrada, se limitó el valor de R a $Z_{in}/10 \approx 100k\Omega$. Con ese valor de R, y para obtener los rangos de ganancia deseados, C debe ser 1 μ F y 100nF respectivamente.

Si la desviación con respecto al valor nominal o error debido a las tolerancias de los componentes es: [18]

$$\Delta F(x_0) = \sum_{n=1}^m \left| \frac{\partial F(x)}{\partial x_n} \right| * \Delta x_n |_{x = x_0} \quad (48)$$

Con estos valores de componentes, y considerándolos de la serie del 5%, y sumándole el efecto de las corrientes de polarización y el voltaje de pedestal, la salida viene a ser:

$$V_o = -\frac{\{10 \pm 1, 100 \pm 10\}}{s} * V_{in} + \left(1 + \frac{\{10 \pm 1, 100 \pm 10\}}{s} \right) * 3mV \quad (49)$$

Nótese que en teoría, el efecto del Voffset se integra a lo largo del tiempo hasta saturar el amplificador operacional.

Para reducir el efecto de las corrientes de polarización, se colocara una resistencia entre el terminal inversor y tierra cuyo valor para minimizar dicho efecto debe ser $R_i = \frac{1}{C * S} || R$, si S tiende a cero (0), entonces $R_i = R = 100k$.

Para eliminar la inversión de signo propia de la configuración del integrador, se agregó una etapa de ganancia ajustable como la que se ve en la siguiente figura.

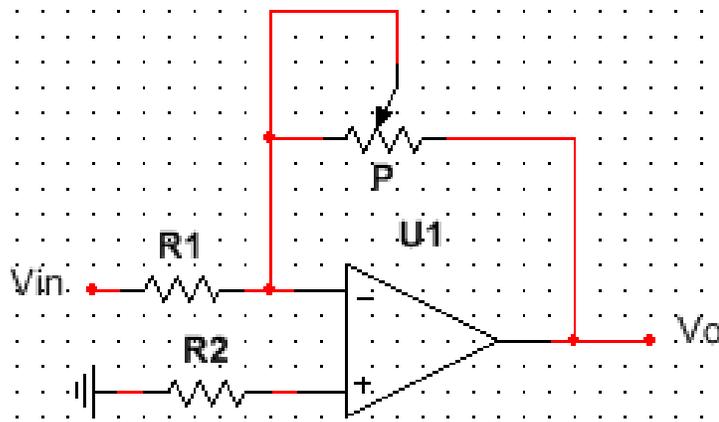


Figura 33. Topología de etapa de ganancia ajustable inversora.

Siendo V_o :

$$V_o = -\frac{P}{R_1} * V_{in} \quad (50)$$

A la etapa de ganancia se le fijo un rango entre cero (0) y uno (1) vista desde los terminales V_{in} y V_o . Como las resistencias no debes superar $Z_{in}/10$ para un comportamiento cercano al ideal, R_1 se fijó a $100k\Omega$, por lo que $P=R_1=100k\Omega$.

R_2 se colocó para disminuir el efecto de las corrientes de polarización, por lo que esta debe ser:

$$R_3 = 100k\Omega || 100k\Omega * n, 0 < n < 1 \quad (51)$$

Tomando el promedio de los casos cuando $n=0$ y $n=1$ además de considerar los casos en que V_{in} está al aire o no (por lo que $R1$ no se toma en cuenta o si), $R3=75k\Omega$, al considerar los valores de la serie E24.

Con estos valores de componentes, considerándolos de la serie del 5%, sumándole el efecto de las corrientes de polarización y el voltaje de pedestal, la salida viene a ser, considerando el peor caso:

$$V_o = -k * (1 \pm 0.25) * V_{in} + (1 + 1 \pm 0.25) * 3mV + (1 \pm 0.133) * 1.5mV \quad (52)$$

De las ecuaciones 48, 49 y 52, obtenemos que

$$K_i = k * \{10 \pm 3.5, 100 \pm 35\}, \quad 0 \leq k \leq 1 \quad (53)$$

En definitiva, la etapa integradora del PID obtenida se muestra en la figura 34.

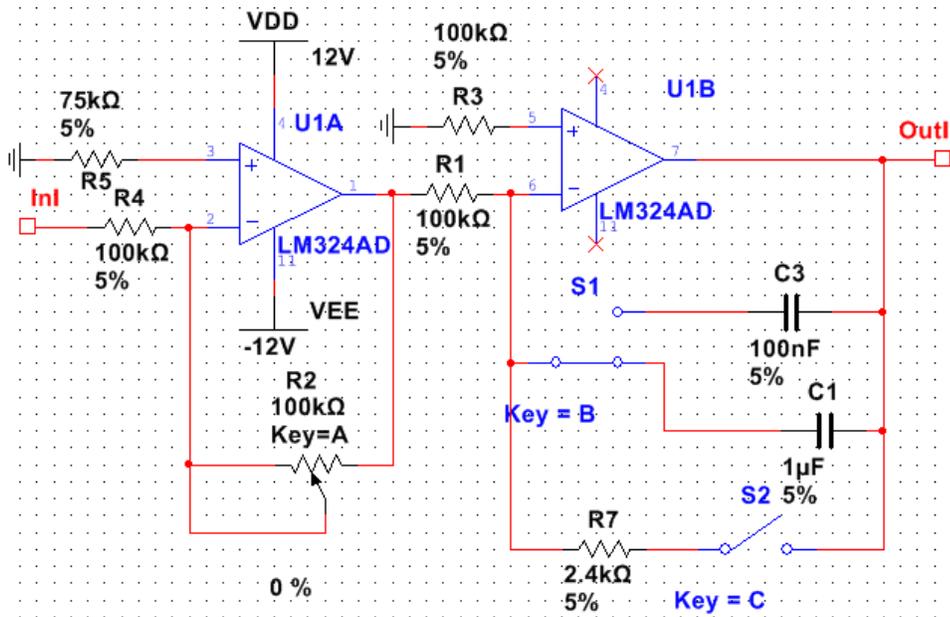


Figura 34. Esquemático integrador del PID.

Nótese que se agregó una resistencia R7 en serie con un pulsador S2 en paralelo con los condensadores de tal manera de permitir una descarga manual de los condensadores.

2) Pruebas y resultados del integrador

Al integrador de la figura 34 se le introdujo un escalón de amplitud 1 o -1 de manera opuesta al signo de la salida al momento de inicio de la prueba de tal manera de integrar hasta el otro valor de saturación. Los resultados obtenidos se aprecian en la tabla 9, en donde el error se calculó como.

$$E[\%] = \left| \frac{\text{Valor teórico} - \text{Valor obtenido}}{\text{Valor teórico}} \right| * 100 \quad (54)$$

Tabla 9. Resultados pruebas integrador.

Tiempo teórico [seg]	Tiempo obtenido [seg]	Error [%]	Ganancia teórica (Ki)	Ganancia obtenida (Ki)	Error [%]
2.1	2.188	4.23	10	9.6	4
0.21	0.222	4.72	100	94.6	5.4

Como se observa en la tabla 9, las ganancias Ki obtenidas están dentro del rango de ganancias esperadas según los resultados de la ecuación 53.

3) Diseño del derivador

Partiendo de la configuración básica del derivador con ancho de banda limitado basado en amplificadores operacionales:

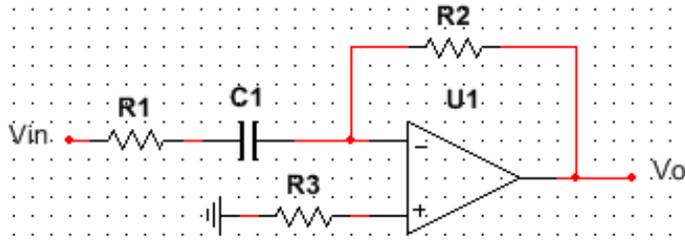


Figura 35. Topología derivador con ancho de banda limitado.

Con V_o :

$$V_o(s) = -\frac{R2}{R1} * \frac{s}{s + \frac{1}{R1 * C}} * Vin(s) \quad (55)$$

Se construyó un derivador con ancho de banda igual al ancho de banda del sistema simulador de procesos, y con ganancia seleccionable de 1 y 0.1 para el AB.

Para aprovechar la ganancia $R2/R1$, $R1$ se colocó del menor valor posible para resistencias de 0.5W considerando una tensión máxima de 24V, y que con valores de condensadores de la serie del 10% se acercase lo más posible al valor del AB. Para las condiciones antes dichas, se encontró que los valores de resistencia y condensadores que satisfacen la condición son $R1=2k\Omega$ y $C=100nF$, por lo que el polo está ubicado en $795.771Hz \pm 79.56Hz$.

Para frecuencias de trabajo menores al AB, la función de transferencia se aproxima a:

$$\frac{V_o}{V_{in}} = -\frac{R2}{R1} * \frac{s}{\frac{1}{R1 * C}} = -\frac{R2}{2000} * \frac{s}{2 * \pi * (795.771Hz \pm 79.56Hz)} \quad (56)$$

Y debido a que la ganancia está limitada por el GBWP a 1349, no se puede alcanzar el rango completo de ganancias deseadas con una sola etapa, por lo que se

agregó una etapa de ganancia ajustable entre cero (0) y cien (100) de tal manera de no solo lograr las ganancias deseadas, sino también enviar la inversión de signo propia de esta configuración de derivador y mantener la impedancia de entrada vista constante para el AB.

Al reducir en dos órdenes de magnitud la ganancia necesaria para el derivador, R2 tiene que ser, en valores de la serie del 5%, 130kΩ y 13kΩ para tener ganancias aproximadas de 1 y 0.1 respectivamente.

Para minimizar el efecto de las corrientes de polarización, se seleccionó R3 tal que fuera del mismo valor que R2. Tomando el promedio de R3 para los dos valores de R2 en la serie del 5%, R3=75kΩ

Con estos valores de componentes, y considerándolos de la serie del 5%, y sumándole el efecto de las corrientes de polarización y el voltaje de pedestal, la salida viene a ser, considerando el peor caso:

$$V_o = -\{65 \pm 6.5, 6.5 \pm 0.65\} * \frac{s}{s+2*\pi*(795.771\text{Hz} \pm 79.56\text{Hz})} * V_{in} + 3mV + \{(1 \pm 0.186) * 1.1mV, (1 \pm 0.071) * 1.24mV\} \quad (57)$$

La etapa de ganancia, que es idéntica a la de la figura 33, debe tener un rango ajustable entre cero (0) y $\frac{5000}{62.5} = 76.9$. Si P=100kΩ, entonces R1=1.3kΩ con una potencia de 0.5 W. R2 debe ser de 24kΩ.

Con estos valores de componentes, considerándolos de la serie del 5%, sumándole el efecto de las corrientes de polarización y el voltaje de pedestal, la salida viene a ser, considerando el peor caso:

$$V_o = -(76.92 \pm 7.692) * V_{in} + (1 + 76.92 \pm 7.692) * 3mV + (1 \pm 0.05) * 0.48mV \quad (58)$$

De las ecuaciones 57 y 58 obtenemos que para el AB:

$$K_d = k * \{1.039 \pm 0.3, 0.1039 \pm 0.03\}, 0 \leq k \leq 1 \quad (59)$$

En definitiva, el derivador del PID se aprecia en la figura 36.

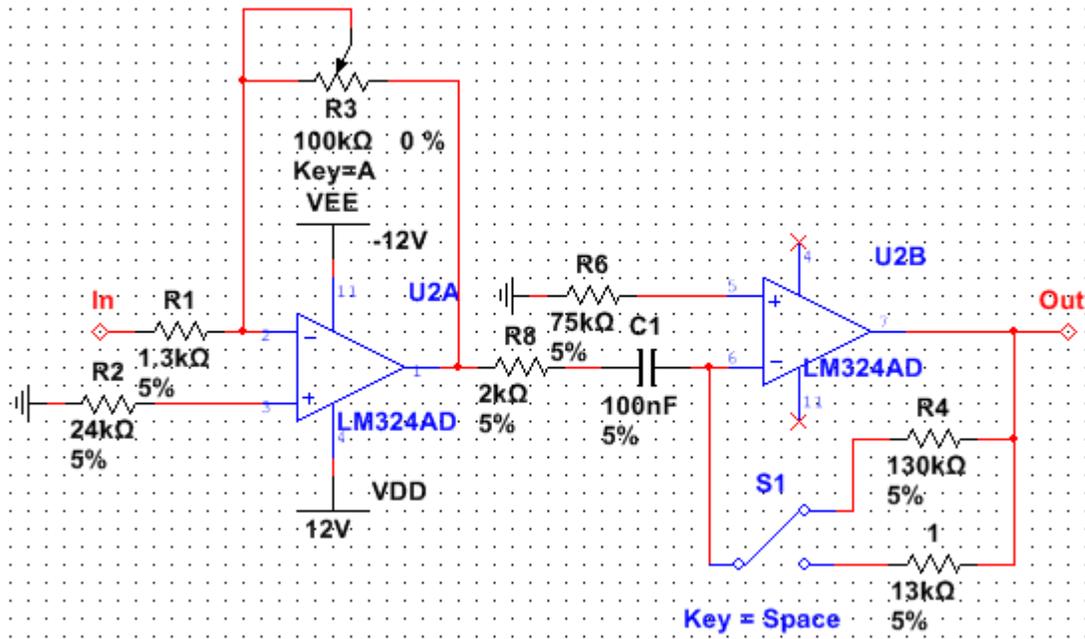


Figura 36. Esquemático derivador del PID.

4) Pruebas y resultados del derivador

Al esquemático de la figura 36, se le aplicó una señal tipo rampa de pendiente 5 V/seg para ganancias de 0.1 y 1. Los resultados se pueden observar en la tabla 10.

Tabla 10. Resultados pruebas derivador.

Pendiente teórica [V/seg]	Pendiente obtenida [V/seg]	Error [%]	Ganancia teórica (Kd)	Ganancia obtenida (Kd)	Error [%]
0.5	0.475	5	0.1	0.095	5
5	4.75	5	1	0.95	5

Como se observa en la tabla 10, las ganancias K_i obtenidas están dentro del rango de ganancias esperadas según los resultados de la ecuación 59.

5) Diseño del proporcional-sumador

Partiendo del esquema básico del sumador inversor de la figura 37, y de que se desea tener un rango de ganancias de cero (0) a diez (10) y de cero (0) a cien (100), pero recordando que $P < 100\text{k}\Omega$, para lograr la ganancia de 100, $R_1=R_2=R_3=1\text{k}\Omega$, pero suponiendo que es un amplificador operacional el que tiene que alimentar las entradas del integrador, derivador y sumador-proporcional se supera el límite de 15mA, por lo que se dividió el sumador en dos etapas, la primera con ganancia de rango ajustable entre cero (0) y diez (10) y la segunda con ganancias inversoras fijas de uno (1) y diez (10). De esta forma logramos tener el rango de ganancias deseado, además de que eliminamos la inversión de signo.

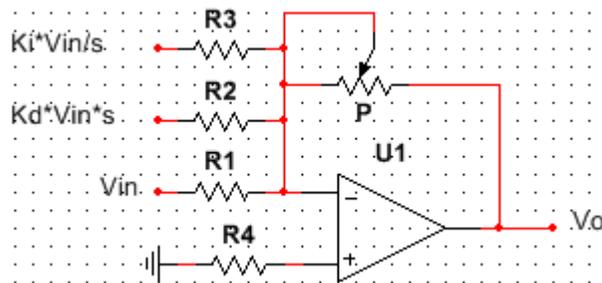


Figura 37. Topología sumador inversor con 3 entradas.

Con V_o :

$$V_o = -\sum_{n=1}^m V_{in_n} * \frac{P}{R_n} \quad (60)$$

Como queremos que la primera etapa, vista en la figura 37, y definida por la ecuación 59, tenga ganancia 10, si $P=100\text{k}\Omega$, entonces $R_1=R_2=R_3=10\text{k}\Omega$.

Considerando el promedio de los valores con la combinatoria de casos de entradas, con al menos una entrada conectada, y el potenciómetro en sus posiciones extremas, se encontró que $R4=3k\Omega$, en la serie del 5%.

Con estos valores de componentes, considerándolos de la serie del 5%, sumándole el efecto de las corrientes de polarización y el voltaje de pedestal, la salida viene a ser, considerando el peor caso:

$$V_o = -k * (10 \pm 2.5) * \sum_{n=1}^m Vin_n + (1 \pm 0.122) * 0.122mV + (1 + 30 \pm 7.5) * 3mV \quad (61)$$

La segunda etapa, es un amplificador inversor con ganancia seleccionable entre 1 y 10, como se ve en la figura 38.

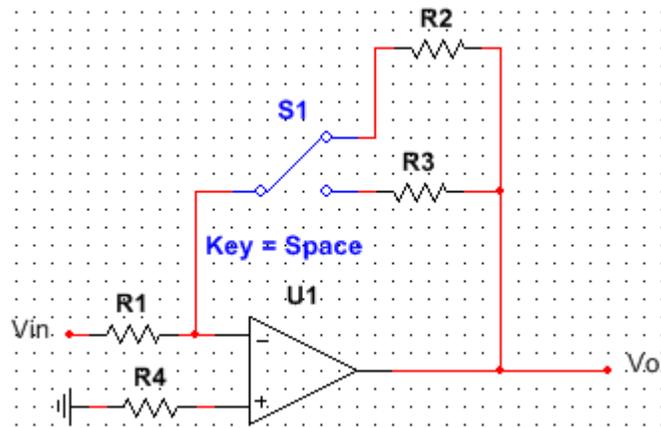


Figura 38. Topología amplificador de ganancia seleccionable.

En el cual:

$$V_o = \left(\frac{\{R2,R3\}}{R1} \right) * Vin \quad (62)$$

Para mantener las resistencias en el rango de $Z_{in}/10$, para la ganancia de 10, $R_3=100k\Omega$ y $R_1=10k\Omega$. Por lo que para la ganancia de 1, $R_1=R_2=10k\Omega$. R_4 debe ser, para minimizar el efecto de las corrientes de polarización, igual a $R_4=7.5k\Omega$.

Con estos valores de componentes, y considerándolos de la serie del 5%, y sumándole el efecto de las corrientes de polarización y el voltaje de pedestal, la salida viene a ser, considerando el peor caso:

$$V_o = -\{10 \pm 1, 1 \pm .1\} * V_{in} + \{(1 \pm 0.323) * 31.8\mu V, (1 \pm 0.25) * 50\mu V\} + \{1 + 10 \pm 1, 1 + 1 \pm .1\} * 3mV \quad (63)$$

De las ecuaciones 61 y 63, obtenemos que:

$$K_p = k * \{100 \pm 35, 10 \pm 3.5\}, 0 \leq k \leq 1 \quad (64)$$

El circuito final es el que se observa en la figura 39.

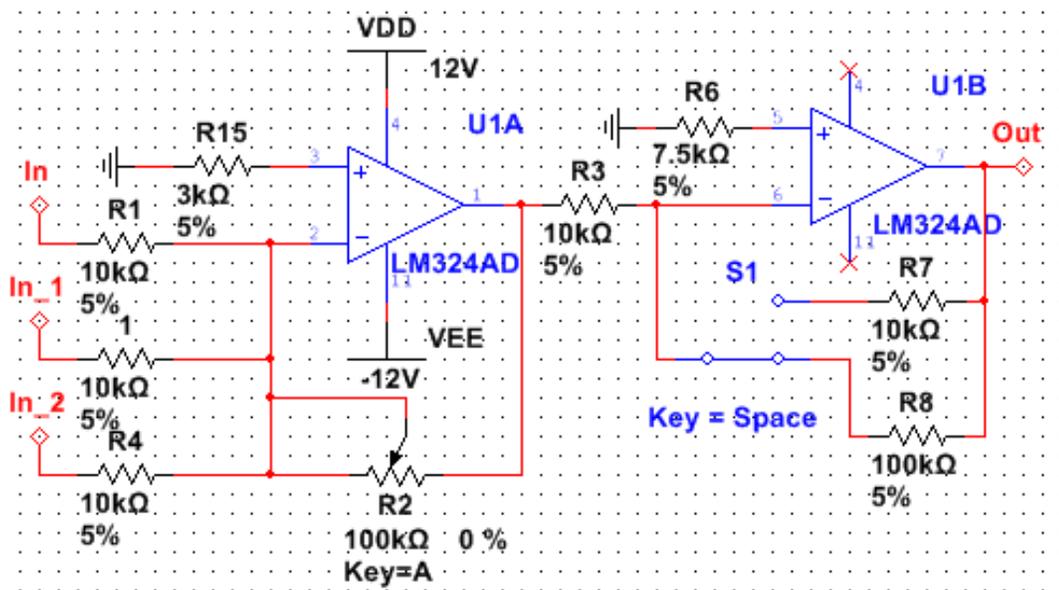


Figura 39. Esquemático etapa sumadora-proporcional.

6) Pruebas y resultados del proporcional-sumador

Al esquemático de la figura 39 se le colocó una señal DC a las entradas “In”, “In_1” e “In_2” para las ganancias de 10 y 100 respectivamente. Los resultados obtenidos se observan en la tabla 11.

Tabla 11. Resultados pruebas proporcional-sumador.

Entrada	Tensión de entrada [mV]	Tensión de salida [V]	Ganancia teórica (Kp)	Ganancia Obtenida (Kp)	Error [%]
In	450±1	4.39±0.01	10	9.76	2.4
	47.3±0.1	4.5±0.01	100	95.14	4.86
In_1	451±1	4.36±0.01	10	9.67	3.3
	47.3±0.1	4.5±0.01	100	95.14	4.86
In_2	451±1	4.38±0.01	10	9.71	2.9
	47.2±0.1	4.52±0.01	100	95.76	4.24

Como se observa en la tabla 11, las ganancias Ki obtenidas están dentro del rango de ganancias esperadas según los resultados de la ecuación 64.

7) Diseño del indicador de saturación.

El indicador de saturación se construyó como se observa en la figura 40.

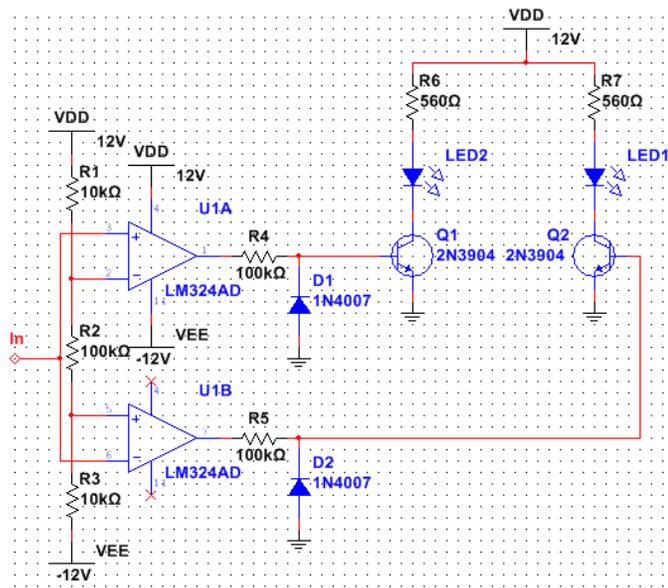


Figura 40. Esquemático indicador de saturación.

Las resistencias R1, R2 y R3, forman un divisor de tensión que posee en el terminal inversor de U1A, unos $10V \pm 0.18V$ y en el no inversor de U1B $-10V \pm 0.18V$. Cuando V_{in} supera los $10V \pm 0.18V$, la salida de U1A pasa a saturación positiva y cuando V_{in} disminuye de $-10V \pm 0.18V$ es la salida de U1B la que toma el valor de saturación positiva. Para valores de tensión $-10V \pm 0.18V < V_{in} < 10V \pm 0.18V$, ambas salidas se colocan en saturación negativa.

Para proteger a los transistores Q1 y Q2 de daños debido a la aplicación de un voltaje de saturación negativa, se colocan los diodos D1 y D2 de tal manera de permitir el flujo de corriente hacia los operacionales manteniendo un nivel de tensión cercano a cero en la base de los operacionales.

Los diodos rojos de 3mm LED1 y LED2, se consideraron con una caída de tensión de 2V a una corriente de activación de unos 17mA, con una corriente máxima soportada de 20mA. Nótese que todas estas corrientes son superiores a las soportadas por los operacionales, justificándose la utilización de transistores. Si consideramos el caso en el que el V_{cesat} del transistor es el más elevado, unos 0.2V, entonces, para

asegurar los 17mA, R6 y R7 debían ser de $R6=R7 < \frac{12-2}{17mA} = 588.34\Omega$. Siendo el valor comercial de la serie del 5% más cercano el de 560 Ω .

Para asegurar la saturación, $I_b * HFE$ debe ser mayor que 17mA, por lo que R4 y R5 deben ser una resistencia menor que $\frac{V_{sat}-V_{be}}{17mA} * HFE$. Con $HFE=200$ para la I_c deseada, $V_{sat}=10.5V$, $V_{be}=0.7V$ y $R4=R5 < 115294\Omega$. Para trabajar con cierto margen de distancia de la zona límite de saturación, R4 y R5 se colocaron de 100k Ω , pues con 110k Ω , si la resistencia llega a estar a +5% de desviación, no se logra la saturación.

8) Pruebas y resultados del indicador de saturación.

Tabla 12. Resultados obtenidos para el indicador de saturación.

Variable	Valor[V]
V_{cc+}	11.89±0.01
V_{cc-}	-11.98±0.01
V_{comp+}	9.77±0.01
V_{comp-}	-9.87±0.01
V_{sat+}	9.86±0.01
V_{sat-}	-9.96±0.01

Los valores de las tensiones de comparación con los valores de alimentación obtenidos al hacer el experimento son $V_{comp+}=9.9V\pm 0.18V$ y $V_{comp-}=-9.99V\pm 0.18V$, estando los valores medidos dentro del rango de valores dados por las tolerancias, y siendo V_{sat+} y V_{sat-} los valores de tensión de entrada que activan los LEDs indicadores de saturación positiva y negativa respectivamente.

Nótese en el cuadro 12 que $|V_{sat+}-|V_{com+}|>0$ tanto para el caso de saturación positiva como negativa, siendo ambas de $90\pm 20mV$. Dicha discrepancia entre el valor

de tensión de comparación y el valor de tensión de saturación se debe a que la impedancia de entrada del multímetro (considerándola de $1M\Omega$) es lo suficientemente baja como para alterar el divisor de tensión compuesto por R1, R2 y R3, haciendo que el valor de tensión medido en los nodos disminuya en un factor de 0.91% al momento de hacer la medición en los nodos. Al aumentar las tensiones de comparación en ese factor y compararlas a las tensiones de saturación como se obtienen los resultados de la tabla 13.

Tabla 13. Comparación entre V_{comp} sin y con corrección con V_{sat} .

Variable	Valor[mV]
$ V_{sat+} - V_{com+} = V_{sat-} - V_{com-} $	90 ± 20
$ V_{sat+} - V_{com+ \text{ corregido}} $	-1.1 ± 20
$ V_{sat-} - V_{com- \text{ corregido}} $	0.18 ± 20

En la tabla 13, se observa que una vez hecha la corrección, el valor de la diferencia entre el valor de V_{sat} y V_{comp} se ubica dentro de los valores de V_{offset} del amplificador operacional, siendo la tolerancia debido únicamente a la resolución del multímetro confirmando la hipótesis de la modificación del divisor de tensión debido al efecto de carga del multímetro.

b) Compensadores

1) Diseño del compensador clase 1

Partiendo de la figura 41, configuración que permite colocar un polo y un cero, se diseñó con controlador tal que tanto el polo como el cero siempre fueran menor que -1 rad/seg y llegando hasta un valor tan cercano al origen como lo permitan los valores de los componentes comercialmente disponibles, de tal manera de poder modificar la contribución de ganancia del compensador sin alterar el lugar

geométrico en demasía (lo que se considera cierto si la contribución en fase no supera los 3°).

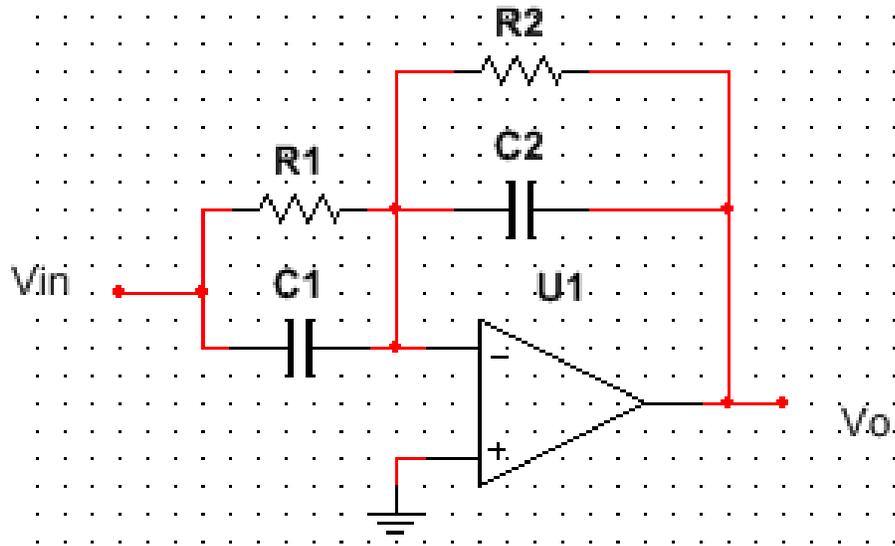


Figura 41. Topología con un polo y un cero.

En donde V_o es:

$$V_o = \frac{C_1}{C_2} * \frac{s + \frac{1}{R_1 + C_1}}{s + \frac{1}{R_2 + C_2}} \quad (65)$$

Por simplicidad se escogieron C_1 y C_2 de igual valor. Para que tanto el polo como el cero estuvieran dentro el rango deseado se debía cumplir que, $1 \leq R * C$. Considerado que $R = R_a + R_b$, que se desea que tanto el polo con el cero sean ajustables manualmente y de forma lineal, todos los componentes deben ser del mayor valor nominal posible, por lo que para no estar limitados para los valores de resistencias, se decidió implementar este controlador con un TL084 quad op amp de entrada FET.

Comercialmente, el condensador de mayor capacitancia para un voltaje de trabajo mínimo de 24V, de un tamaño relativamente pequeño y común a la series de

10 y 5% es de 680uF, por otro lado, el potenciómetro lineal de mayor resistencia que se encuentra comercialmente es de 1MΩ, pero como se necesita un cambio en la resistencia de forma logarítmica para tener una variación lineal del polo o el cero, se encontró de forma empírica, la combinación en paralelo de una resistencias de valor de la serie del 5% en paralelo con el potenciómetro de 1MΩ que fuera a su vez lo más elevado posible y que al mismo tiempo asemejara lo más posible la respuesta logarítmica.

Con los parámetros anteriores, se determinó de forma empírica que una resistencia de 510kΩ en paralelo con el potenciómetro es la combinación que más se acerca a la respuesta de un potenciómetro logarítmico, con valor máximo de 330kΩ. Con los valores anteriores, se tiene el polo o el cero en -4.35m rad/seg.

El extremo superior del rango es fijado por la ecuación 17, ya que queremos que se cumpla que la contribución en fase no supere los 5° [19]. Específicamente, queremos que para cualquier polo ubicado en el semiplano izquierdo del plano complejo S, con $\text{Re}\{S\} < -1$ no supere 3°.

$$\angle G_c(s) = \text{Arg} \left(\frac{s+Z}{s+P} \right) \quad (66)$$

Con P en el extremo inferior del rango, es decir -0.00435 rad/seg, si Z=-0.1 rad/seg, de forma gráfica se encontró que la contribución máxima en ángulo es de 2.87° cuando $S = -1 \pm 1*i$, por lo que se cumple con los requerimientos de diseño antes especificados.

En definitiva, el compensador se observa en la figura 42.

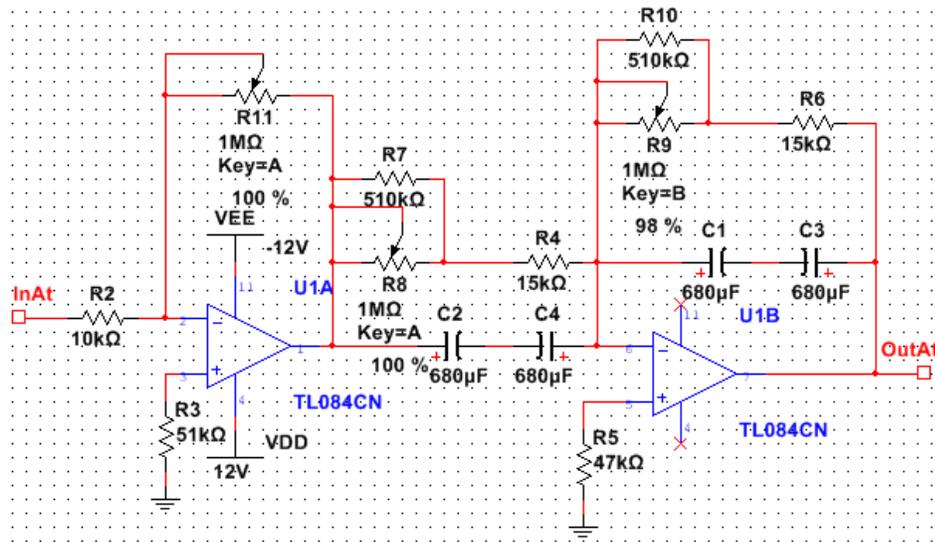


Figura 42. Esquemático compensador clase 1.

Nótese que para eliminar la inversión de signo y mantener una impedancia de entrada constante al compensador, se agregó una etapa de ganancia inversora ajustable de 0 a 100 compuesta por R1, R2, R3 y U1A. Además también que se agregó una resistencia R5 con el fin de minimizar el efecto de las corrientes de polarización, función que también cumple R3 para la etapa a amplificadora.

Los condensadores C2, C4 y C1, C3 están en serie unidos por los terminales negativos debido a que los condensadores electrolíticos polarizados se pueden modelar como un diodo cuando se les aplica un voltaje inverso, anulando en la práctica su capacitancia en dado caso. Esta configuración permite construir un condensador electrolítico no polarizado a partir de dos polarizados, permitiéndole al arreglo soportar tensiones positivas y negativas sin que los condensadores sufran ningún daño por aplicarle una polaridad inversa [17]

Con estos valores de componentes, considerándolos de la serie del 5%, sumándole el efecto de las corrientes de polarización y el voltaje de pedestal, la salida viene a ser, considerando el peor caso (funcionando en atraso):

$$V_o = k * (100 \pm 25) * \frac{s + \{0.00435 \pm 0.00041 \rightarrow 0.098 \pm 0.0098\}}{s + \{0.00435 \pm 0.00041 \rightarrow 0.098 \pm 0.0098\}} * V_{in}$$

$$+ [(1 + 100 \pm 25)(22.53 \pm 4.38) + (1 + 22.53 \pm 4.38)] * 3mV, \quad 0 < k < 1$$

(67)

2) Pruebas y resultados del compensador clase 1

Al momento de realizar las pruebas, se notó que los condensadores electrolíticos se estaban comportando como condensadores no polarizados en serie, obteniendo un condensador equivalente de aproximadamente la mitad de la capacitancia, lo que probablemente se deba a que los voltajes con los que se trabajó son lo suficientemente bajos en comparación con los voltajes máximos de operación de los condensadores que no se superó el umbral de conducción del electrolito. Debido a esto, la nueva función de red es la de la ecuación 68.

$$V_o = k * (100 \pm 25) * \frac{s + \{0.0087 \pm 0.00082 \rightarrow 0.196 \pm 0.0196\}}{s + \{0.0087 \pm 0.00082 \rightarrow 0.196 \pm 0.0196\}} * V_{in}$$

$$+ [(1 + 100 \pm 25)(22.53 \pm 4.38) + (1 + 22.53 \pm 4.38)] * 3mV, \quad 0 < k < 1$$

(68)

Se aplicó una señal escalón directamente al equivalente de la impedancia Z1 de la figura 30 al integrado U1B de la figura 42, sin estar conectada la etapa de ganancia compuesta por U1A, y mediante la determinación de la ganancia estática y de la constante de tiempo para todas las posibles combinaciones de polos y ceros máximos y mínimos, se determinó la ubicación de los polos y ceros máximos. Los resultados se observan en la tabla 14.

Tabla 14. Resultados pruebas compensador clase 1

Modo	Vin[V]	Vo[V]	T[seg]
Zmin/Pmin	1	1.327	N.A.
Zmax/Pmax	1	0.99	N.A.
Zmin/Pmax	10	N.A.	6.5 @ 3V
Zmax/Pmin	1	N.A.	7.5@2.4V

En la tabla 15 se observa el valor de los polos y ceros esperados y los obtenidos. Nótese que debido a que los condensadores electrolíticos se comportaron como dos condensadores no polarizados, al colocarlos en serie se obtuvo el comportamiento de un condensador de la mitad de la capacitancia, dando polo y ceros al doble de lo esperado.

Tabla 15. Polos y ceros teóricos y obtenidos.

Variable	Valor teórico corregido [rad/seg]	Valor obtenido [rad/seg]	Error
Zmin	-0.0087	-0.00853	1.95
Pmin	-0.0087	-0.00803	7.701
Zmax	-0.196	-0.2041	4.13
Pmax	-0.196	-0.20616	5.18

De la tabla 15 se obtiene que la ganancia máxima en estado estacionario capaz de otorgar el compensador es de 25.42. Para mantener el criterio de que la contribución en ángulo no supere los tres (3) grados, el punto elegido en el plano S debe tener una componente real menor a -1 y una componente imaginaria superior a ± 3.5 .

La ganancia de la etapa amplificadora se calculó de forma separada colocando una tensión DC a la entrada y midiendo la salida. El resultado obtenido fue:

$$A = k * 91.1, \quad 0 \leq k \leq 1 \quad (69)$$

Como se puede observar al comparar los resultados de la tabla 15 y la ecuación 69 con la ecuación 68, los resultados obtenidos están dentro del margen de desviación admisibles.

3) Diseño del compensador clase 2

Partiendo de la figura 41, configuración que permite colocar un polo y un cero, se diseñó con controlador tal que tanto el polo como el cero fueran ajustables y reales negativos con valor menor que -1rad/seg y llegando hasta -100 rad/seg de tal manera de poder modificar la contribución en fase del compensador.

Por simplicidad se escogieron $C1$ y $C2$ tales que $C1$ igual a $C2$. Para que tanto el polo como el cero estuvieran dentro el rango deseado se debía cumplir que, $0.01 \leq R \cdot C \leq 1$.

Empíricamente se determinó que una resistencia de $430\text{k}\Omega$ en paralelo con un potenciómetro de $1\text{M}\Omega$ permite la utilización de un condensador de $3.3\mu\text{F}$ con la menor desviación debido a los valores de resistencias de la serie del 5% y condensadores la serie del 10%, colocando el polo o el cero en -1 rad/seg , con un comportamiento lo mas parecido al del potenciómetro logarítmico y manteniendo todos los valores de resistencia lo suficientemente elevados para que la potencia disipada no supere 0.25 W . En serie con el conjunto de resistencia en paralelo con potenciómetro, se colocó una resistencia en serie de $3\text{k}\Omega$ de tal manera de que cuando el potenciómetro este en su mínimo, el polo o el cero se ubiquen en -100 rad/seg .

Para compensar por la atenuación introducida por el compensador, se agregó una etapa de ganancia como la de la figura 33, esto también permite mantener una impedancia de entrada constante para el AB y eliminar el cambio de signo. P se colocó de $1\text{M}\Omega$ y $R1$ de $10\text{k}\Omega$, para una ganancia máxima de 100 ± 25 .

El compensador queda como se aprecia en la figura 43.

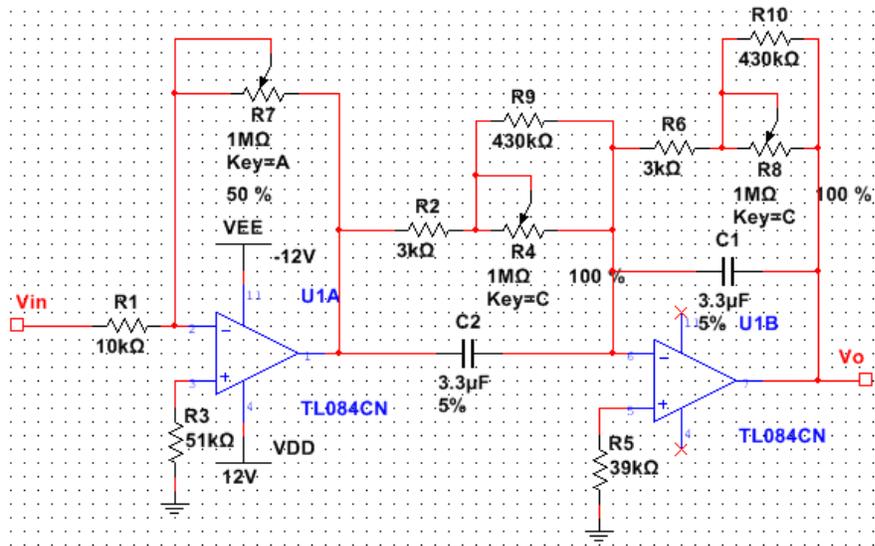


Figura 43. Esquemático compensador clase 2.

Véase en la figura 43 que también que se agregaron unas resistencias R3 y R5 con el fin de minimizar el efecto de las corrientes de polarización.

Con estos valores de componentes, considerándolos de la serie del 5%, sumándole el efecto de las corrientes de polarización y el voltaje de pedestal, la salida viene a ser, considerando el peor caso (siempre funcionando como adelanto):

$$V_o = k * (100 \pm 25) * \frac{s + \{0.9977 \pm 0.144 \rightarrow 101.01 \pm 10.1\}}{s + \{0.9977 \pm 0.144 \rightarrow 101.01 \pm 10.1\}} * V_{in} + [(1 + 100 \pm 25)(1 \pm 0.288) + (1 + 1 \pm 0.288)] * 3mV, 0 \leq k \leq 1 \quad (70)$$

De forma gráfica se determinó que la contribución de ángulo máxima es de 89.4° cuando el polo está en -100 rad/seg y el cero en -1, con $S = -1 \pm 1 \cdot i$.

4) Pruebas y resultados del compensador clase 2

Se aplicó una señal escalón al esquemático de la figura 43 de tal manera de determinar la ganancia estática y una señal sinusoidal para determinar el desfase y

ganancia a cierta frecuencia para los casos de combinación de polo máximo y cero mínimos y viceversa. . Los resultados se observan en la tabla 16 (ver anexo 2 para gráficas).

Tabla 16. Resultados pruebas compensador clase 2.

Parámetro	Valor teórico	Valor obtenido	Error
Ganancia atraso máxima	101.24	113.565	12.17
Ganancia adelanto máxima	0.009878	0.00846	14.36
Fase atraso máxima	-77.42 @ $f=2*\pi$ rad/seg	-78.17 @ $f=2*\pi$ rad/seg	0.97
Fase adelanto máxima	77.42 @ $f=2*\pi$ rad/seg	78.48 @ $f=2*\pi$ rad/seg	1.37

Con los resultados la tabla 16 se calculó los polos y ceros máximos y mínimos que se ven en la tabla 17 (ver anexo 2 para gráficas).

Tabla 17. Polos y ceros máximos y mínimos.

Variable	Valor teórico [rad/seg]	Valor obtenido [rad/seg]	Error [%]
Pmin	-0.9977	-0.9311	6.68
Zmin	-0.9977	-0.8976	10.03
Pmax	-101.01	-106.16	5.1
Zmaz	-101.01	-105.74	4.68

La ganancia de la etapa amplificadora se calculó de forma separada colocando una tensión DC a la entrada y midiendo la salida. El resultado obtenido fue:

$$A = k * 96.3, \quad 0 \leq k \leq 1 \quad (71)$$

Al comparar los resultados de la tabla 17 y la ganancia de la ecuación 71 con los valores obtenidos en la ecuación 70; vemos que están dentro del margen aceptable.

4.2.2) Planta

a) Diseño de la planta.

Para lograr una función de transferencia con un solo polo, se partió de la configuración de la figura 44.

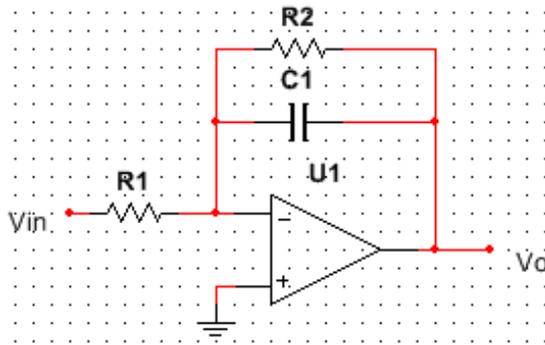


Figura 44. Topología con 1 polo.

En donde V_o es

$$V_o = -\frac{1}{R1 * C1} * \frac{1}{s + \frac{1}{R2 * C1}} * V_{in} \quad (72)$$

Debido a que el selector tipo deslizante de mayor cantidad de posiciones disponible en el mercado es de 6 salidas para 1 polo (SP6T), y que se desea que la

planta también se pueda comportar como un integrador ($R2 \rightarrow \infty$), se seleccionaron valores de resistencia tales que los polos fueran coherentes con el rango y precisión de ajuste de polos y ceros del compensador adelanto-atraso clase 2.

Los polos seleccionados fueron -1, -5, -10, -30 y -70 rad/seg. Si la resistencia máxima a utilizar es $100\text{k}\Omega$ (una décima parte de la impedancia de entrada el amplificador operacional), entonces C1 debe ser de $10\mu\text{F}$ para el polo en 1 rad/seg. En la tabla 18 se aprecian todos los valores de resistencias para los distintos polos.

Tabla 18. Valores de resistencia para los polos deseados.

Polo [Rad/seg]	Resistencia [$\text{k}\Omega$]
-1	100
-5	20
-10	10
-30	3.3
-70	1.5

Se seleccionó R1 de la figura 44 de tal manera de que el numerador de la ecuación 72 fuese 1, por lo que R1 tiene un valor de $100\text{k}\Omega$. Se diseñó de esta manera para permitir que solo con la modificación de la ganancia mediante el uso de los compensadores se lograra modificar el comportamiento del sistema alazo cerrado de sobre-amortiguado a sub-amortiguado llegando hasta casi críticamente estable.

La planta (de la cual se incluyen 4 en el equipo) queda como se ve en la figura 45.

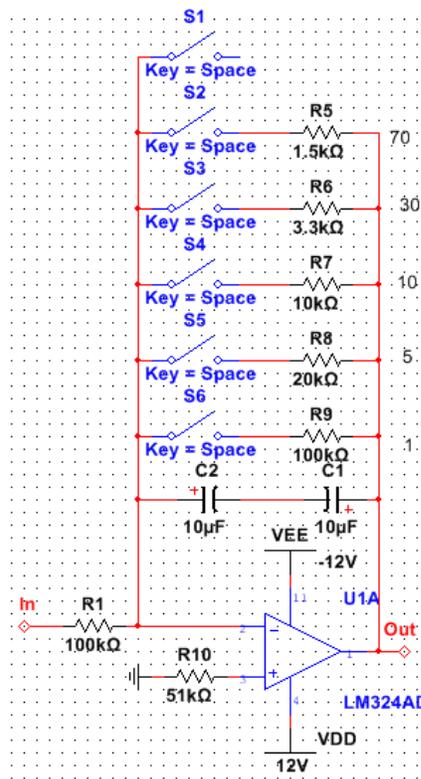


Figura 45. Esquemático planta.

La función de red queda:

$$\begin{aligned}
 V_o = & -\frac{1}{s + \{0,1 \pm 0,1, 0,5, 1,0 \pm 1,3, 0,3 \pm 3,03, 66,67 \pm 6,67\}} * V_{in} \\
 & + \left(1 + \left\{ \frac{1 \pm 0,1}{s}, 1 \pm 0,1, 0,2 \pm 0,02, 0,1 \pm 0,01, 0,033 \pm 0,0033, 0,015 \pm 0,0015 \right\} \right) * 3mV \\
 & + \left\{ \frac{1,02 \pm 0,154}{s}, 0,02 \pm 0,002, 0,687 \pm 0,0687, 0,838 \pm 0,0838, 0,956 \pm 0,0956, 0,99 \pm 0,099 \right\} mV
 \end{aligned}
 \tag{73}$$

b) Pruebas y resultados de la planta

Al momento de realizar las pruebas, se notó que los condensadores electrolíticos se estaban comportando como condensadores no polarizados en serie, obteniendo un condensador equivalente de aproximadamente la mitad de la

capacitancia. Para mantener el numerador igual a uno (1), se modificó la resistencia R1 de la figura 45 por una de 200kΩ. El esquemático considerando la modificación se muestra en la figura 46.

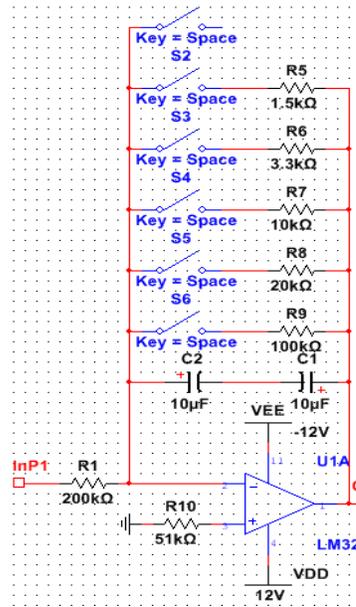


Figura 46. Esquemático planta modificada.

Debido a esto, la nueva función de red es la de la ecuación es:

$$\begin{aligned}
 V_o = & -\frac{1}{s + \{0,2 \pm 0,2, 10 \pm 1,20 \pm 2,60, 6 \pm 6,06, 133.34 \pm 13.34\}} * V_{in} \\
 & + \left(1 + \left\{ \frac{1 \pm 0,1}{s}, 0,5 \pm 0,05, 0,1 \pm 0,01, 0,05 \pm 0,005, 0,0165 \pm 0,00165, 0,0075 \pm 0,00075 \right\} \right) \\
 & * 3mV \\
 & + \left\{ \frac{1,02 \pm 0,154}{s}, 0,1 \pm 0,01, 0,3435 \pm 0,03435, 0,419 \pm 0,0419, 0,478 \pm 0,0478, 0,495 \pm 0,0495 \right\} mV
 \end{aligned}
 \tag{74}$$

Se aplicaron escalones de ±10V al esquemático de la figura 46. Los resultados se observan en la tabla 19.

Tabla 19. Resultados de las plantas.

Planta	K teórica	K obtenida	Error [%]	τ teórica [seg]	τ obtenida [seg]	Error [%]	Polo teórico [rad/seg]	Polo obtenido [rad/seg]	Error [%]
1	1	0.89312	10.688	1	1	0	0	0	N.A.
	0.5	0.5	0	0.5	0.4783	4.34	-2	-2.090738	4.536902
	0.1	0.1	0	0.1	0.09782	2.18	-10	-10.22286	2.228583
	0.05	0.05	0	0.05	0.04744	5.12	-20	-21.07926	5.39629
	0.0165	0.017	3.030303	0.0165	0.0175	6.060606	-60.6061	-57.14286	5.714286
	0.0075	0.0075	0	0.0075	0.00741	1.2	-133.333	-134.9528	1.214575
2	1	0.9013	9.87	1	1	0	0	0	N.A.
	0.5	0.5	0	0.5	0.5	0	-2	2	0
	0.1	0.1	0	0.1	0.09574	4.26	-10	-10.44496	4.449551
	0.05	0.05	0	0.05	0.04787	4.26	-20	-20.88991	4.449551
	0.0165	0.01657	0.424242	0.0165	0.01593	3.454545	-60.6061	-62.77464	3.578154
	0.0075	0.0075	0	0.0075	0.007551	0.68	-133.333	-132.4328	0.675407
3	1	0.8969	10.31	1	1	0	0	0	N.A.
	0.5	0.4857	2.86	0.5	0.4574	8.52	-2	-2.18627	9.313511
	0.1	0.0975	2.5	0.1	0.09149	8.51	-10	-10.93016	9.301563
	0.05	0.05	0	0.05	0.05326	6.52	-20	-18.77582	6.120916
	0.0165	0.0165	0	0.0165	0.0178	7.878788	-60.6061	-56.17978	7.303371
	0.0075	0.0075	0	0.0075	0.007826	4.346667	-133.333	-127.7792	4.165602
4	1	0.9174	8.26	1	1	0	0	0	N.A.
	0.5	0.4917	1.66	0.5	0.4674	6.52	-2	-2.139495	6.974754
	0.1	0.09813	1.87	0.1	0.1043	4.3	-10	-9.587728	4.122723
	0.05	0.04933	1.34	0.05	0.05109	2.18	-20	-19.5733	2.13349
	0.0165	0.017	3.030303	0.0165	0.01571	4.787879	-60.6061	-63.65372	5.028644
	0.0075	0.0075	0	0.0075	0.007143	4.76	-133.333	-139.9972	4.9979

Al comparar los resultados de la tabla 19 con la ecuación 74 vemos se está dentro de los límites de desviación aceptables.

4.2.3) Planta no lineal.

a) Diseño de la planta no lineal.

Debido a que una de las no linealidades más comunes que se encuentran en los sistemas a controlar es la función cuadrática, se decidió implementar la misma.

Primero, se determinaron los parámetros I_s y $n \cdot V_t$ de la ecuación del diodo:

$$I_d = I_s * \left(e^{\frac{V_d}{n \cdot V_t}} - 1 \right) \quad (75)$$

Mediante el montaje de la figura 47, se obtuvieron los resultados de la tabla 20.

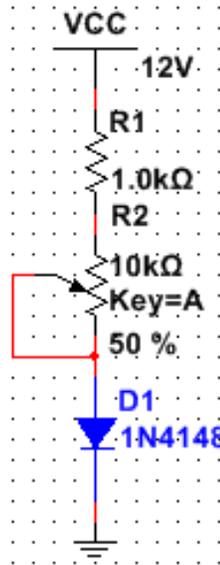


Figura 47. Esquemático montaje para la determinación de I_s y V_d .

Tabla 20. Resultados para la determinación de I_s y $n \cdot V_d$.

Vcc[V]	Vd[V]	Re[kΩ]	Id[mA]
11.87±0.01	0.6±0.02	10.47±0.01	1.076±0.00389
11.87±0.01	0.72±0.04	0.989±0.001	11.274±0.0619

Ya que se compró un grupo de diodos, los cuales presumiblemente fueron producidos en serie y en el mismo lote al estar todos en el mismo empaque, se supuso que poseían las mismas características.

Mediante un sistema de ecuaciones usando la ecuación 75 y los resultados de la tabla 20, se determinó que $I_s=8.5298746\text{nA} \pm 4.1020275\text{nA}$ y $n \cdot V_t=0.051882356\text{V} \pm 0.0030681181\text{V}$. La corriente I_s está dentro del rango especificado por los fabricantes, y $n \cdot V_t$, nos indica que $n \approx 2$.

Si en la configuración de la figura 29, Z1 se reemplaza por un diodo,

$$V_o = Z_2 * I_s * \left(e^{\frac{V_{in}}{V_t}} + 1 \right) \quad (76)$$

Si en la configuración de la figura 29, Z2 se reemplaza por un diodo,

$$V_o = V_t * \ln \left(\frac{V_{in}}{I_s * Z_1} - 1 \right) \quad (77)$$

Sabiendo que si se multiplica un logaritmo por un factor, el interior del logaritmo queda elevado a ese factor, si se tiene una entrada como la descrita por la ecuación 77, se multiplica por 2, y luego se tiene una etapa como la descrita por la ecuación 76, estando V_{in} multiplicada por un factor k , a la salida se obtiene:

$$V_o = I_s * R_o * \left(\left(\frac{k * V_{in}}{I_s * Z_{in}} - 1 \right)^{\frac{R_a}{R_b}} + 1 \right) \quad (78)$$

Con $R_a=2 \cdot R_b$, $R_a=10\text{k}\Omega$ y $R_2=20\text{k}\Omega$ de 1% pues se necesita que el exponente sea lo más preciso posible, entonces el exponente es 2, por lo que la ecuación 78 se convierte en:

$$V_o = \frac{k^2 * R_o}{I_s * Z_{in}^2} * V_{in}^2 + 2 * I_s * R_o - \frac{2 * k * R_o}{Z_{in}} \quad (79)$$

Si se necesita que el factor que acompaña al término de entrada al cuadrado sea 1, con $Z_{in}=100k\Omega$, $R_o=2.4k\Omega$, $k=0.1885$. Si implementamos dicho factor con un divisor de tensión, con resistencias menores a $100k\Omega/10$, una de las soluciones es que la resistencia después del nodo sea de $1k\Omega$ y la otra $4.3k\Omega$.

La ecuación de salida, con los valores anteriores queda:

$$V_o = (20.47\mu V \pm 10.86\mu V) * ((221.198 \pm 135.328 * V_{in} - 1)^{2 \pm 0.04} + 1) \quad (80)$$

Considerando solo los valores nominales,

$$V_o = 1.002 * V_{in}^2 + 40.9433\mu V - 0.0090566 * V_{in} \approx V_{in}^2 \quad (81)$$

Y el circuito queda como se ve en la figura 48.

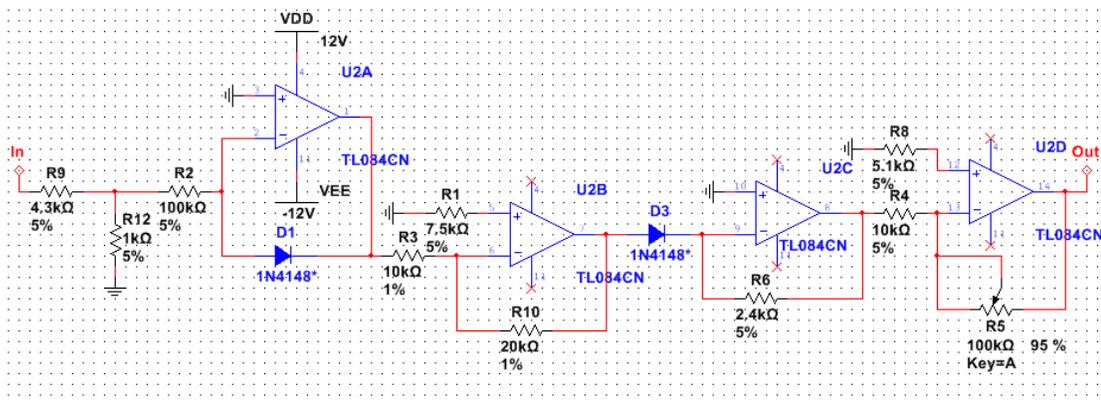


Figura 48. Esquemático planta no lineal.

Debido a lo sensible que el voltaje de salida con respecto a las corrientes, se implementó este módulo con un operacional TL084 quad FET para eliminar problemas de las corrientes de polarización.

Nótese en la figura 47, que se agregó una etapa de ganancia ajustable entre 0 y 10 compuesta por R4, R5, R8 y U2D con el fin de tener una función final de:

$$V_o = k \cdot (10 \pm 2.05) V_{in}. \quad (82)$$

b) Pruebas y resultados de la planta no lineal.

Debido a la disponibilidad comercial, se sustituyeron las resistencias R3 y R10 de la figura 47 (10 y 20k 1% respectivamente) por resistencias de 16.2kΩ y 32.4kΩ, manteniendo la relación que fija la ganancia.

Para obtener la ganancia máxima de la etapa amplificadora compuesta por U2D, R8, R4 y R5, se aplicó una señal escalón de amplitud 1V, para los parámetros exponente, coeficiente del término cuadrático y del término exponencial se aplicó una señal rampa de pendiente 1. El resultado obtenido se ve en la figura 49.

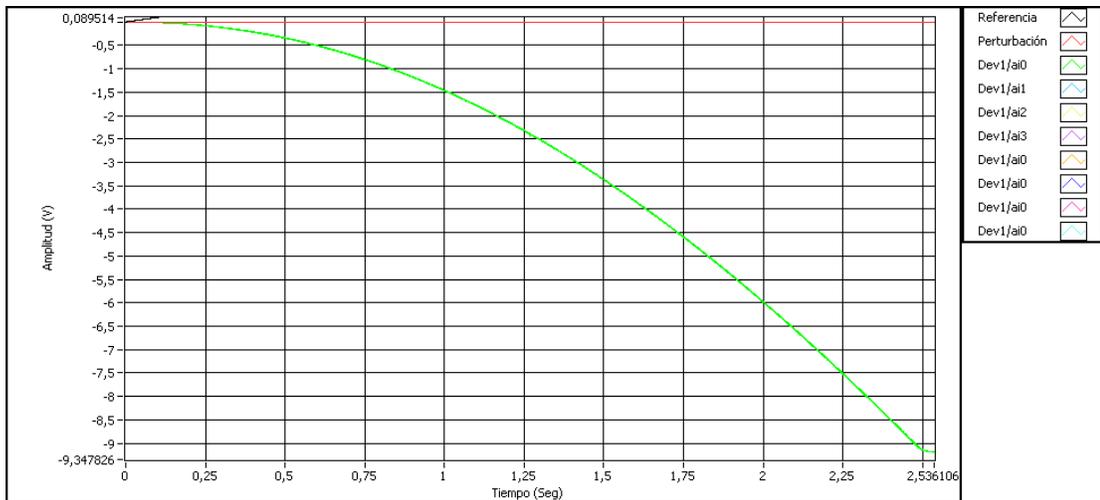


Figura 49. Respuesta del sistema ante una entrada rampa de pendiente 1.

Considerando que la salida se rige por la ecuación:

$$V_o \approx (x * (V_{in})^y + z * v_{in}) \quad (83)$$

De la figura 49 se determinó mediante métodos de interpolación ofrecido por el programa Microsoft Excel que la curva que mejor aproxima la respuesta tiene los valores $x=1.5261$, $y=2$, $z=0.0577$ y de la respuesta ante el escalón de la etapa de amplificación, se tiene que la ganancia de la etapa de salida es de hasta $k=9.13$. Quedando V_o total como:

$$V_o \approx k * 9.13 * (1.5261 * (V_{in})^2 + 0.0577 * V_{in}), 0 \leq k \leq 1 \quad (84)$$

Nótese de la ecuación 84 que la curva que aproxima la respuesta, tiene como exponente mayor dos (2), por lo que se cumple que la salida sea de respuesta cuadrática casi perfecta. La discrepancia en los coeficientes del término cuadrático y lineal (cerca de un factor de 1.5) se debe a variaciones en los parámetros I_s y/o $n * V_t$ reales de los diodos ya sea por error de cálculo inicial, por deriva debido a efectos térmicos, entre otros.

4.2.4) Sumadores

a) Diseño de los sumadores

Como se necesita cerrar lazos de realimentación y agregar señales de referencia o perturbaciones, se construyeron módulos sumadores con entradas tanto inversoras como no inversoras, como los que se ven en la figura 50.

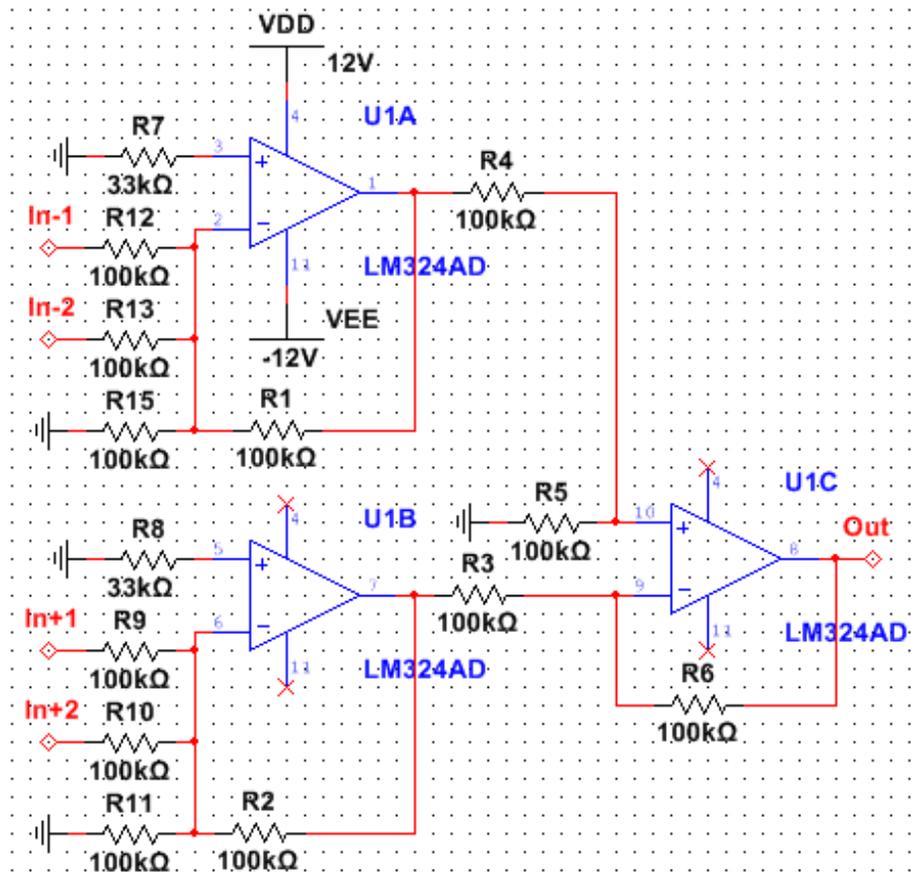


Figura 50. Esquemático sumador con entradas inversora y no inversoras.

Con V_o :

$$V_o = (1 \pm 0.2) * (V_{in_{+1}} + V_{in_{+2}}) - (1 \pm 0.2) * (V_{in_{-1}} + V_{in_{-2}}) + ((1 + 1 \pm 0.2) + 1 \pm 0.2) * 3mV \quad (85)$$

b) Pruebas y resultados de los sumadores

Se colocó una tensión fija a cada una de las entradas, y a cierta combinación de ellas, del sumador definido por el esquemático de la figura 50. Los resultados obtenidos se aprecian en la tabla 21.

Tabla 21. Resultados pruebas sumador.

Entrada	Voltaje de entrada (c/u) [V]	Voltaje de salida teórico [V]	Voltaje de salida obtenido [V]	Error [%]
In+1	1.723±0.001	1.723	1.754±0.001	1.799
In+2	1.723±0.001	1.723	1.745±0.001	1.277
In-1	1.723±0.001	-1.723	-1.728±0.001	0.29
In-2	1.723±0.001	-1.723	-1.726±0.001	0.174
In+1, In+2	1.723±0.001	3.446	3.48±0.01	0.987
In+1, In+2, In-1	1.723±0.001	1.723	1.73±0.01	0.406
In+1, In+2, In-1, In-2	1.723±0.001	0	0±0.01	N.A.

Comparando los resultados de la tabla 21 con los resultados esperados de la ecuación 84, se observa que están dentro de los rangos aceptables.

4.2.5) Diseño de la fuente de alimentación.

Por simplicidad, disponibilidad comercial de componentes y fácil reparación, se decidió que la fuente de poder fuera de tipo lineal.

Por facilidad de uso y niveles de potencia requeridos relativamente bajos (se estiman unos 100 a 150mA de consumo por modulo), se implementara la salida de forma regulada con integrados LM7812 para 12V y LM7912 para -12V, con el fin de tener cierto margen de asegurar con respecto a la tensión máxima de alimentación de los LM324 de ±16V. Se implementaron utilizando las topologías recomendadas por los fabricantes en las hojas de datos.

Comercialmente se encuentran transformadores de 120Vrms a 12-0-12 VRms, y para estar acorde con la capacidad de corriente entregada por los reguladores, se buscó que fueran de al menos 1A, con fusibles tanto en el lado de baja como de alta de 130% del valor máxima de corriente permitida para evitar que se disparen al alcanzar la condición máxima de operación permitida.

Se utilizó un puente rectificador de onda completa, capaz soportar la corriente de 1A y 24Vrms de voltaje inverso.

A la salida del rectificador y entre los terminales de los condensadores de filtraje principales hay máximo, en el peor de los casos que corresponde a una tensión de línea de 95% de la nominal, 15.409V y durante ½ periodo de onda o 1/120 seg, no debe decaer por debajo del voltaje recomendado por el fabricante de V_o+2V , es decir 14V, cuando se está consumiendo 1A en la carga, por lo que se desea máximo un $V_{rizado}=1.409V$. Con estos datos podemos calcular el valor de C necesario como

$$C > \frac{I_{max}}{2 * f * V_{rizado}} = \frac{1}{2 * 60 * 1.409} = 5.914mF \quad (86)$$

El valor comercial que más se acerca al valor de C deseado es 6.8mF, con un voltaje de operación de al menos 16V. Con este valor de capacitancia el voltaje de rizo esperado a la entrada de los reguladores es de 1.225V, y considerando que los mismos introducen una atenuación de 60dB al voltaje de rizo, a la salida se espera que el rizo sea de 1.225mV.

El esquemático de la fuente se observa en la figura 51.

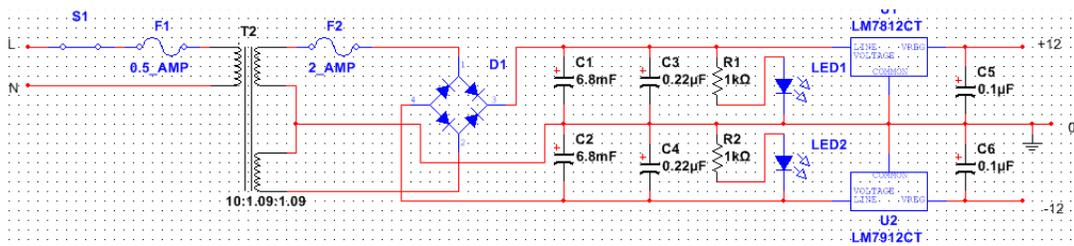


Figura 51. Esquemático fuente lineal.

Nótese en la figura 52 que se agregó un interruptor SPST S1 para permitir el encendido y apagado del aparato en su totalidad sin tener que conectar o desconectar el cable de alimentación. Además se agregó un par de resistencias R1 y R2 y un par de diodos LED1 y LED2, los cuales servirán de indicador de que el sistema efectivamente está energizado. R1 y R2 son tales para que en el caso de una tensión de hasta 5% sobre la nominal, la corriente que circule por los diodos LED no supere los 20mA para evitar daños en los mismos.

Tomando en cuenta que la resistencia térmica de los reguladores es de unos $54^{\circ}\text{C}/\text{W}$, y que en el peor de los casos entre los terminales del dispositivo se ven $5.8\text{V}-V_d$ (correspondiente al caso que se tiene 105% de la tensión de línea nominal), a 1 A, lo que equivale aproximadamente a 5.104W , con una temperatura ambiente $T_a=25^{\circ}\text{C}$, la temperatura de la unión $T_j=T_a+P*R_{th}=300.63^{\circ}\text{C}$, lo que supera con creces la temperatura máxima de operación de la unión de $T_j=150^{\circ}\text{C}$. Para remediar esto, se debe colocar un disipador cuya R_{th} satisfaga la siguiente ecuación:

$$T_j = 125^{\circ}\text{C} < T_a + P * (R_{jc} + R_{th}) \quad (87)$$

Nótese de la ecuación 87, que se dejó un margen de seguridad de 25°C para la temperatura de operación de la unión.

Para $T_a=25^{\circ}\text{C}$, la resistencia térmica unión-carcasa R_{jc} de los reguladores es de $4^{\circ}\text{C}/\text{W}$ y $P=5.104\text{W}$, obtenemos que la R_{th} del disipador debe ser $R_{th}<20.49^{\circ}\text{C}/\text{W}$.

4.3) Implementación del PCB

4.3.1) Pistas

Partiendo de las curvas del estándar IPC-2221 sobre diseño de circuitos impresos, se obtiene que:

$$Area[mm^2] = 1550 * \left(\frac{Corriente[Amp.]}{k*(Temp_{aum}[deg.C])^b} \right)^{\frac{1}{c}} \quad (88)$$

Con $k = 0.048$, $b = 0.44$, $c = 0.725$ para pistas externas (conductor en contacto con el aire).

Tomando en cuenta las limitaciones del proceso de manufactura, se planteó el diseño de la placa de circuitos con pistas de 2mm de ancho para las pista de poder considerando como límites de operación una caída máxima de 0.5V en el extremo del riel de alimentación y un aumento de 5°C en la pista con respecto a la temperatura ambiente. Usando el plano del anexo 7, considerando que se usó una placa de $0.305 \frac{kg}{m^2}$ ($1 \frac{Oz}{ft^2}$) de cobre por ser las comercialmente disponibles, que cada circuito integrado con su respectiva circuitería discreta consume una fracción proporcional del total de 1A disponible, que a medida que se polariza cada circuito integrado (y el resto de los componentes correspondientes) el resto de la pista deja de conducir una fracción de corriente igual a una n-esima parte del total inicial con n siendo el número total de circuitos integrados y usando la ecuación 87 con una temperatura ambiente de 25°C, se obtuvo la siguiente tabla.

Tabla 22. Comportamiento esperado de las pistas de poder.

Riel	Corriente [A]	Longitud [cm]	Aumento De Temperatura De la Pista [°C]	Ancho De la Pista [mm]	Resistencia De la Pista [Ω]	Caída de tensión en la Pista [V]	Potencia Disipada En la Pista [W]
Vcc+	1	10	0.4289	2	0.024	0.024	0.024
	0.875	3	0.3166	2	0.00718	0.006283	0.005497
	0.75	10	0.223	2	0.0239	0.017925	0.013444
	0.625	4	0.1474	2	0.00957	0.005981	0.003738
	0.5	10	0.0887	2	0.0239	0.01195	0.005975
	0.375	9	0.0461	2	0.0215	0.008063	0.003023
	0.25	5	0.01837	2	0.012	0.003	0.00075
	0.125	10	0.0038	2	0.0239	0.002988	0.000373
Vcc-	0.5	4	0.0887	2	0.00957	0.004785	0.002393
	0.375	7	0.0461	2	0.0167	0.006263	0.002348
	0.25	6	0.01837	2	0.0144	0.0036	0.0009
	0.125	5	0.0038	2	0.012	0.0015	0.000188
	0.5	6	0.0887	2	0.0143	0.00715	0.003575
	0.375	6	0.0461	2	0.0143	0.005363	0.002011
	0.25	5	0.01837	2	0.012	0.003	0.00075
	0.125	9	0.0038	2	0.0215	0.002688	0.000336

De la tabla anterior, se calculó que en el peor caso la caída de tensión total (desde el terminal de polarización hasta el pin de alimentación del integrado) mayor es de unos 0.0621 V para el riel negativo y 0.14595V para el riel positivo, lo que corresponde a 0.5175% y 1.2163% respectivamente de los $\pm 12V$ disponibles, un

incremento de temperatura máximo de 0.4289°C, consumiendo una potencia de 0.0693 W, cumpliendo con los criterios de diseño planteados, por lo que no fue necesario modificar el ancho de las pistas de poder.

Las pistas de señales se establecieron de 1mm debido a las limitaciones del proceso de manufactura de la placa de circuito. Nótese que estas pistas, además de ser mucho más cortas que las de poder, deben soportar un máximo de 20mA, por lo que con el ancho antes establecido, tanto la resistencia, la caída de tensión como la potencia disipada en las mismas se pueden considerar despreciables.

4.3.2) Resultados fuente de alimentación

Se elaboró una fuente lineal con las características expuestas en la sección 4.2.5 obteniendo los siguientes resultados.

Tabla 23. Resultados de la fuente de poder lineal.

Variable	Valor teórico [V]	Valor obtenido [V]	Error [%]
Vcc+	12	11.9	0.833
Vcc-	-12	-11.97	0.25

El circuito impreso se puede observar en el anexo 6

4.3.3) Pruebas y resultados del Prototipo de simulador de procesos

El circuito impreso utilizado para el montaje de los componentes se aprecia en el anexo 7 y en el anexo 3 se aprecia una imagen del prototipo culminado.

Se realizaron las mismas pruebas aplicadas a los módulos individuales en las secciones 4.2.1.a,2,4,6,8, 4.2.2.b, 4.2.3.b, 4.2.4.b; y se corroboraron los resultados que se observan en las tablas 9,10,11,12, 15,17,19 y 21 y en la Ec. 84.

De forma adicional se realizaron pruebas simulando un sistema a lazo cerrado de hasta segundo orden, con el fin de determinar la interoperabilidad de los módulos, los resultados obtenidos se aprecian en el anexo 4. De estas pruebas se determinó que como mínimo, es posible simular un sistema de segundo orden críticamente estable, sub y sobre amortiguado (pudiendo cambiar la respuesta mediante la modificación de una ganancia), así como un sistema de hasta segundo orden de tipo 0 y tipo 1.

CONCLUSIONES

Se puede concluir que el objetivo general del trabajo de elaborar un prototipo de un sistema simulador de procesos modular con software de visualización de datos para computador es completamente factible y se cumplió a cabalidad.

Como el prototipo fue elaborado solamente con componentes y materiales comercialmente disponibles en el país, se puede afirmar que es factible la implementación de unidades adicionales de equipos con las características establecidas a lo largo del trabajo (o similares) en caso de ser necesario o conveniente. El prototipo tiene un costo al detal aproximado de 2.000 Bs.F. sin incluir la fuente de poder (ver anexo 5).

Durante el proceso de manufactura del prototipo y la realización de pruebas una vez implementado el mismo se observaron varias limitaciones que deben ser tomadas en cuenta antes de elaborar equipos similares en un futuro:

- a) El tamaño de la caja a contener el circuito impreso y los demás componentes es un factor limitativo de la cantidad de módulos a tener y del tamaño y forma los componentes de interfaz humana (perillas, interruptores, selectores, conectores, etc.) a utilizar.
- b) A pesar de que la implementación en un solo circuito impreso es ventajosa, ya que se reduce la cantidad de conexiones no esenciales a realizar mediante cables, la manufactura del mismo por un método artesanal no es la más adecuada debido al tamaño comparativamente grande del mismo (producto de la relativamente alta cantidad de componentes) pues es propenso que ocurran a errores en la transferencia del tóner del papel al cobre. Sumado a esto, y relacionado con la cantidad de componentes; la cantidad de puntos de soldadura también presenta una fuente probable de fallas

- c) La utilización de componentes de interfaz humana comercialmente más comunes o de bajo costo no es la más acertada ya que estos introducen ruido, por ejemplo, los conectores bananas que sobresalen de la caja actúan efectivamente como antenas.

Aunque la implementación del software de visualización en LabVIEW facilitó la programación permitiendo desarrollar un programa más complejo y con más funciones que el anterior, presenta el inconveniente de que el programa puede utilizar más recursos que los que el computador puede suministrar de manera eficiente, lo que se traduce a fallas de ejecución como que el programa no responda o en el caso específico de la utilización de la tarjeta de adquisición de datos NI PCI-6221 un retraso en la adquisición/escritura de muestras, lo que por lo general se traduce a la aparición de mensajes de error concernientes al manejo de las mismas.

Se logró utilizar de manera satisfactoria el software programado para realizar la adquisición de data de las pruebas tanto a los módulos de manera individual como al prototipo ya finalizado para comprobar la operatividad e interoperabilidad de los módulos del sistema

Para finalizar, utilizando los resultados de las pruebas y los diseños planteados a lo largo del presente trabajo se logró elaborar un manual de usuario tanto del equipo como del software de visualización que permite a usuarios nuevos familiarizarse con los distintos módulos del prototipo así como los controles del programa y las distintas funciones.

RECOMENDACIONES

Ya que el costo de los materiales de construcción del equipo se puede reducir si se compran al mayor, es recomendable que, si se desea implementar varias unidades, se disponga del aval de un ente oficial (como por ejemplo la Escuela de Ingeniería Eléctrica o la Facultad de Ingeniería) que facilite los trámites legales y contribuya en la manera de los posible con la cancelación de los gastos en los que se incurra.

Para que el software de visualización se desempeñe correctamente y sin errores es recomendable que se sustituya el computador que se utiliza actualmente por uno con características estrictamente superiores a las establecidas como los requerimientos mínimos del sistema en el manual del prototipo (ver anexo 1).

No obstante de que el prototipo elaborado es totalmente funcional y en un futuro pudiera ser utilizado en prácticas de laboratorio para simular algunos de los conceptos parte de la teoría de control clásica, debido a que tiene características diferentes a las del equipo que se utilizaba con anterioridad, se deben realizar modificaciones a las guías de las para ajustarse a los nuevos parámetros. De igual manera, se debería estudiar la posibilidad de modificar la función de transferencia de las plantas (o algunas de ellas) para que estas tengan una ganancia a lazo abierto igual a uno (1) con el fin de evitar atenuaciones excesivas cuando se utilizan los polos más alejados del eje $j\omega$ y así poder colocar una cantidad mayor de plantas en serie para simular sistemas de mayor orden, aunque esto pueda limitar el rango de movilidad de los polos a lazo cerrado.

Para lograr tener una descripción integral del equipo se le deben aplicar una serie de pruebas, que por estar más allá del alcance establecido para el trabajo, no ser parte de los objetivos y debido a limitaciones de tiempo no se realizaron; como incremento máximo de temperatura, variaciones de la ganancia para un rango de temperatura y medición de tiempo medio entre falla de componentes. Las pruebas

definitivas a realizar deben ser determinadas por un panel de profesores con experiencia en diseño de equipos y en las pruebas destinadas a caracterizar los mismos.

Se recomienda determinar las dimensiones optimas de la caja, así como el material con el que esté construida la misma (de preferencia metal para servir como escudo ante radiación electromagnética que pueda introducir ruido indeseado al sistema) en las primeras etapas de diseño, con el fin de poder fabricarla (ya sea dentro o fuera de la universidad) para tener un producto que se ajuste a las necesidades y no estar sometido a lo disponible en el mercado. Aunque esto puede incrementar el costo por unidad, permite tener un equipo a la medida, que se justifica al este tener fines didácticos, por lo que se debería ser un aparato de alta calidad.

Es aconsejable que tanto la elaboración del circuito impreso, y en la medida de lo posible el soldado de los componentes, se realicen mediante métodos industrializados y de preferencia automatizados, eliminando así el elemento humano del proceso de manufactura para así tener un circuito impreso a la medida. La posibilidad de tener un circuito impreso adecuado a las necesidades, también posee ciertos beneficios relacionados con la reducción del ruido, ya que permite empotrar los distintos interruptores, conectores y selectores directamente en él, reduciendo la cantidad de cableado externo que pudieran ser una fuente de ruido; además, con una cuidadosa colocación del plano de tierra, se tiene un blindaje extra contra señales electromagnéticas externas.

Con el fin de reducir el ruido, es conveniente hacer una búsqueda extensiva y minuciosa de este tipo de componentes, de preferencia especialmente diseñados para introducir poco ruido, de tal manera obtenerlos con antelación. Como punto adicional, se debe tratar que todas las partes de los componentes que necesariamente deban estar expuestas al medio ambiente (fuera de la protección electromagnética brindada por la caja y/o el plano de tierra) sean de plástico para evitar que actúen como antenas.

REFERENCIAS BIBLIOGRÁFICAS

- [1] Katsuhiko Ogata. *Ingeniería de control moderna, 4ta edición*, (Libro). — España, 2008. p.p 1-2.
- [2] Adel S. Sedra y Kenneth C. Smith. *Circuitos microelectronicos, quinta edición*, (Libro). —Mexico, 2006. p.p 63-104.
- [3] Alan V. Oppenheim, Alan S. Willsky y S. Hamid Nawab. *Señales y sistemas, segunda edición*, (Libro). —Mexico, 1998. p.p 352.
- [4] Alan V. Oppenheim, Alan S. Willsky y S. Hamid Nawab. *Señales y sistemas, segunda edición*, (Libro). —Mexico, 1998. p.p 448-450.
- [5] Alan V. Oppenheim, Alan S. Willsky y S. Hamid Nawab. *Señales y sistemas, segunda edición*, (Libro). —Mexico, 1998. p. 312.
- [6] Alan V. Oppenheim, Alan S. Willsky y S. Hamid Nawab. *Señales y sistemas, segunda edición*, (Libro). —Mexico, 1998. p.205.
- [7] Alan V. Oppenheim, Alan S. Willsky y S. Hamid Nawab. *Señales y sistemas, segunda edición*, (Libro). —Mexico, 1998. p.p 514-522.
- [8] Adel S. Sedra y Kenneth C. Smith. *Circuitos microelectronicos, quinta edición*, (Libro). —Mexico, 2006. p.p 791-798.
- [9] Katsuhiko Ogata. *Ingeniería de control moderna, 4ta edición*, (Libro). — España, 2008. p.p 221-224
- [10] Katsuhiko Ogata. *Ingeniería de control moderna, 4ta edición*, (Libro). — España, 2008. p.p 224-239
- [11] Katsuhiko Ogata. *Ingeniería de control moderna, 4ta edición*, (Libro). — España, 2008. p.p 337-338
- [12] Katsuhiko Ogata. *Ingeniería de control moderna, 4ta edición*, (Libro). —

- España, 2008. p.p 682-683
- [13] Katsuhiko Ogata. *Ingeniería de control moderna, 4ta edición*, (Libro). — España, 2008. p.p 281-287
- [14] Katsuhiko Ogata. *Ingeniería de control moderna, 4ta edición*, (Libro). — España, 2008. p.p 421-432, 621-632.
- [15] Milá de la Roca, J.M. *Diseño de equipo electrónico 2da Ed.*, (Libro).--Caracas: Venezuela, 2003. p. 90.
- [16] Milá de la Roca, J.M. *Diseño de equipo electrónico 2da Ed.*, (Libro).--Caracas: Venezuela, 2003. p. 299.
- [17] Milá de la Roca, J.M. *Diseño de equipo electrónico 2da Ed.*, (Libro).--Caracas: Venezuela, 2003. p. 250.
- [18] Milá de la Roca, J.M. *Diseño de equipo electrónico 2da Ed.*, (Libro).--Caracas: Venezuela, 2003. p. 346.
- [19] Katsuhiko Ogata. *Ingeniería de control moderna, 4ta edición*, (Libro). — España, 2008. p. 430.

BIBLIOGRAFÍA

Adel S. Sedra y Kenneth C. Smith. Circuitos microelectronicos, quinta edición Mexico: McGraw-Hill Interamericana, 2006.

Alan V. Oppenheim, Alan S. Willsky y S. Hamid Nawab. Señales y sistemas, segunda edición Mexico: Pearson Prentice Hall, 1998.

Katsuhiko Ogata. Ingeniería de control moderna, 4ta edición. España: Pearson Prentice Hall, 2008.

IPC (2221: 1998). Generic standard on printed board design. 6.2 Conductive Material Requirements. —Northbrook: The Institute for interconnecting and Packaging electronic Circuits.— 123p.

ANEXOS

ANEXO 1

Manual del Simulador de Procesos JAEC-EIE SP-00 y Software de Visualización

MANUAL DEL SIMULADOR DE PROCESOS JAEC-EIE SP-00 Y SOFTWARE DE VISUALIZACIÓN

Tabla de contenidos

	Pág.
1. Descripción del simulador de procesos	4
1.1 Generalidades	4
1.1.1 Voltajes y corrientes de polarización	5
1.1.2 Voltajes y corrientes de salida máximos	6
1.1.3 Potencia consumida.....	6
1.1.4 Ancho de banda.....	6
1.2 Controlador PID	6
1.2.1 Acción Proporcional.....	7
1.2.2 Acción Integral	9
1.2.3 Acción Derivativa.....	10
1.2.4 Indicador de saturación	12
1.3 Compensadores	14
1.3.1 Compensador 1	14
1.3.2 Compensador 2.....	17
1.4 Plantas	19
1.5 Planta no lineal	21
1.6 Sumadores	23
2. Descripción del software de visualización	24
2.1 Generalidades	24
2.1.1 Requerimientos del sistema.....	24
2.1.2 Entradas/Salidas	25
2.1.3 Ancho de banda.....	26
2.1.4 Inicialización del programa.....	26
2.2 Interfaz gráfica de usuario.....	27
2.2.1 Controles de adquisición de datos.....	28
2.2.2 Ventana de visualización Y vs. T y X1 Vs. X2.....	30

2.2.3	Controles de la señal de prueba.....	31
2.2.4	Controles de la señal de perturbación.....	32
3.	Mantenimiento.....	33
3.1	Apertura de la caja.....	33
3.2	Reemplazo de condensadores.....	33
3.3	Reemplazo de amplificadores operacionales	34
4.	Solución de problemas	35

1. Descripción del simulador de procesos

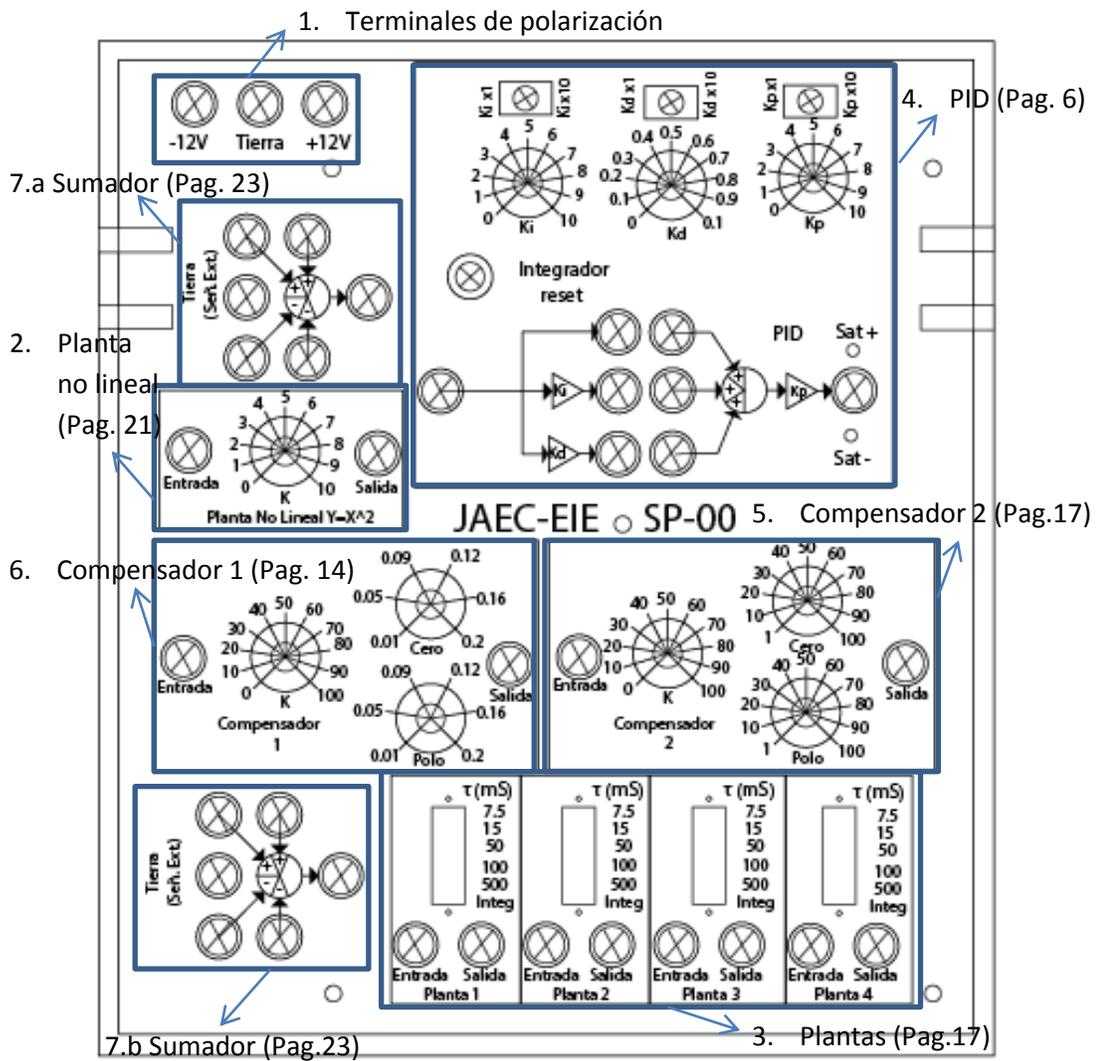


Figura 1. Vista superior prototipo simulador de procesos

1.1 Generalidades

Para la correcta utilización del prototipo simulador de procesos JAEC-EIE SP-00 y evitar daños al mismo, el usuario debe tener nociones básicas de redes eléctricas como conceptos de voltaje, corriente, potencia, etc.; experiencia en el manejo de equipos similares, así como conocimientos sobre teoría de sistemas de

control: interconexión de bloques básicos, creación de sistemas a lazo cerrado con realimentación negativa, entre otros.

1.1.1 Voltajes y corrientes de polarización

El sistema simulador de procesos está diseñado para utilizar una polarización simétrica de $\pm 12V \pm 0.5V$ y $0.1V$ de rizado máximo, los cuales deben ser suministrados en los terminales dedicados para tal fin y claramente identificados, ubicados en la esquina superior izquierda del equipo, tal y como se observa en la figura 1 en el ítem denominado “1” y más detalladamente en la figura 2.

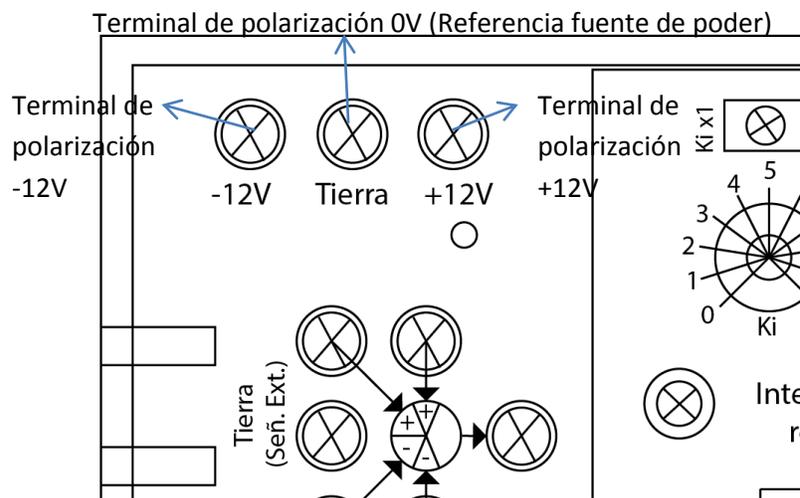


Figura 2. Terminales para polarización del simulador de procesos.

El sistema puede soportar una tensión de polarización máxima de $\pm 15V$, con las mismas características de tolerancia y rizado que para el caso anterior, sin que el aparato sufra ningún daño.

La fuente de alimentación de $\pm 12V$ debe ser capaz de suministrar una corriente de 840 mA para que el dispositivo funcione correctamente en el caso de máxima carga.

1.1.2 Voltajes y corrientes de salida máximos

Los distintos módulos son capaces de entregar a la salida una tensión máxima $\pm V_{cc} \mp 1.5V$ y una corriente de $\pm 15mA$.

1.1.3 Potencia consumida

El dispositivo, utilizando todos los módulos simultáneamente a una tensión de alimentación de $\pm 12V$, consume una potencia de 20W

1.1.4 Ancho de banda

El sistema está diseñado para tener un rango de frecuencias de funcionamiento desde DC hasta 781Hz, para un ancho de banda total de 781Hz o 4907 rad/seg.

1.2 Controlador PID

El controlador PID nos permite obtener a la salida una señal que es proporcional a la señal de entrada original más la integral de la misma más su variación en tiempo (derivada). Los elementos que componen el controlador PID del equipo se aprecian en la figura 3.

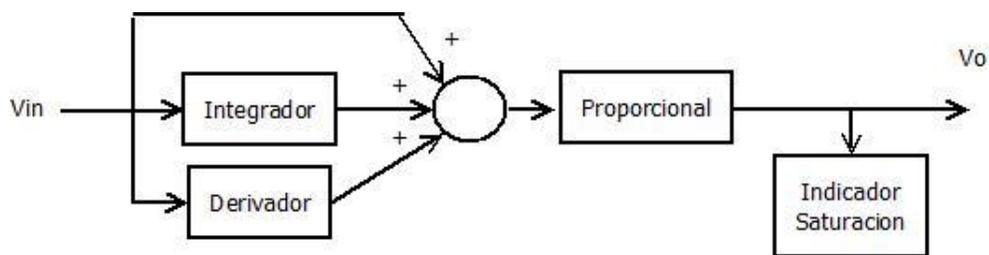


Figura 3. Funcionamiento del controlador PID.

En el caso del prototipo de sistema simulador de procesos, se tiene un diagrama de bloques como el de la figura 4.

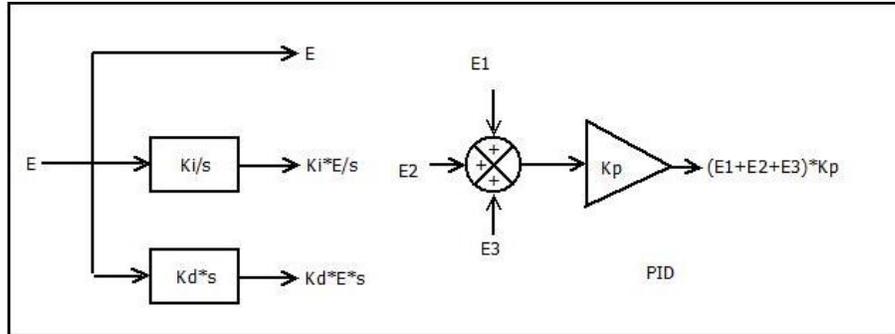


Figura 4. Diagrama de bloques del módulo PID.

En la figura 1, en el punto marcado como “2” se observa la ubicación física del módulo PID en la esquina superior derecha del dispositivo. En la figura 5 se aprecia en más detalle los elementos que componen el módulo.

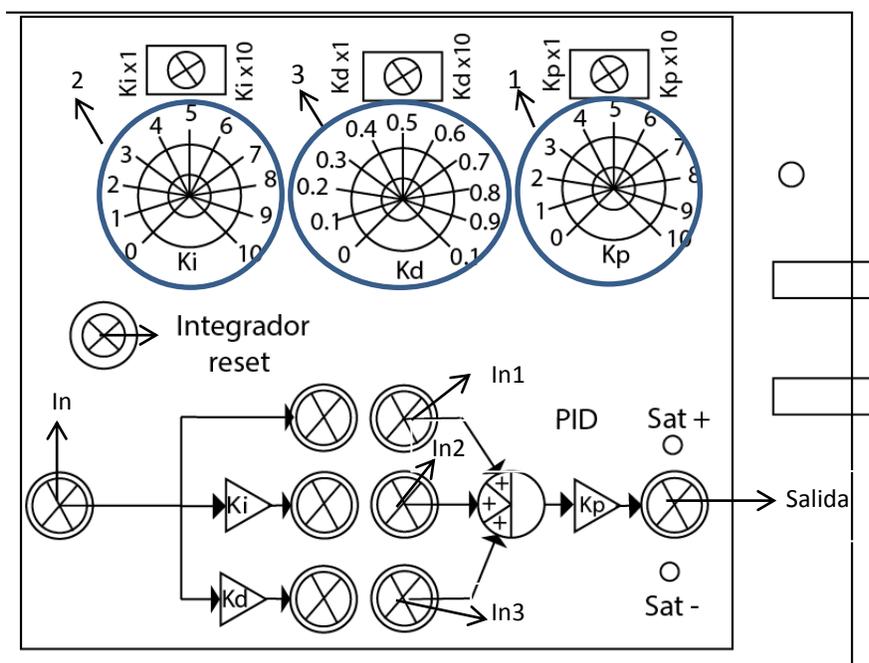


Figura 5. Módulo PID.

1.2.1 Acción proporcional

La acción proporcional del PID agrega una ganancia, denominada K_p , a la suma de 3 señales de entrada.

Esta ganancia se controla mediante la perilla denominada K_p que se observa en la figura 5 con el número 1.

El rango de ganancias se controla con el interruptor ubicado en la parte superior de la perilla, pudiendo variar la ganancia entre dos rangos:

- Interruptor en K_{px1} : $0 < K_p < 10$
- Interruptor en K_{px10} : $0 < K_p < 100$

La salida de esta etapa es:

$$V_o = K_p * (V_{in1} + V_{in2} + V_{in3})$$

El diagrama circuital de la acción proporcional se ve a continuación:

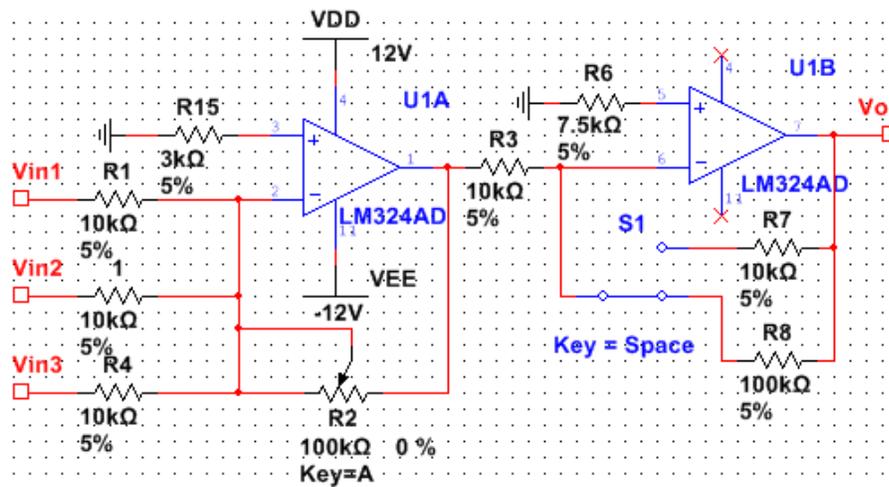


Figura 6. Esquemático de la acción proporcional.

En donde la ganancia K_p se controla mediante el potenciómetro R2, y el interruptor selector de rangos es S1. Las distintas entradas son las correspondientes a V_{in1} , V_{in2} y V_{in3} con una impedancia de entrada de $10k\Omega$ cada una.

1.2.2 Acción Integral

La acción integral del PID permite tener una señal proporcional a la integral de la señal de entrada, en donde la constante de proporcionalidad, denominada K_i , es el inverso de la constante de tiempo de la acción integradora τ_i .

Esta constante se controla mediante la perilla denominada K_i que se observa en la figura 5 con el número 2.

El rango la constante se controla con el interruptor en la parte superior de la perilla, pudiendo variar la ganancia entre dos rangos:

- Interruptor en K_{i1} : $0 < K_i < 10$
- Interruptor en K_{i10} : $0 < K_i < 100$

La salida de esta etapa es:

$$V_o(s) = \frac{K_i}{s} * V_{in}(s)$$

El diagrama circuital de la acción integradora se ve a continuación:

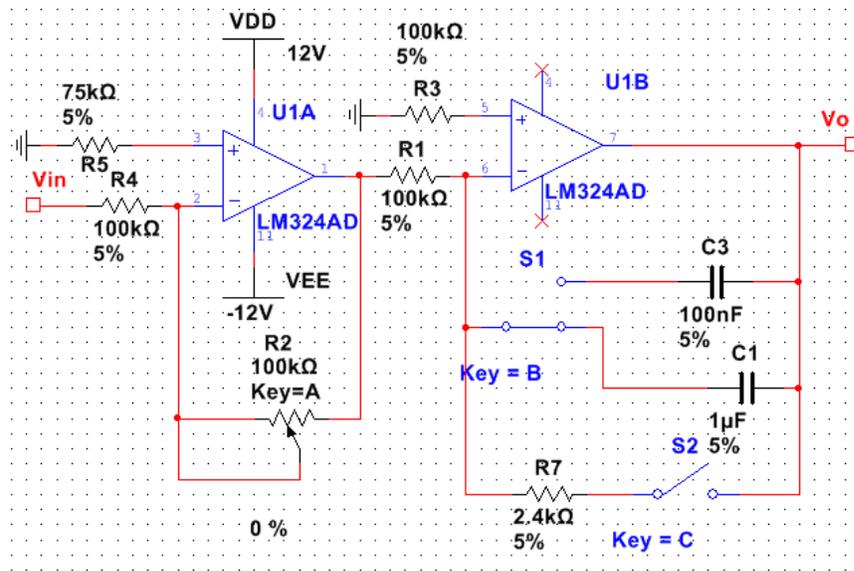


Figura 7. Esquemático de la acción integradora.

En donde la constante K_i se controla mediante el potenciómetro R2, y el interruptor selector de rangos es S1. La entrada InI tiene una impedancia de entrada de $100k\Omega$.

Para evitar problemas de funcionamiento, la acción integral posee un pulsador, denominado S2 en el esquemático, que permite descargar los condensadores en caso de que la salida se sature debido a la presencia de los voltajes de desnivel y corrientes de bias propias de los amplificadores operaciones que conforman el circuito, colocando la salida en cero.

1.2.3 Acción Derivativa

La acción derivativa del PID permite tener una señal proporcional a la derivada de la señal de entrada, en donde la constante de proporcionalidad, denominada K_d , es la constante de tiempo de la acción derivativa τ_d .

Esta constante se controla mediante la perilla denominada K_d que se observa en la figura 5 con el número 3.

Debido a que la ganancia de la señal es proporcional a la frecuencia de la misma, las señales de alta frecuencia, que para motivos prácticos vienen a ser ruido en el sistema, tienen una ganancia muy elevada, lo que puede causar problemas de funcionamiento. Para evitar esto, se agregó un polo de tal manera de limitar el ancho de banda de la acción derivativa al ancho de banda del sistema simulador de procesos de 781Hz.

Para frecuencias de trabajo menores al límite de ancho de banda, la salida de esta etapa es:

$$V_o(s) = K_d * s * V_{in}(s)$$

El rango de la constante se controla con el interruptor ubicado en la parte superior de la perilla, pudiendo variar la ganancia entre dos rangos:

- Interruptor en K_{d1} : $0 < K_d < 0.1$
- Interruptor en K_{d10} : $0 < K_d < 1$

El diagrama circuital de la acción derivativa se ve a continuación:

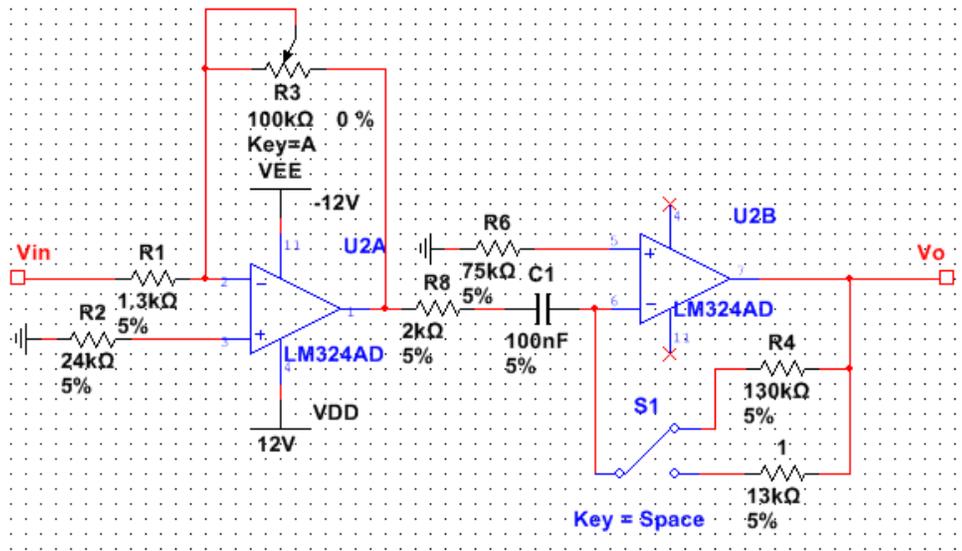


Figura 8. Esquemático de la acción derivativa.

En donde la constante K_d se controla mediante el potenciómetro R3, y el interruptor selector de rangos es S1. La entrada I_n tiene una impedancia de entrada de $1.3k\Omega$. El polo extra está conformado por la resistencia R8 y el condensador C1, y está ubicado en $S=5000$ rad/seg. Nótese que al colocar la entrada en la epata de amplificación se puede mantener la impedancia de entrada constante para el ancho de banda.

1.2.4 Indicador de saturación

Debido a que el controlador PID va a ser usado por lo general para generar la señal que controla a la planta del sistema, es de vital importancia que el comportamiento este dentro del rango de operación lineal de los amplificadores operacionales, pues si se sale del mismo (por ejemplo cuando la salida se satura) la respuesta obtenida puede no ser la esperada al no poder alcanzar los niveles de tensión necesarios.

Para saber si el módulo PID está trabajando en la zona lineal, se dispone de indicadores de saturación en forma de LEDs rojos colocados arriba y debajo del terminal de salida del bloque proporcional (que constituye la salida del módulo completo) los cuales encienden si se alcanzan valores cercanos a la saturación.

El LED superior se enciende si se alcanzan 10V a la salida y el inferior si se llega a -10V.

El esquemático del indicador de saturación se ve a continuación

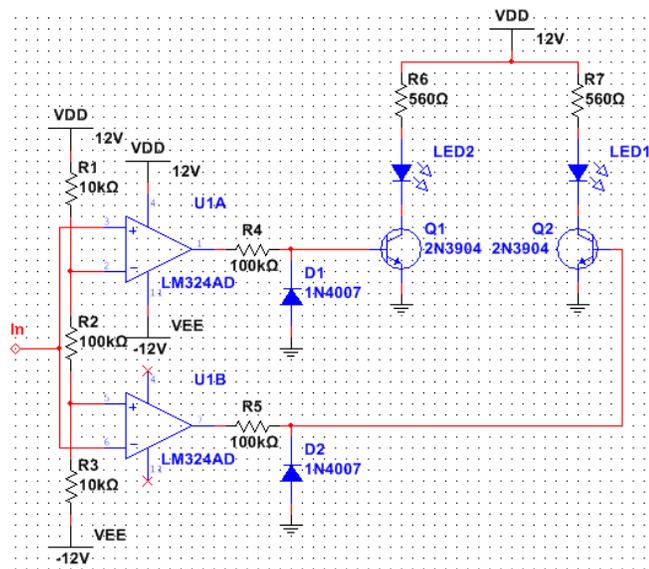


Figura 9. Indicador de saturación.

En donde la entrada In viene de la salida de la acción proporcional. El LED designando LED 2 corresponde al LED de saturación positiva y el LED1 a la negativa.

1.3 Compensadores

Las técnicas de compensación de atraso/adelanto consisten en la colocación precisa de un polo y un cero de tal manera de alterar la respuesta del sistema al modificar el lugar geométrico de raíces del conjunto compensador-planta con el fin de obtener el comportamiento deseado.

Ambos compensadores poseen un diagrama de bloques como el que se muestra a continuación.

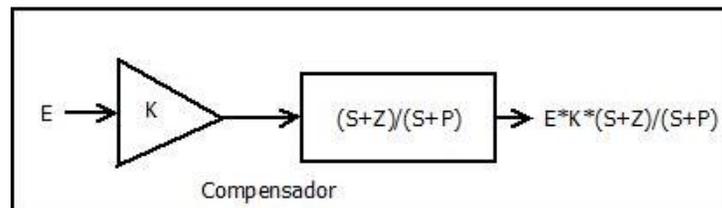


Figura 10. Diagrama de bloques de compensadores atraso-adelanto.

1.3.1 Compensador 1

Este compensador, que se ve como el ítem 3 en la figura 1 y en más detalle en la figura 11, permite colocar un polo y un cero muy cerca entre ellos y del origen, de tal manera de evitar modificar el lugar geométrico al contribuir con un ángulo, pero permitiendo modificar la ganancia en estado estacionario mediante la relación Z/P .

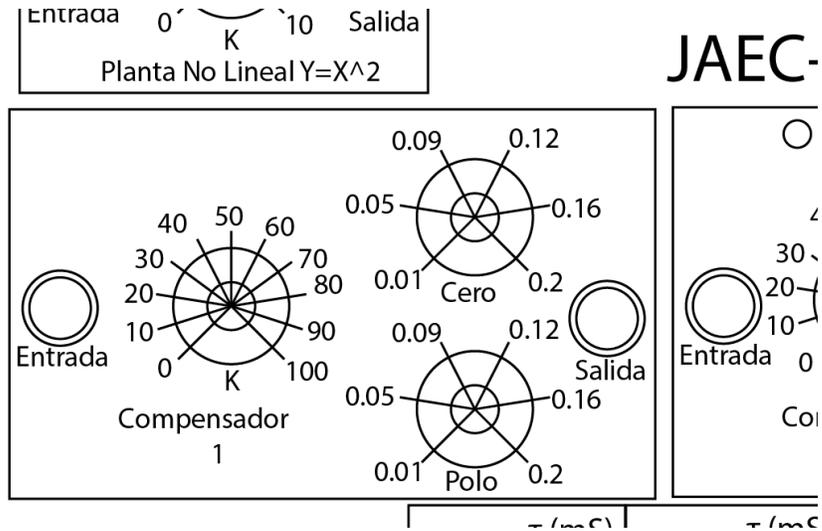


Figura 11. Compensador 1

El rango de ajuste del polo y el cero del compensador es:

- Cero (Z): $0.01 < Z < 0.2$
- Polo (P): $0.01 < P < 0.2$

Además, el compensador posee una etapa de ganancia que permite ajustar la ganancia en estado estacionario introducida por la relación Z/P, para asegurar que el punto deseado pertenezca al lugar de raíces al modificarlo.

El rango de ajuste de ganancia es:

- $K=100*n, 0 < n < 100$

Teniendo una función de transferencia:

$$\frac{Vo(s)}{Vin(s)} = K * \frac{s + Z}{s + P}$$

Para que la contribución en ángulo no supere los tres (3) grados, y así evitar que se modifique de manera significativa el lugar geométrico, el punto elegido en el plano S debe tener una componente real menor a -1 y una componente imaginaria superior a ± 3.5 , para el caso en el que polo y/o el cero están al máximo y el otro al mínimo.

El diagrama circuital del compensador se ve en la figura 12.

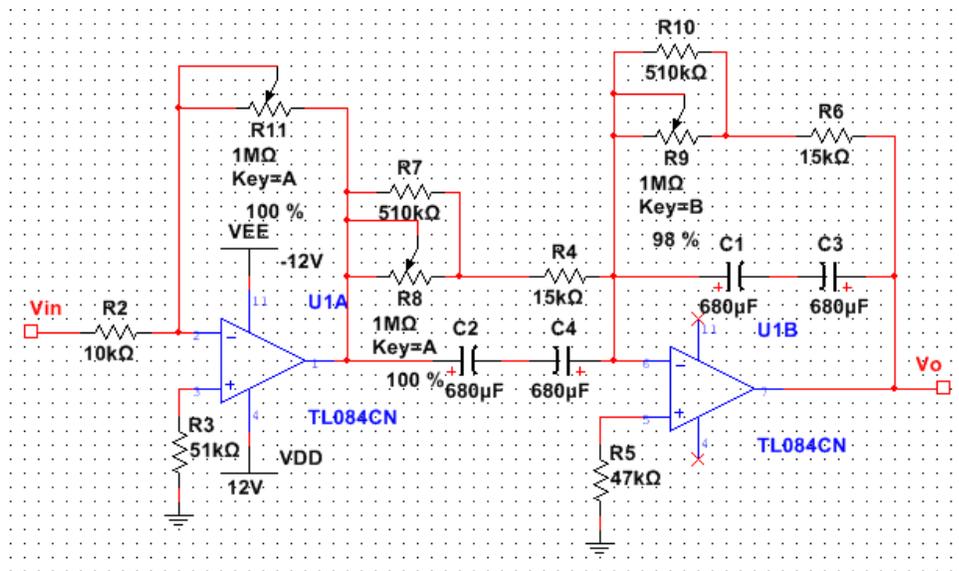


Figura 12. Diagrama circuital del compensador 1

En donde K se controla mediante el potenciómetro R11, la ubicación del cero mediante R8 y el polo mediante R9. Nótese que al colocar la entrada la etapa de ganancia antes del ajuste del polo/cero, se puede tener una impedancia de entrada prácticamente constante para el ancho de banda del sistema y fijada por R2, con un valor de 10kΩ.

1.3.2 Compensador 2

Este compensador, ítem 4 de la figura 1 pudiéndose observar en la figura 13 de forma más detallada, permite colocar un polo y un cero de tal manera de permitir modificar el lugar geométrico al contribuir con un ángulo, además de permitir modificar la ganancia en estado estacionario mediante la relación Z/P y una ganancia adicional K.

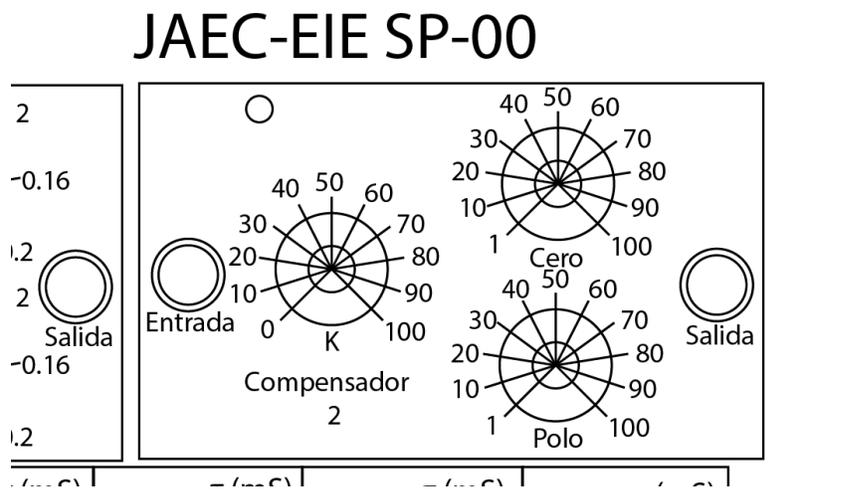


Figura 13. Compensador 2.

El rango de ajuste del polo y el cero del compensador es:

- Cero (Z): $1 < Z < 100$
- Polo (P): $1 < P < 100$

Además, el compensador posee una etapa de ganancia que permite ajustar la ganancia en estado estacionario introducida por la relación Z/P, para asegurar que el punto deseado pertenezca al lugar de raíces al modificarlo.

El rango de ajuste de ganancia es:

- $K=100 \cdot m$, $0 < m < 100$

El compensador tiene una función de transferencia:

$$\frac{V_o(s)}{V_i(s)} = K * \frac{s + Z}{s + P}$$

El diagrama circuital del compensador se ve en la figura 14.

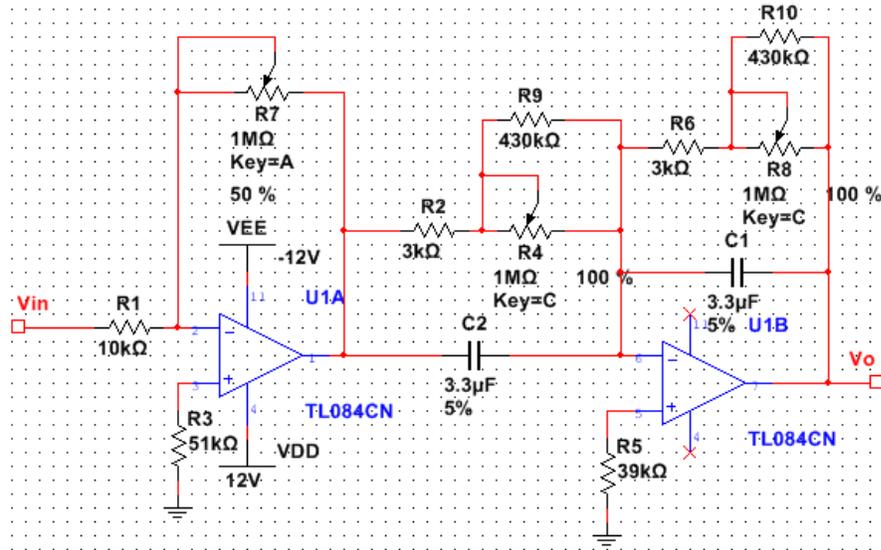


Figura 14. Diagrama circuital del compensador 2

En donde K se controla mediante el potenciómetro R7, la ubicación del cero mediante R4 y el polo mediante R8. Nótese que al colocar la entrada la etapa de ganancia antes del ajuste del polo/cero, se puede tener una impedancia de entrada prácticamente constante para el ancho de banda del sistema y fijada por R1, con un valor de 10kΩ.

1.4 Plantas

La planta es el sistema que se desea controlar. Usualmente se definen por su polinomio característico, el cual determina los polos del sistema cuando este está a lazo abierto. Mediante el estudio de la ubicación de los polos se pueden determinar características de la respuesta del sistema como tiempo de establecimiento, sobre pico porcentual, factor de amortiguamiento, entre otros.

El prototipo de simulador de procesos posee 4 plantas idénticas, ubicadas en la esquina inferior derecha como se aprecia en el ítem 5 de la figura 1 y de manera ampliada en la 15, con un diagrama de bloques como el que se observa en la figura 16.

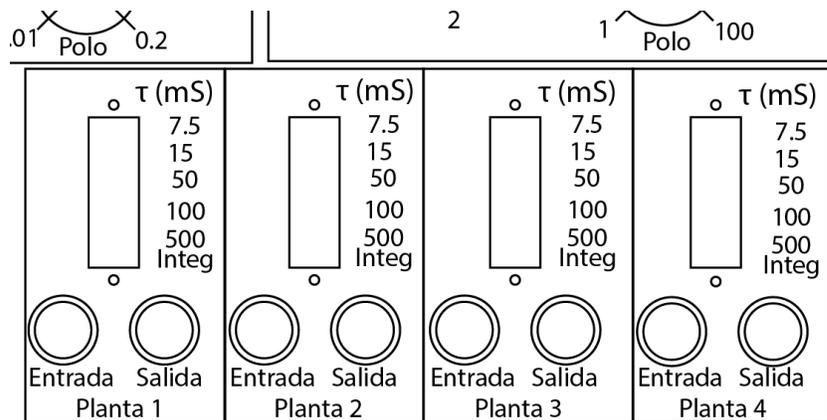


Figura 16. Plantas

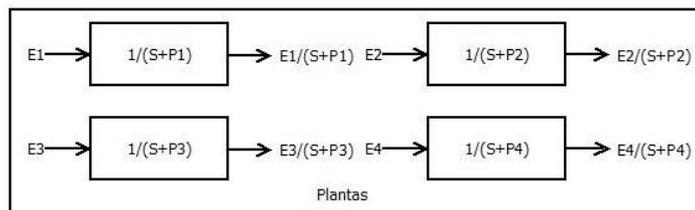


Figura 16. Diagrama de bloques de las plantas.

La función de transferencia es (nótese que se introduce un cambio de signo):

$$\frac{Vo(s)}{Vin(s)} = -\frac{1}{s + P}$$

Siendo el polo P seleccionable de manera discreta e independiente para cada una de ellas de entre los valores:

- $P = \{0, 2, 10, 20, 60, 133\}$

La función de transferencia de las plantas también se puede ver como:

$$\frac{Vo(s)}{Vin(s)} = -\frac{\tau}{\tau * s + 1} = -\frac{1}{s + \frac{1}{\tau}} = -\frac{1}{s + P}$$

Siendo la constante de tiempo τ seleccionable de manera discreta e independiente para cada una de ellas de entre los siguientes valores:

- $\tau = \{1, 0.5, 0.1, 0.05, 0.015, 0.0075\}$ Seg.

El esquemático de cada una de las plantas es idéntico entre si e igual al que se observa en la figura 17.

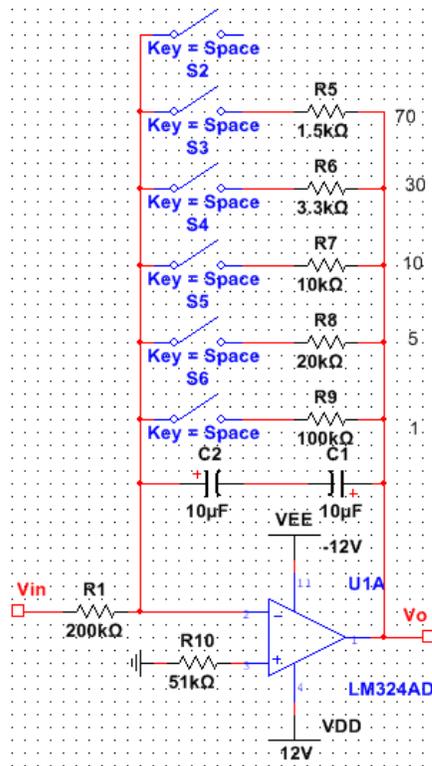


Figura 17. Planta

La asignación de polos se hace mediante los interruptores S2 a S6, de los cuales (al ser parte de un interruptor tipo deslizante) solo puede activarse uno a la vez. La impedancia de entrada de este módulo es fijada por R1 y es de 200kΩ.

1.5 Planta no lineal

En los sistemas físicos existen comportamiento no lineales, entre ellos, uno de los más comunes es el cuadrático, en donde la salida es proporcional a la entrada elevada al cuadrado, como pasa por ejemplo en los sistemas de control de levitación magnética.

El diagrama de bloques de la planta no lineal es:

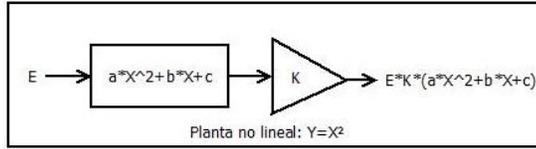


Figura 18. Diagrama de bloques planta no lineal

La planta no lineal (ítem 6 de la figura 1 y detallada en la 19) presenta la siguiente respuesta característica:

$$Vo(t) \approx 1.5261 * (Vin(t))^2 + 0.0577 * Vin(t)$$

Para voltajes de entrada lo suficientemente grandes, el término lineal se puede despreciar para quedarnos con:

$$Vo(t) \approx 1.5261 * (Vin(t))^2$$

El modulo no lineal posee también un ajuste de ganancia entre 0 y 10 para ajustar el coeficiente de la respuesta.

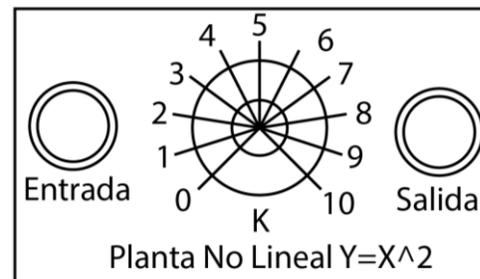


Figura 19. Planta no lineal

El esquemático se muestra a continuación:

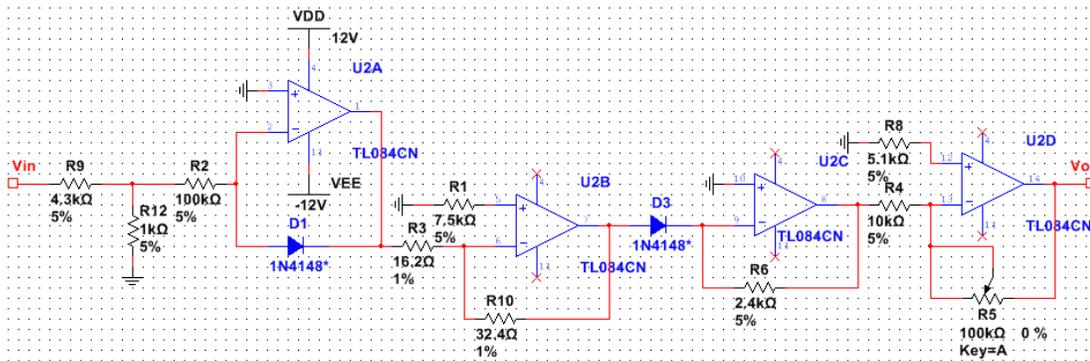


Figura 20. Planta no lineal.

La ganancia k se ajusta mediante el potenciómetro $R5$ y la impedancia de entrada es aproximadamente $R9$ en serie con $R12$, esta última en paralelo con $R2$; para quedar en $5.3k\Omega$

1.6 Sumadores

Para cerrar el lazo de realimentación, agregar señales de referencia/prueba, perturbación, y cualquier otra señal que se desee se dispone de 2 sumadores (ítems 7.a y 7.b de la figura 1 y figura 21 en detalle) cuya función de red es:

$$Out = In_{+1} + In_{+2} - In_{-1} - In_{-2}$$

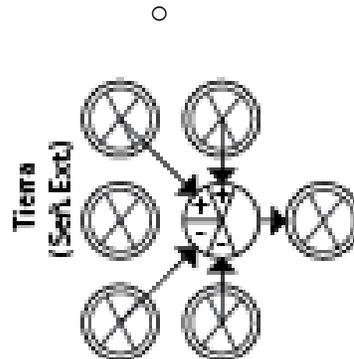


Figura 21. Sumadores

El esquemático de los sumadores se observa en la figura 22

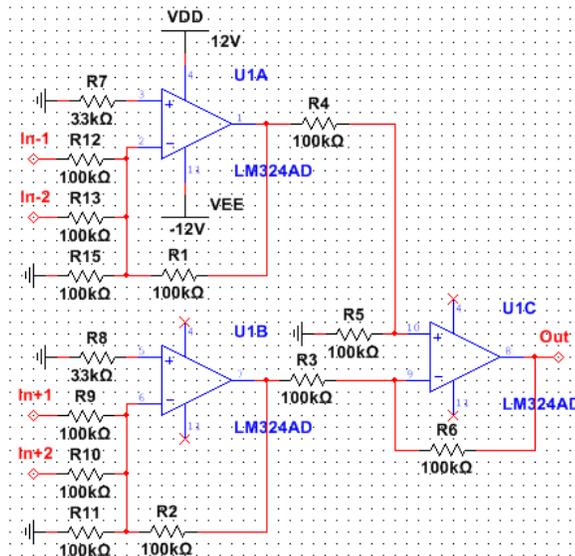


Figura 22. Esquemático del módulo sumador.

Cada entrada tiene una impedancia de entrada de $100\text{k}\Omega$ aproximadamente.

Cerca de cada uno de los sumadores se encuentra un terminal denominado “Tierra (Señ. Ext.)”, el cual le da acceso al usuario a la referencia (tierra) del sistema con la finalidad de permitir referenciar señales externas.

2. Descripción del software de visualización

2.1 Generalidades

2.1.1 Requerimientos del sistema

Para ejecutar correctamente el programa, el computador debe tener instalado LABVIEW 2008 o superior, ya sea el Run-Time Engine (solo ejecución) o el ambiente de desarrollo (ejecución y edición).

Los requisitos para la instalación de LABVIEW son:

Windows	Run-Time Engine	Ambiente de desarrollo
Procesador	Pentium III/Celeron 866 MHz o equivalente	Pentium 4/M o equivalente
RAM	256 MB	1 GB
Sistema operativo	Windows 8/7/Vista (32-bit y 64-bit) Windows XP SP3 (32-bit) Windows Server 2003 R2 (32-bit) Windows Server 2008 R2 (64-bit)	Windows 8/7/Vista (32-bit y 64-bit) Windows XP SP3 (32-bit) Windows Server 2003 R2 (32-bit) Windows Server 2008 R2 (64-bit)
Espacio en disco	353 MB	3.67 GB
Mac OS X		
Procesador	Pentium III/Celeron 866 MHz o equivalente	Pentium 4/M o equivalente
RAM	1 GB	1 GB
Sistema operativo	Mac OS X 10.7 or 10.8	Mac OS X 10.7 or 10.8
Espacio en disco	120 MB	1.2 GB
Linux		
Procesador	Pentium III/Celeron 866 MHz o equivalente	Pentium 4/M o equivalente
RAM	256 MB	1 GB
Sistema operativo	Linux kernel 2.2x, 2.4x, 2.6x, o 3.x y GNU C Library (glibc) Version 2.4.4 para la arquitectura Intel x86	Red Hat Enterprise Linux Desktop + Workstation 5 o 6, open SUSE 11.4 o 12.1, o Scientific Linux 6
Espacio en disco	115 MB	1.1 GB.

2.1.2 Entradas/salidas

El software de visualización utiliza una tarjeta PCI-2221 de National Instruments para la adquisición de datos y generación de señales.

El programa es capaz de manejar 4 entradas analógicas designadas AI0, AI1, AI2 y AI3, y dos salidas analógicas designadas Ref y Pert. Las entradas y salidas poseen referencias (tierras) separadas las cuales se deben conectar al mismo nodo si se desea tener ambas con el mismo potencial.

Las entradas analógicas poseen una resolución de 16 bits, con una no linealidad diferencial de cero (sin códigos faltantes), un error de no linealidad integral de 76 ppm del rango máximo, una frecuencia de muestreo de 250k muestras /seg dividida entre la cantidad de canales a usar. Las entradas poseen una impedancia entre ella y tierra de 820Ω cuando la tarjeta está apagada y de más de $10G\Omega$ en paralelo con un condensador de 100pF cuando está encendida.

Las salidas analógicas poseen una resolución de 16 bits, un error de no linealidad diferencial de ± 1 LSB, monotonía asegurada en los 16 bits y una frecuencia de muestreo de 10k muestras/seg para cada canal. Las salidas poseen una impedancia de entrada de 0.2Ω , una corriente de salida de $\pm 5mA$, y un rango de excursión de $\pm 10V$

2.1.3 Ancho de banda

Las entradas analógicas, en el peor de los casos con 62.5k muestras/seg por canal utilizando los 4 canales disponibles, poseen un ancho de banda útil de 4880Hz. Con este ancho de banda se asegura que ningún armónico posea una atenuación superior al 1%

Las salidas analógicas poseen una frecuencia de salida de hasta 100Hz (cuando aplique) y una frecuencia de muestreo de 10k muestras/seg. Con este límite se asegura que el 4to armónico de la señal cuadrada (señal con mayor ancho de banda) posea una atenuación menor al 1%, asegurando tener un 95% del espectro de potencia dentro del ancho de banda del equipo.

2.1.4 Inicialización del programa

Para inicializar el programa, haga doble click con el botón izquierdo del ratón sobre el icono con el nombre “Softwaredevisualizacion” (o en su defecto en un

acceso directo del mismo), que se muestra a continuación, ubicado en el escritorio del usuario seleccionado (Windows).

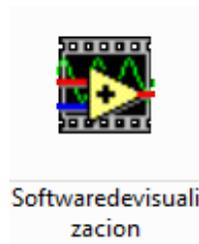


Figura 23. Icono del software de visualización.

2.2 Interfaz gráfica de usuario

Al abrir el programa, se encontrara con la siguiente ventana principal

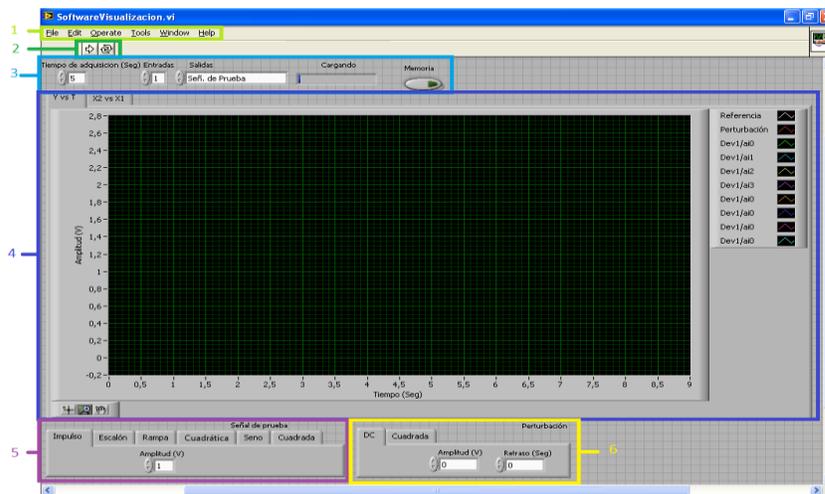


Figura 24. Ventana principal del software de visualización.

En donde:

- 1) Controles del programa
- 2) Controles de adquisición de datos
- 3) Controles de entradas/salidas
- 4) Ventana de visualización Y vs. T y X1 Vs. X2
- 5) Controles de la señal de prueba
- 6) Controles de la señal de perturbación

2.2.1 Controles del programa

En la sección marcada como 1 en la figura 24, se encuentran los controles del programa, en donde se pueden acceder a muchos de los comentados que también se encuentran en otras de las secciones además de permitir abrir otro ejecutable realizado en LABVIEW, cerrar el programa, exportar data, acceder a la ayuda, modificar las características de la ventana que contiene el programa, entre otras opciones. No se recomienda utilizar los controles de esta sección, en su lugar, utilizar los controles de las secciones siguientes.

2.2.2 Controles de adquisición de datos

En esta sección, marcada como 2 en la figura 24, se encuentran los controles que permiten inicializar la adquisición/generación de datos.

En la parte izquierda se encuentra al control que permite realizar una adquisición/generación de datos acorde con las características establecidas en la sección siguiente.

A la derecha, se encuentra el control que permite realizar de forma continua adquisición/generación de datos acorde con las características establecidas en la sección siguiente hasta que se vuelva a seleccionar el control, lo cual detiene el proceso.

2.2.3 Controles de entradas/salidas y tiempo de adquisición/generación.

En esta sección, marcada como 3 en la figura 24, se encuentran los controles que permiten modificar las características de la adquisición de datos.

De izquierda a derecha, el primer control denominado “Tiempo de simulación” permite seleccionar la duración (en segundos) de la sesión de adquisición/generación de datos. Para evitar problemas de desbordamiento de memoria, se recomienda que el tiempo de adquisición menor a 10 segundos.

El control denominado “Entradas” permite seleccionar la cantidad de canales habilitados a visualizar durante la sesión de adquisición de datos.

En “Salidas” se puede seleccionar la cantidad de señales de salidas se desea tener. Se puede seleccionar la opción de tener solo la señal de prueba, la señal de perturbación o ambas simultáneamente.

El botón “Memoria” permite mantener en la ventana de visualización la data adquirida en corridas anteriores de la adquisición de datos desde que se habilito el control. Para lograr el efecto de permanencia de las señales en la ventana de visualización, se debe hacer click con el ratón sobre el botón de tal manera que se encienda el indicador verde; una vez hecho esto, toda la información de las señales adquiridas se mantendrá en la ventana de visualización. Al deseleccionar la opción “Memoria”, en la siguiente corrida de la adquisición de datos se perderá toda la data acumulada y se presentara solo la data de la última corrida. Se recomienda limitar el número de entradas habilitadas a 2 así como la cantidad de corridas a 3 para evitar problemas con la memoria del programa y que se presenten problemas como lentitud de ejecución o pérdida de datos.

En esta sección también se observa una barra denominada “Cargando”, la cual se va llenado a razón de $\frac{100}{T_{sim}}$ % por segundo para indicar el progreso del proceso de adquisición de datos.

2.2.4 Ventana de visualización Y vs. T y X1 Vs. X2

En esta sección, marcada como 4 en la figura 24, se encuentran las ventanas de visualización tanto de modo tiempo (Y Vs. T) y modo X-Y (X1 Vs. X2).

Para habilitar la visualización en modo tiempo, se debe seleccionar la pestaña denominada Y Vs. T en la esquina superior izquierda de la sección. A la derecha se observa la leyenda que permite diferenciar por color las distintas señales observadas. En la parte inferior se encuentran los controles de acercamiento que permiten hacer “zoom” solo en el eje X, eje Y o ambos; también es posible reestablecer la ventana de visualización a los valores originales establecidos automáticamente por el programa al finalizar el proceso de adquisición de datos. Es posible modificar directamente los límites de los ejes haciendo click con el ratón sobre el número y sustituyéndolo por el valor deseado.

Para habilitar la visualización en modo X-Y (figura 25), se debe seleccionar la pestaña denominada X1 Vs. X2 ubicada a la derecha de la pestaña de modo tiempo. En este modo, la entrada AI0 corresponde al eje X y la AI1 al Y. En la parte inferior se encuentran los controles de acercamiento que permiten hacer “zoom” solo en el eje X, eje Y o ambos; también es posible reestablecer la ventana de visualización a los valores originales establecidos automáticamente por el programa al finalizar el proceso de adquisición de datos. Es posible modificar directamente los límites de los ejes haciendo click con el ratón sobre el número y sustituyéndolo por el valor deseado.

Una vez finalizado el proceso de adquisición de datos, es posible seleccionar cualquiera de las opciones de visualización sin problema alguno. El modo X-Y sin embargo, solo mostrara data si se tienen habilitadas dos o más entradas, estando limitado siempre a que el eje X sea la entrada AI0 y el Y AI1

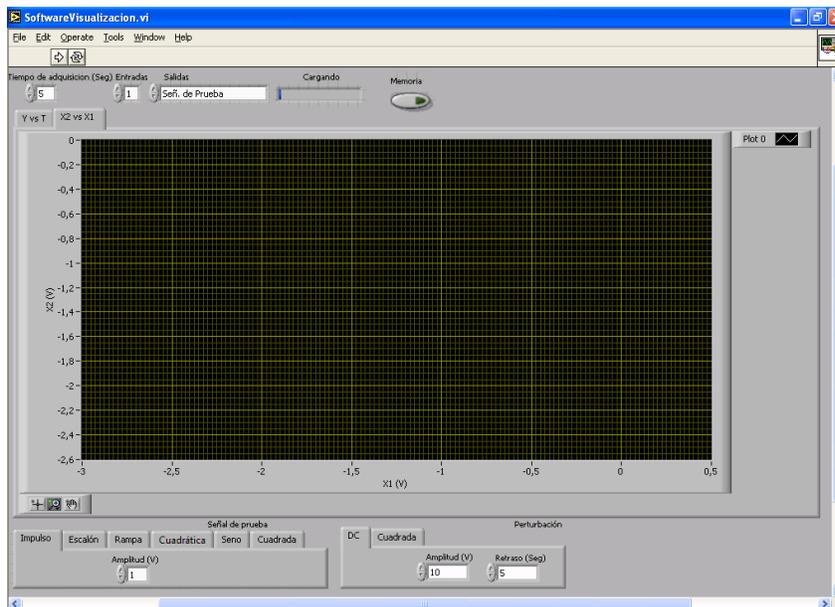


Figura 25. Modo X-Y.

Para exportar la imagen vista en el área de visualización, se debe hacer click con el botón derecho del ratón sobre la misma, seleccionar la opción “Export Simplified Image”, seguidamente aparecerá una ventana nueva en donde se debe seleccionar el formato de la imagen a generar, el destino de la misma (portapapeles para ser pegada en otro programa como Microsoft Word o guardarse como un archivo de imagen separado) y si se desea mantener la rejilla. Para finalizar el proceso se debe hacer click sobre el botón “Export” si se desea guardar la imagen o sobre “Cancel” si se desea abortar la operación.

2.2.5 Controles de la señal de prueba

En esta sección, marcada como 5 en la figura 24, se encuentran los controles que permiten seleccionar el tipo de señal de prueba a generar así como distintas características de las mismas. Para seleccionar el tipo de señal, solo se debe hacer clic sobre la pestaña en la parte superior de la sección con el nombre de la señal deseada correspondiente.

Las señales disponibles son:

Señal	Amplitud [V]	Frecuencia[Hz]	Offset[V]	Ciclo de trabajo [%]
Impulso	-10 a 10	N.A.	N.A.	N.A.
Escalón	-10 a 10	N.A.	N.A.	N.A.
Rampa	(Pendiente) -10 a 10	N.A.	N.A.	N.A.
Cuadrática	(Coeficiente) -10 a 10	N.A.	N.A.	N.A.
Sinusoidal	-10 a 10	1 a 100	-10 a 10	N.A.
Cuadrada	-10 a 10	1 a 100	-10 a 10	1 a 99

2.2.6 Controles de la señal de perturbación

En esta sección, marcada como 6 en la figura 24, se encuentran los controles que permiten seleccionar el tipo de señal de perturbación a generar así como distintas características de las mismas. Para seleccionar el tipo de señal, solo se debe hacer clic sobre la pestaña en la parte superior de la sección con el nombre de la señal deseada correspondiente.

Las señales disponibles son:

Señal	Amplitud [V]	Retraso [Seg.]	Frecuencia[Hz]	Offset[V]	Ciclo de trabajo [%]
Escalón	-10 a 10	0 a 9	N.A.	N.A.	N.A.
Cuadrada	-10 a 10	N.A.	1 a 100	-10 a 10	1 a 99

3. Mantenimiento

3.1 Apertura de la caja

La caja solo debe ser abierta con fines de mantenimiento como reemplazo de condensadores y/o amplificadores operacionales.

Para realizar la apertura de la caja y tener acceso a los componentes electrónicos que conforman el sistema, se deben retirar los 8 tornillos ubicados en los laterales de la caja (4 a la derecha y 4 a la izquierda) con un destornillador Phillips calibre 1. Una vez colocados los tornillos en una ubicación segura para evitar su extravío, levantar la tapa superior (donde se encuentra el PCB y los terminales banana hembra) sosteniéndola por la parte delantera y trasera firmemente (la tapa posee una extensión de metal que sobresale de la base inferior facilitando el agarre) hasta que quede completamente separada de la base inferior (donde se encuentran las bases plásticas que separan la caja de la superficie donde está posada), una vez separadas las dos mitades de la caja, apartar la inferior y voltear la superior de tal manera de observar la circuitería.

Para cerrar la caja, simplemente se debe aplicar el proceso inverso al explicado anteriormente.

3.2 Reemplazo de condensadores

Se recomienda reemplazar los condensadores electrolíticos (tanto de aluminio como de tantalio) cada dos (2) años para evitar fallas del sistema. Los condensadores de reemplazo deben tener la misma capacitancia que los viejos (referirse a los valores de los condensadores en los esquemáticos de la sección 1) y un voltaje nominal no menor a 25V

3.3 Reemplazo de amplificadores operacionales

En caso de ser necesario se pueden reemplazar los amplificadores operacionales que conforman el equipo de manera individual. Para esto basta con removerlos de las bases en las que se encuentran los dispositivos viejos y sustituirlos por los nuevos, teniendo en cuenta que se debe mantener la misma orientación del amplificador; para esto se debe tener la muesca en el integrado en el mismo lado que la muesca en la base.

Es posible sustituir los operacionales del equipo por cualquier otro que tenga el mismo pinout del LM324 o TL084. Cualquier modulo diseñado para utilizar un LM324 (refiérase a los esquemáticos de la sección 1) se puede sustituir por amplificadores quad de entrada FET con el mismo pinout como el TL084 para un desempeño mejorado en cuanto ancho de banda y desviaciones a lazo abierto debidas corrientes de polarización o voltajes de offset, u otro de entrada BJT como el LM348 para caracterices de operación similares a las descritas en este manual. Aunque no es recomendable, cualquier modulo diseñado para utilizar un TL084 puede utilizar un amplificador quad de entrada BJT con el mismo pinout como el LM324 con un desempeño reducido. De ser necesario es recomendable reemplazar los operaciones de los módulos diseñados para utilizar operacionales de entrada FET únicamente por otro de entrada FET compatibles con el TL084 como el TL074 o LF147.

4. Solución de problemas

Problema	Causa posible	Solución
Saturación acción integral del PID	Los condensadores se cargaron por efectos de las corrientes de bias o tensiones de offset.	Presiones el pulsador “Integrador reset” por 10 segundos
	La ganancia es muy elevada para las tensiones de entrada	Reduzca la ganancia o las tensiones de entrada al bloque.
Saturación de la(s) planta(s)	Los condensadores se cargaron por efectos de las corrientes de bias o tensiones de offset. (Solo modo “Integ”)	Despolarice el equipo por 15 segundos y repolarice
Funcionamiento errático	Alguno de los módulos utilizados está saturado	Despolarice el equipo por 15 segundos y repolarice
El programa no responde	Es la primera ejecución	Espere hasta unos 30 segundos mientras se configuran las entradas/salidas
	Se tienen programas adicionales en ejecución	Cierre los programas adicionales y espere 30 segundos.
	Se produjo un error interno en la ejecución del programa	Cierre y vuelva a abrir la aplicación
Error en la lectura/escritura de muestras	Tiempo de simulación muy extenso	Reduzca el tiempo de simulación
	Muchas funciones habilitadas	Reduzca la cantidad de canales de entrada/salida
		Desactive la opción “Memoria”

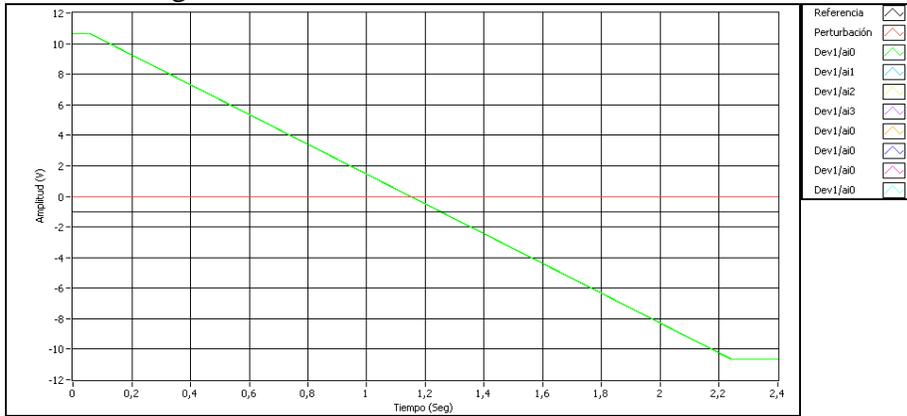
ANEXO 2

Graficas de la respuesta de los módulos ante diversas pruebas

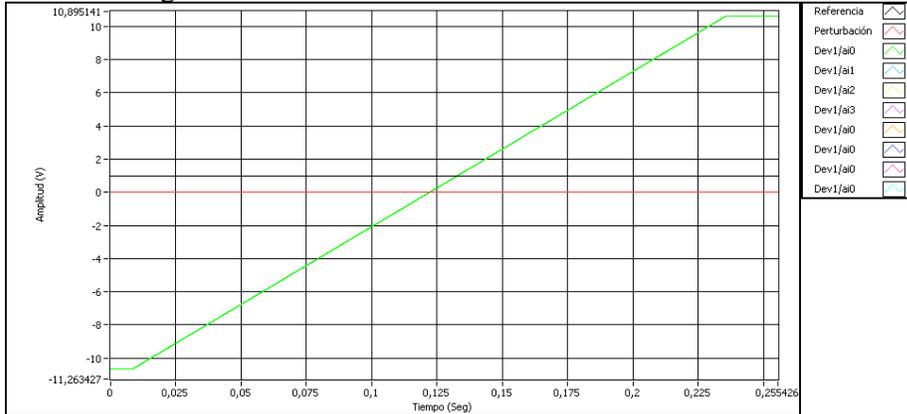
PID

Integrador

Escalón -1V ganancia 10

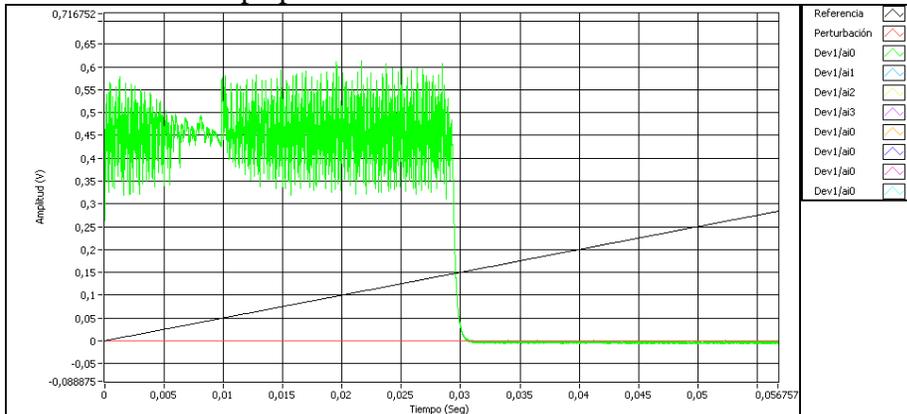


Escalón 1V ganancia 100

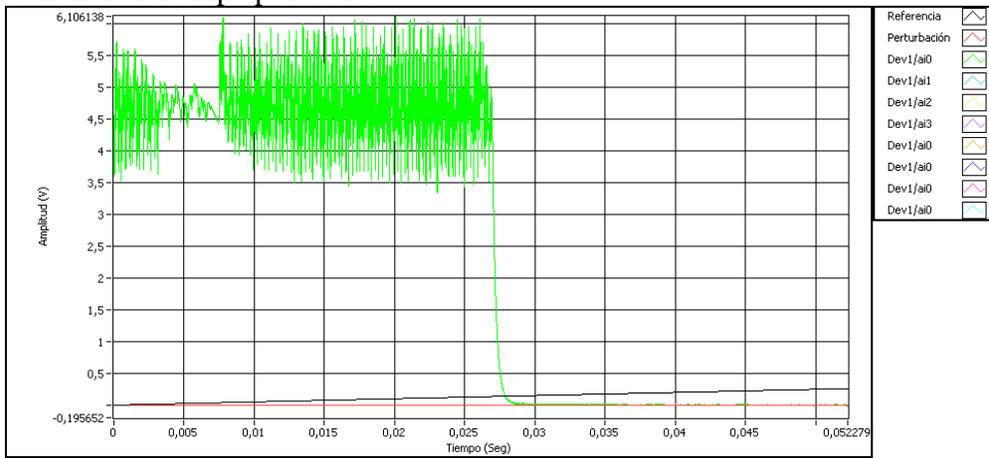


Derivador

Ganancia 0.1 Rampa pendiente 5



Ganancia 1 Rampa pendiente 5

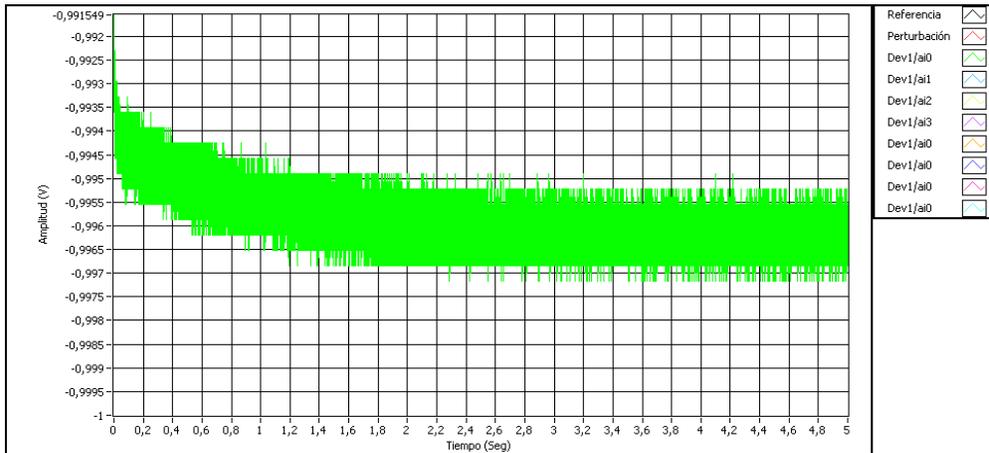


Adelanto-atraso

Clase 1

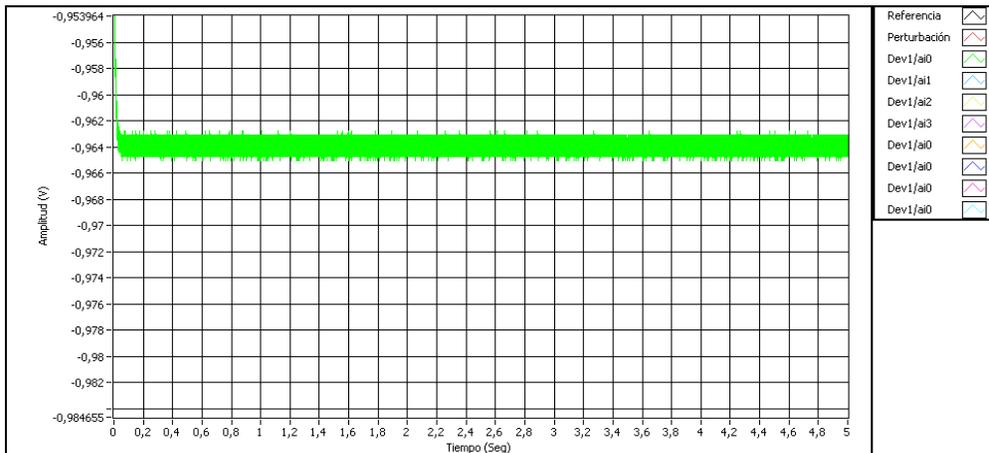
Polo y cero en 100

Escalón 1V

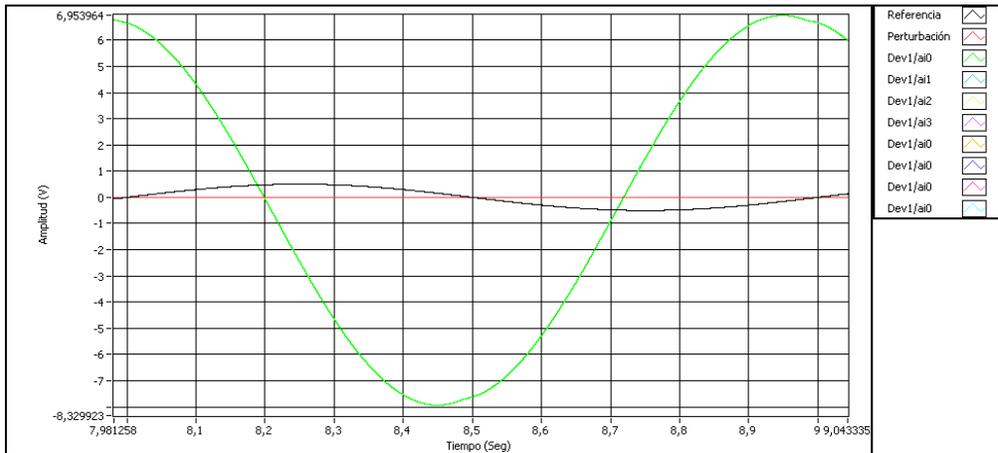


Polo y cero en 1

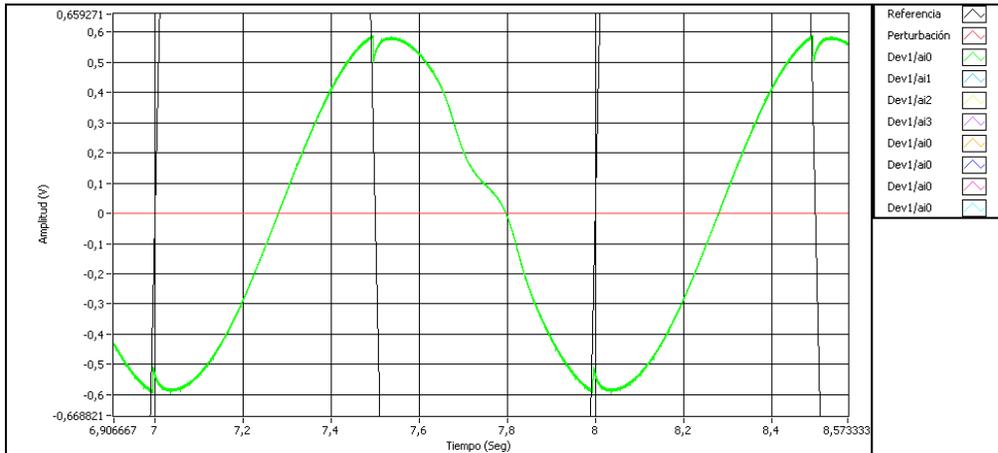
Escalón 1V



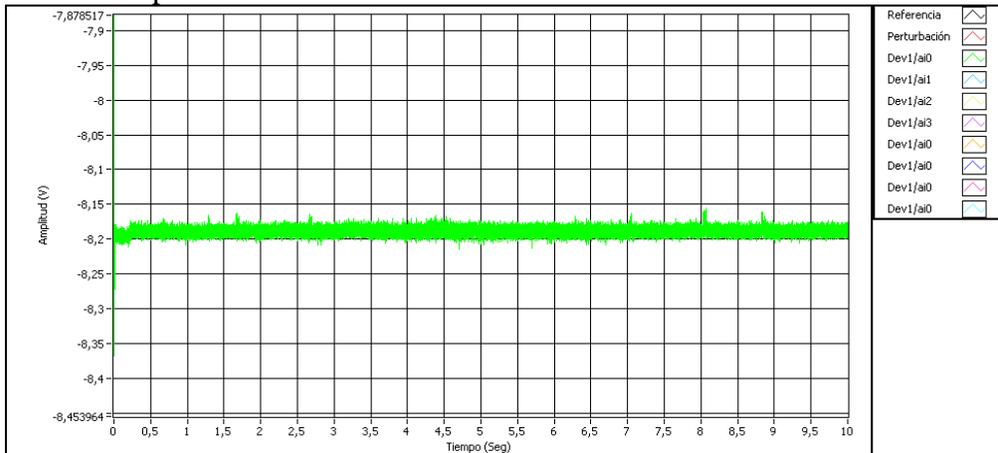
Polo en 1 cero en 100
 Seno 0.5V 1Hz



Polo en 100 cero en 1
 Seno 10V 1Hz



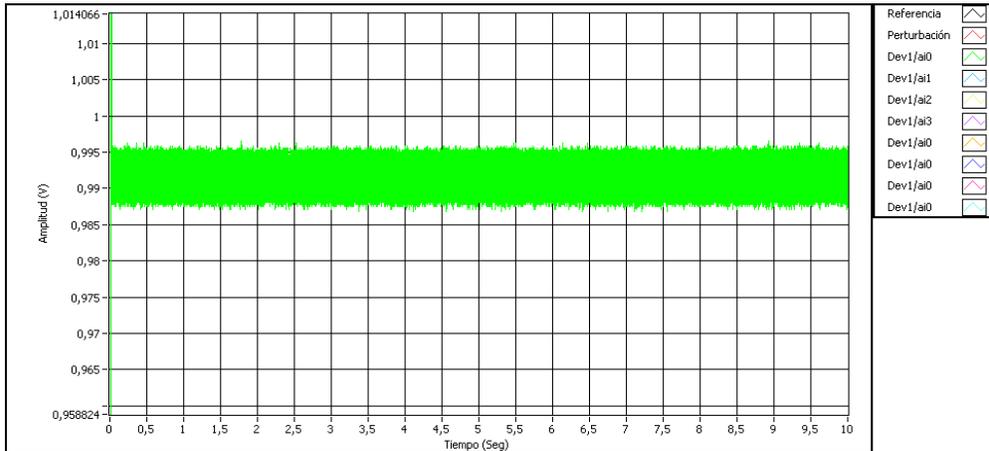
Etapas de amplificación
 Escalón amplitud 0.02V



Clase 1

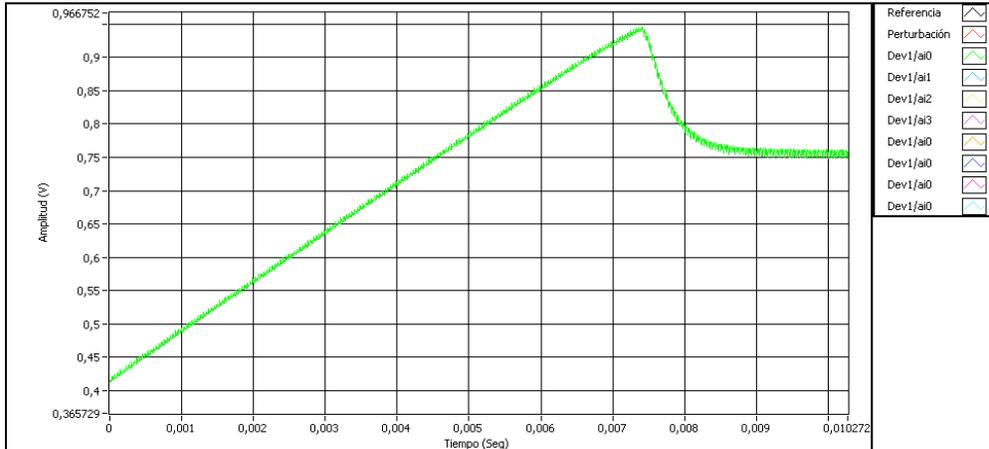
Polo y cero en 0.2

Escalón 1V



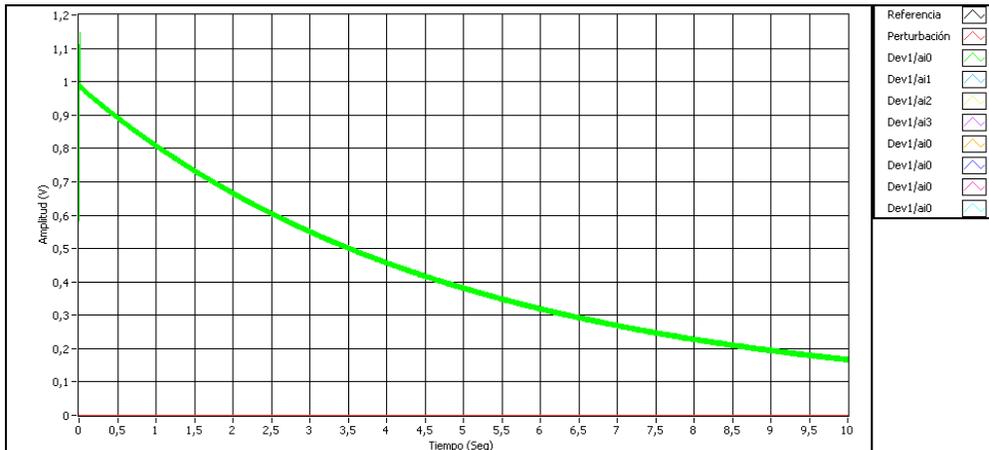
Polo y cero en 0.01

Escalón 1V

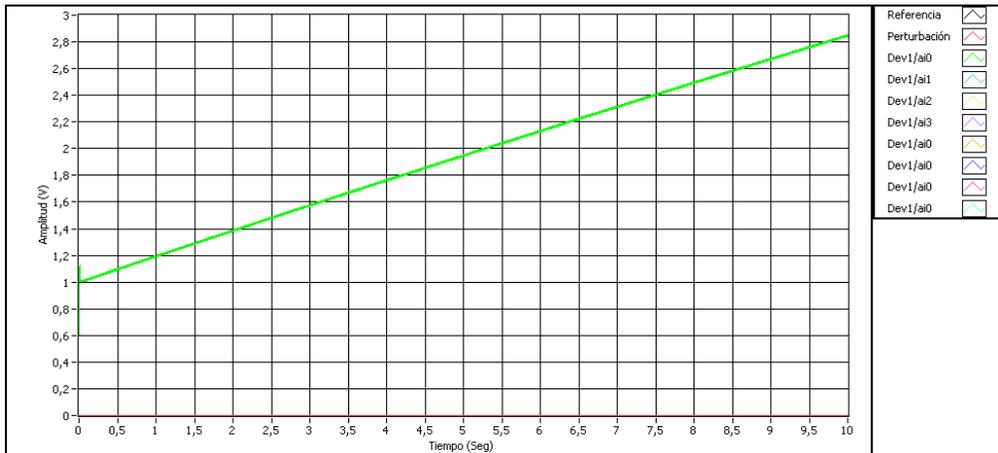


Polo en 0.2 cero en 0.01

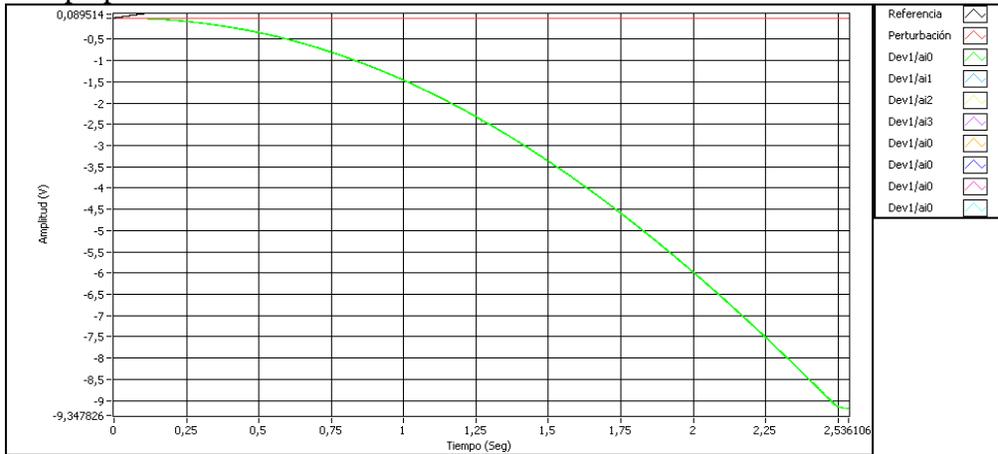
Escalón 1V



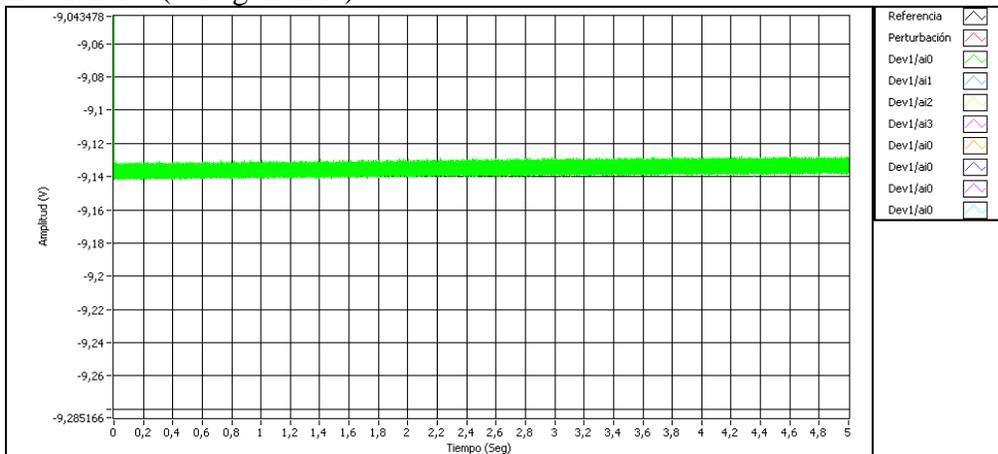
Polo en 0.01 cero en 0.2
Escalón 1V



Planta No lineal
Rampa pendiente 1



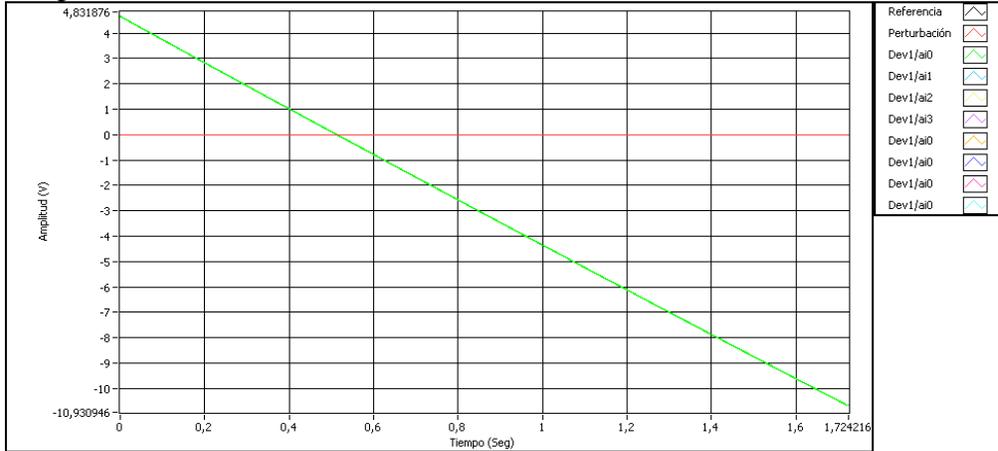
Escalón 1V (solo ganancia)



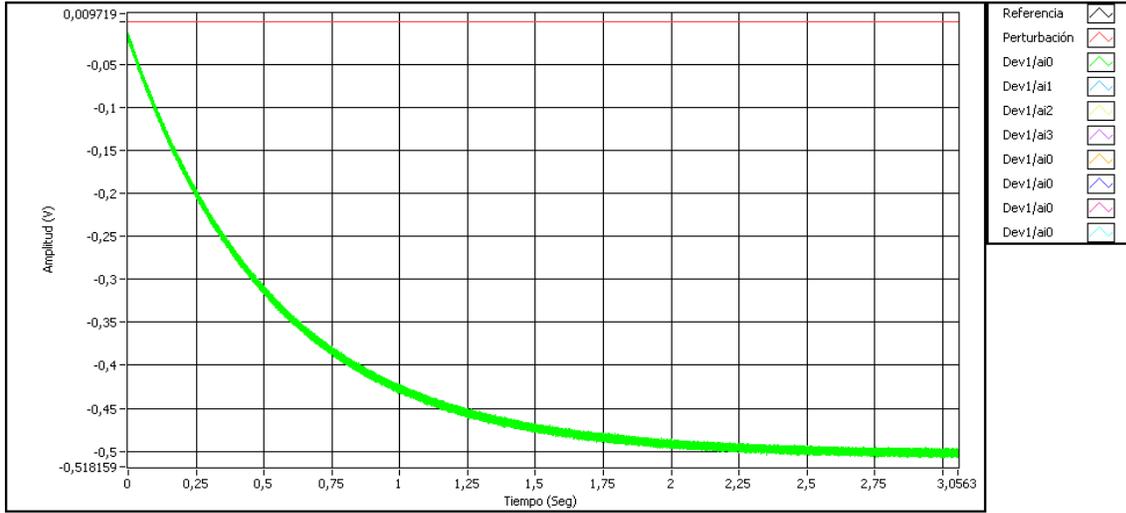
Plantas

Planta 1

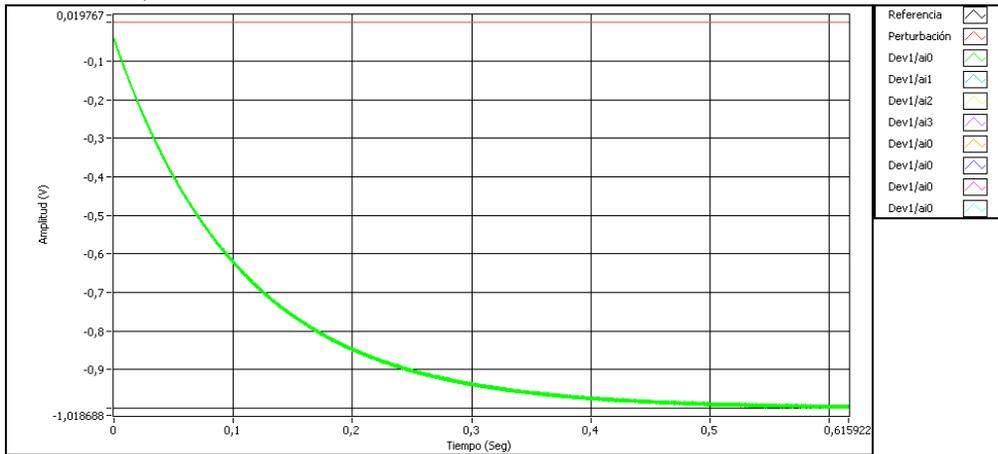
Integrador, Escalón 10V



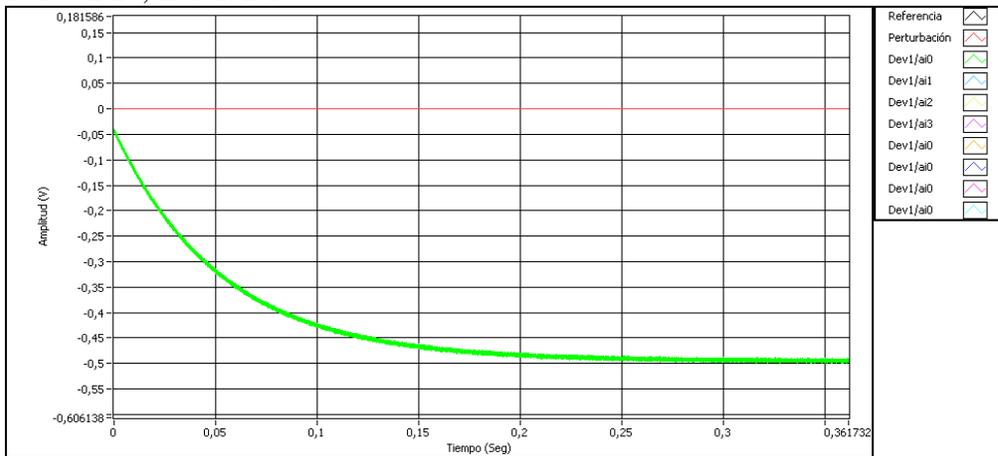
Polo en 2, Escalón 1V



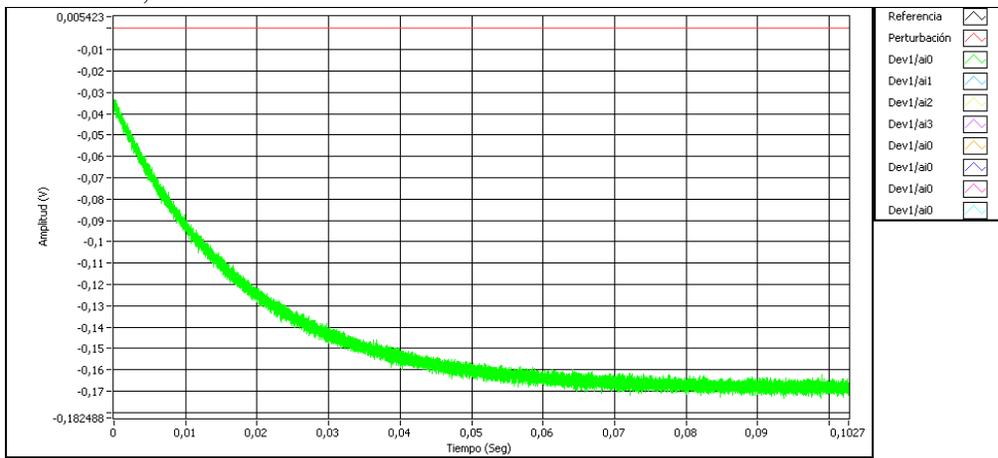
Polo en 10, Escalón 10



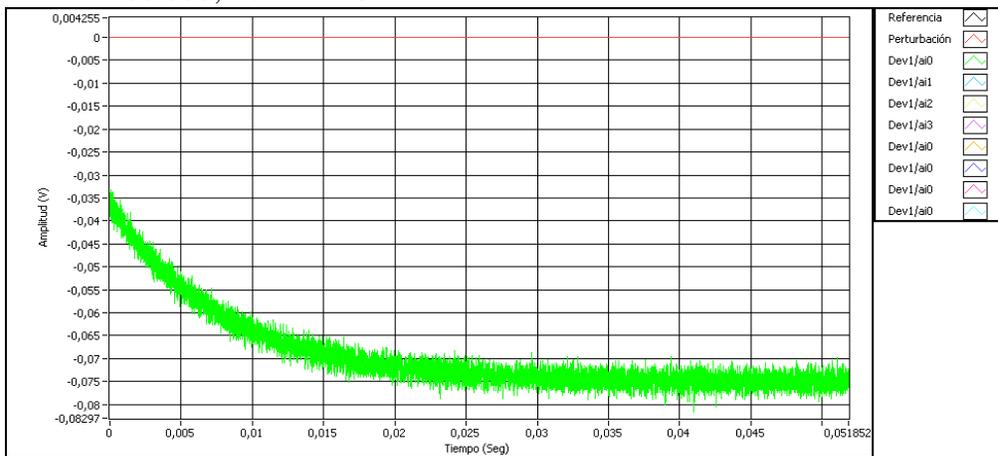
Polo en 20, Escalón 10V



Polo en 60, Escalón 10V

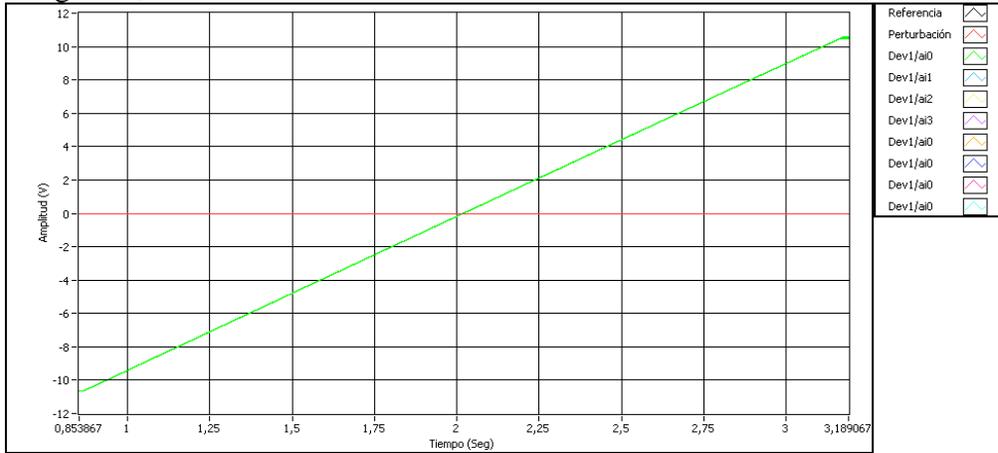


Polo en 133.333, Escalón 10V

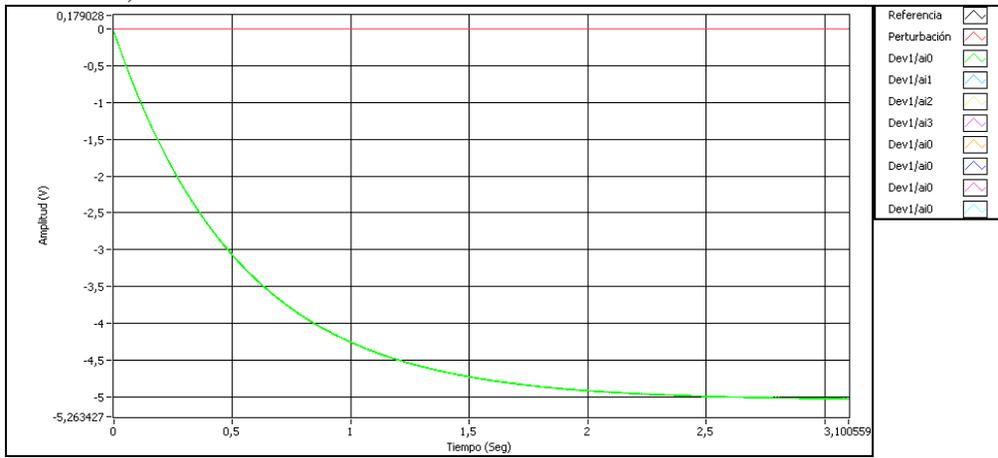


Planta 2

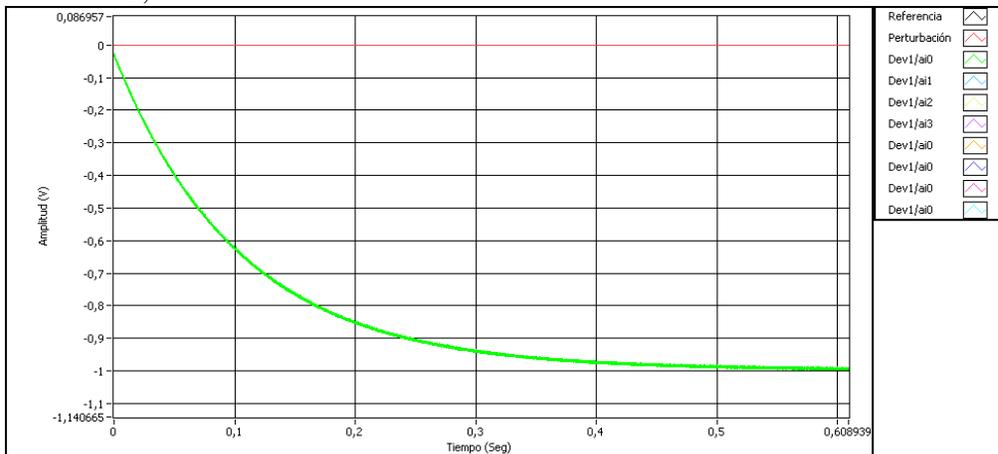
Integrador, Escalón 10V



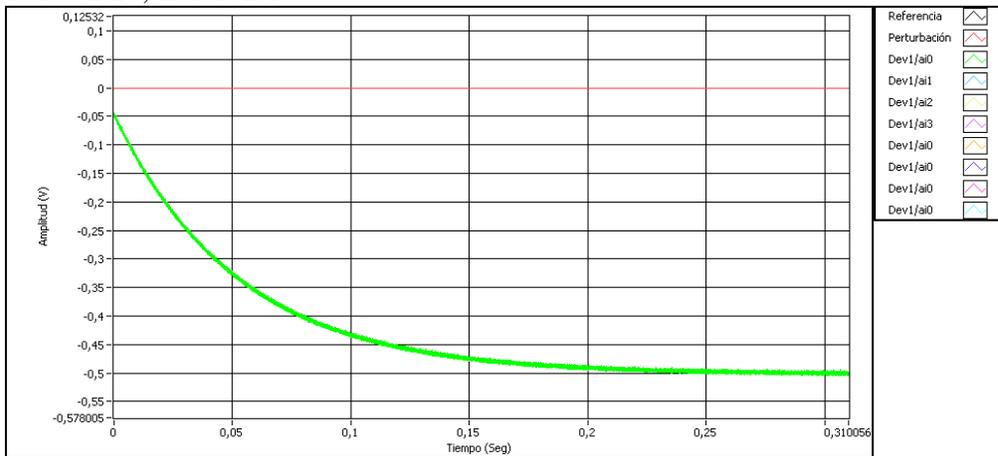
Polo en 2, Escalón 10V



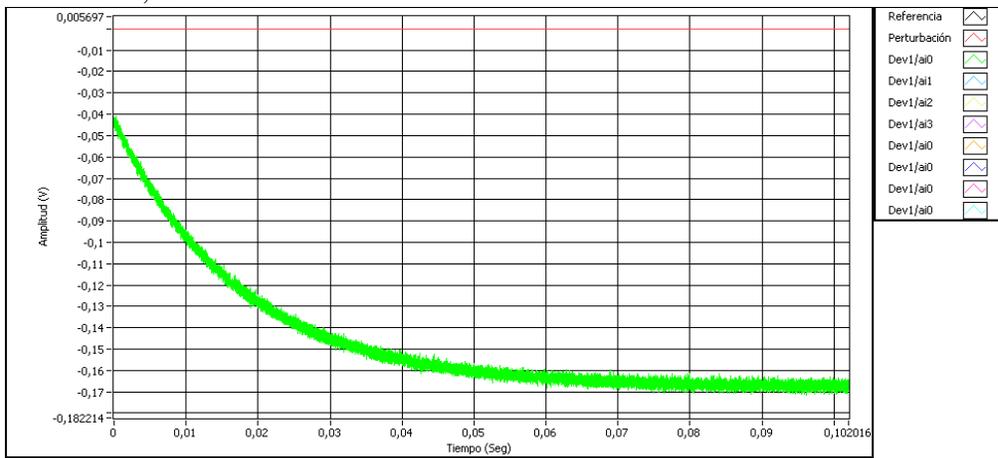
Polo en 10, Escalón 10V



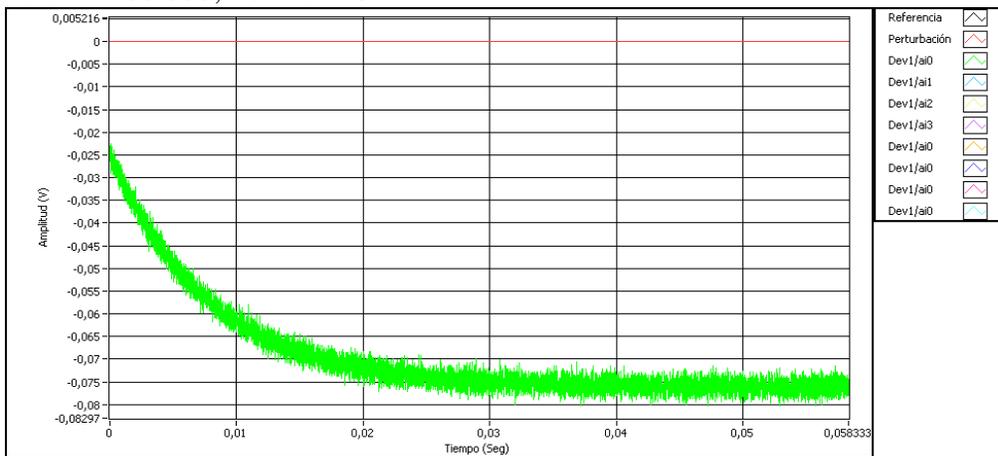
Polo en 20, Escalón 10V



Polo en 60, Escalón 10V

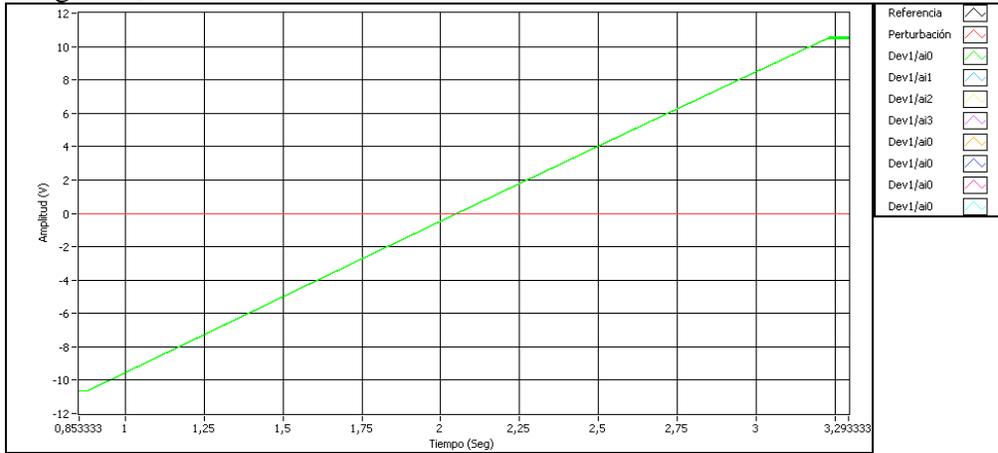


Polo en 133.333, Escalon 10V

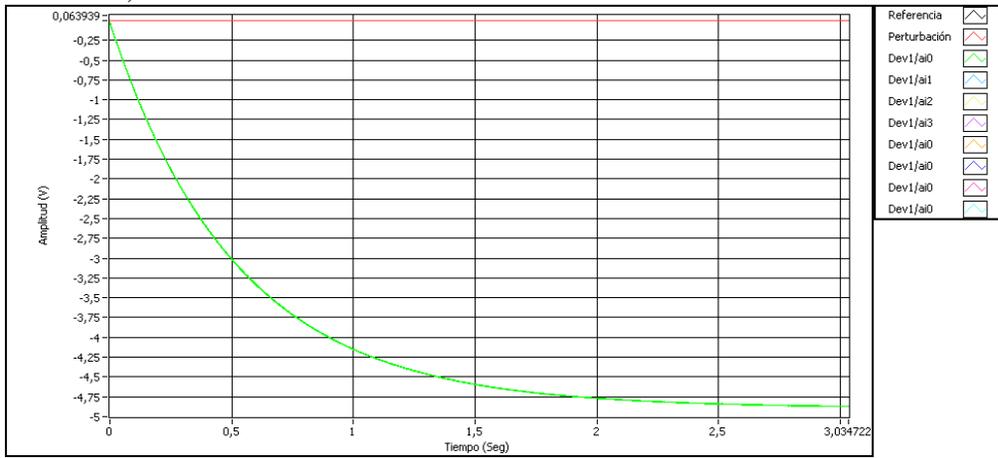


Planta 3

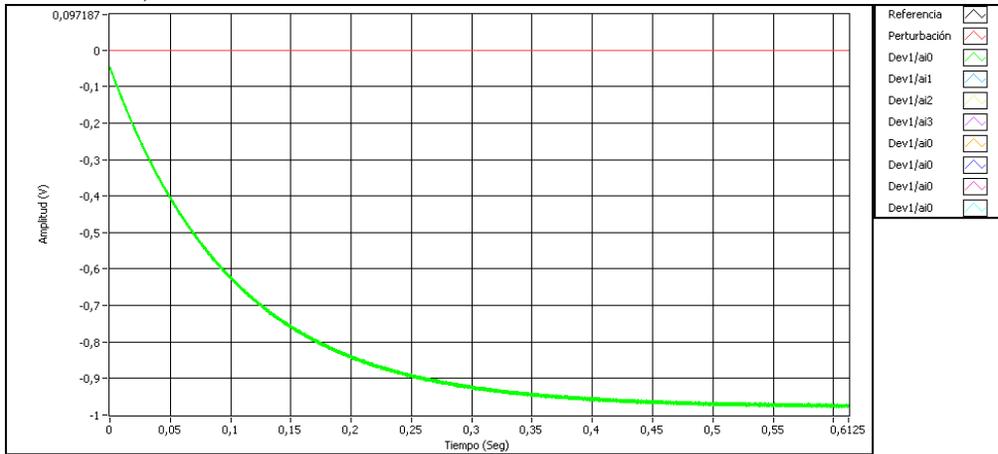
Integrador, Escalón 10V



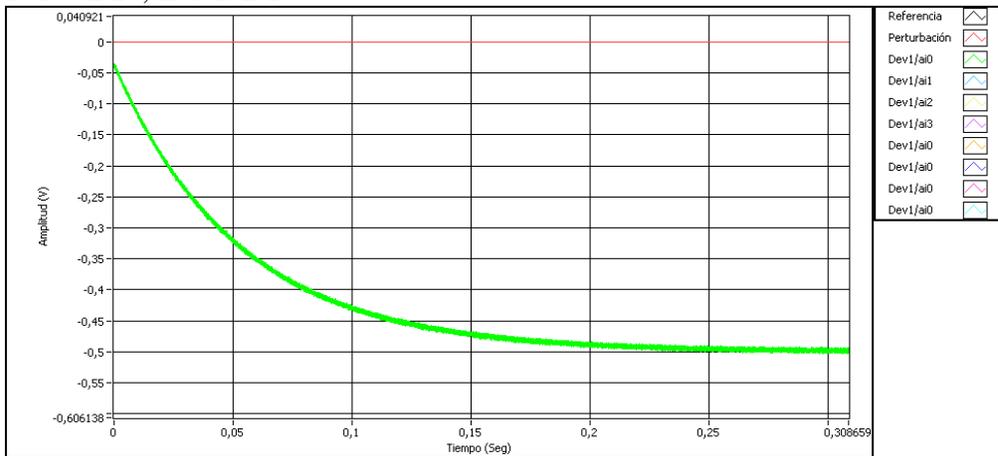
Polo en 2, Escalón 10V



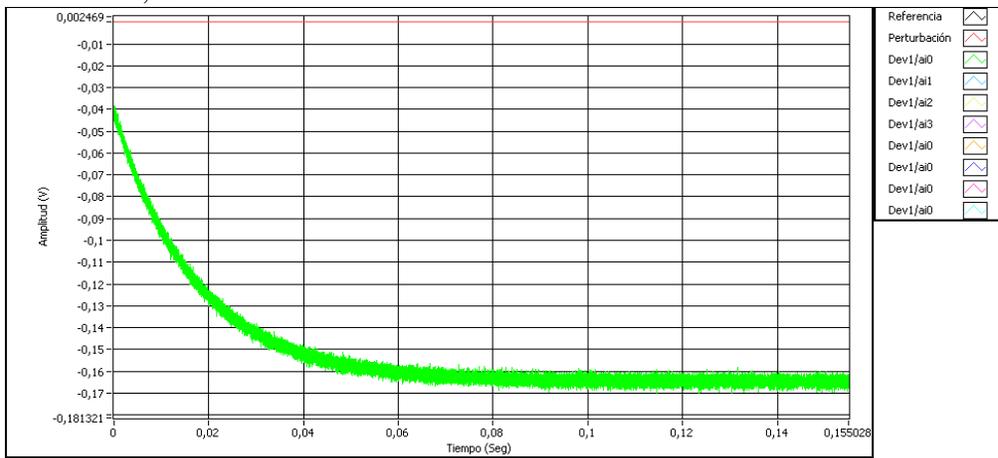
Polo en 10, Escalón 10V



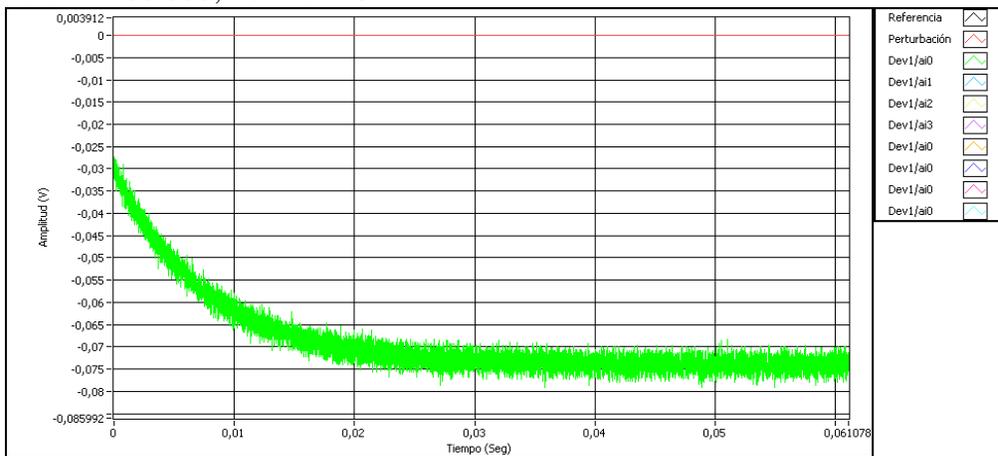
Polo en 20, Escalón 10V



Polo en 60, Escalón 10V

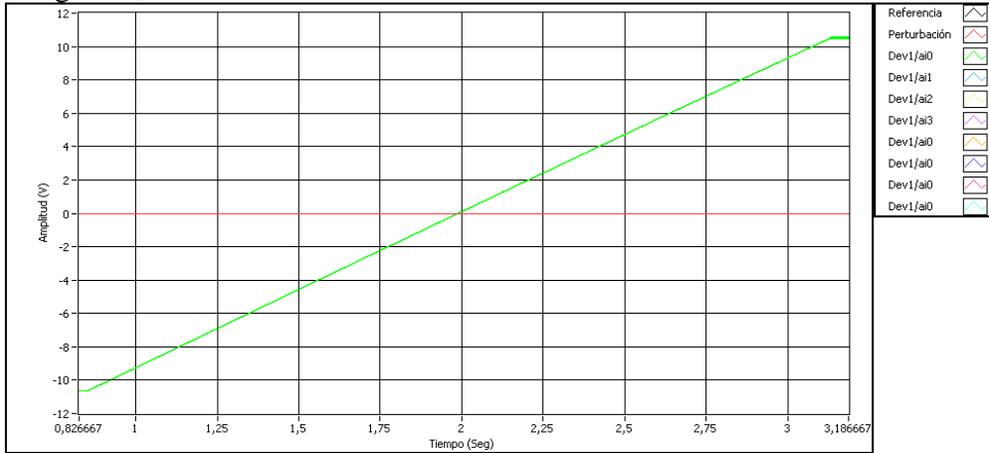


Polo en 133.333, Escalón 10V

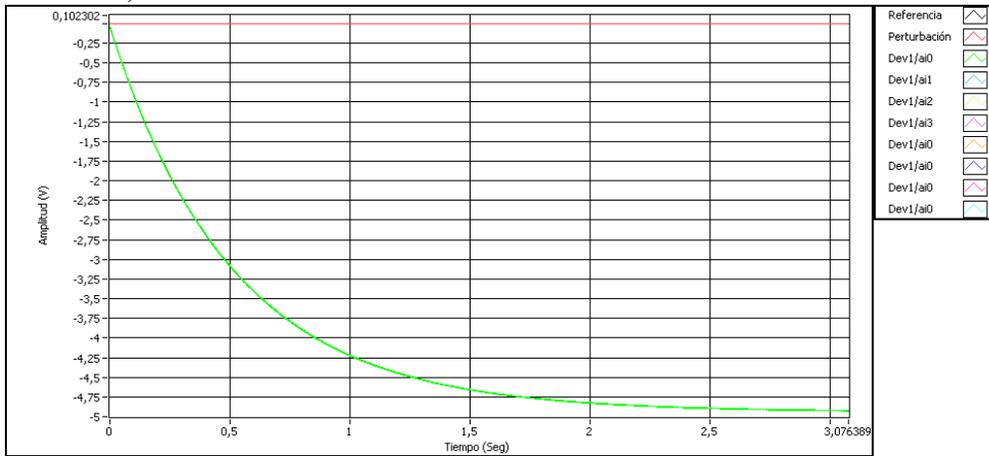


Planta 4

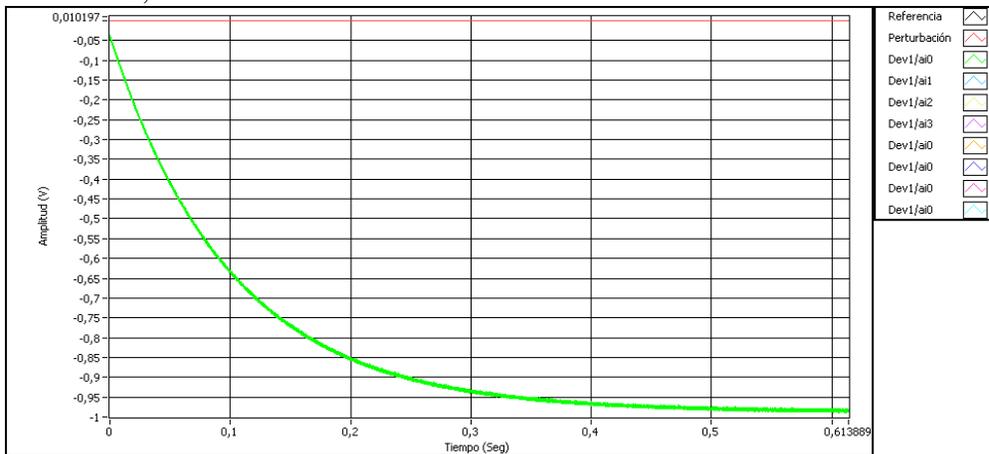
Integrador, Escalón 10V



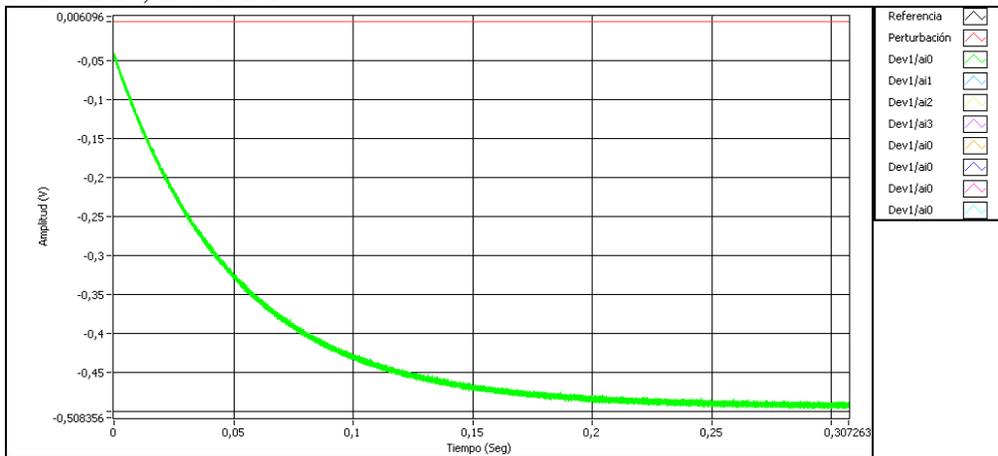
Polo en 2, Escalón 10V



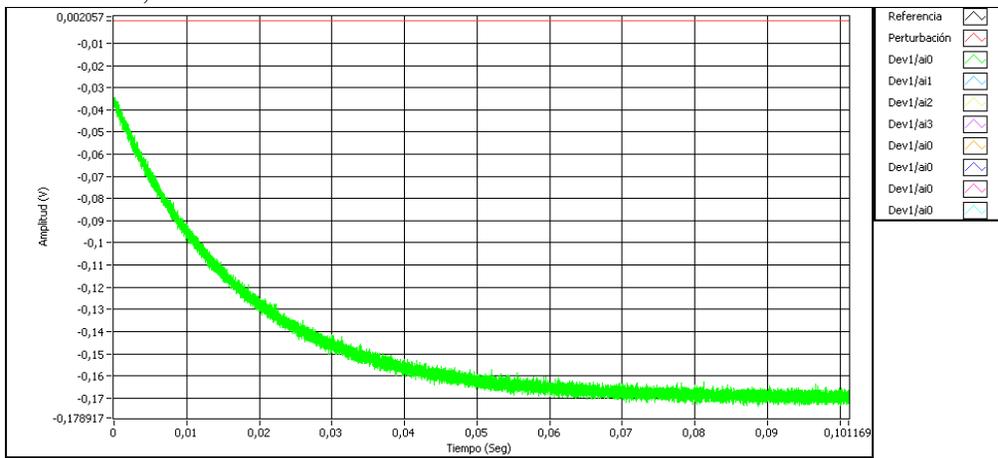
Polo en 10, Escalón 10V



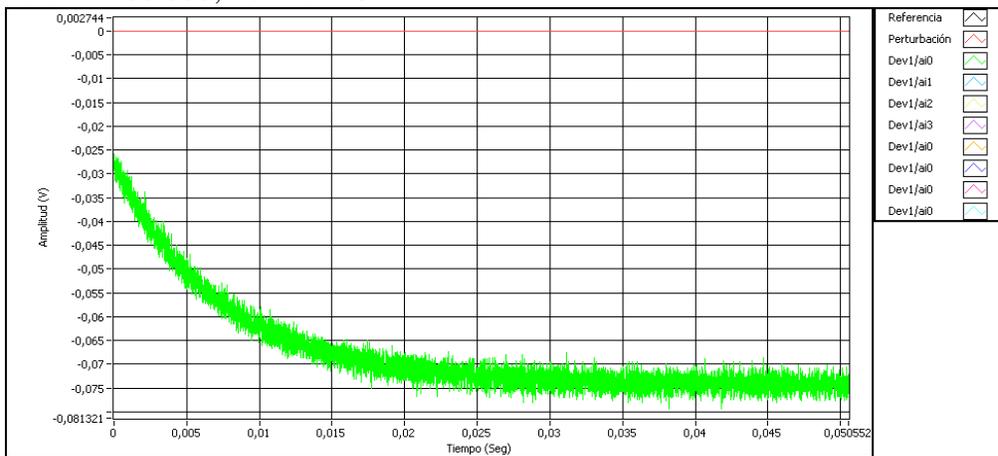
Polo en 20, Escalón 10V



Polo en 60, Escalón 10V

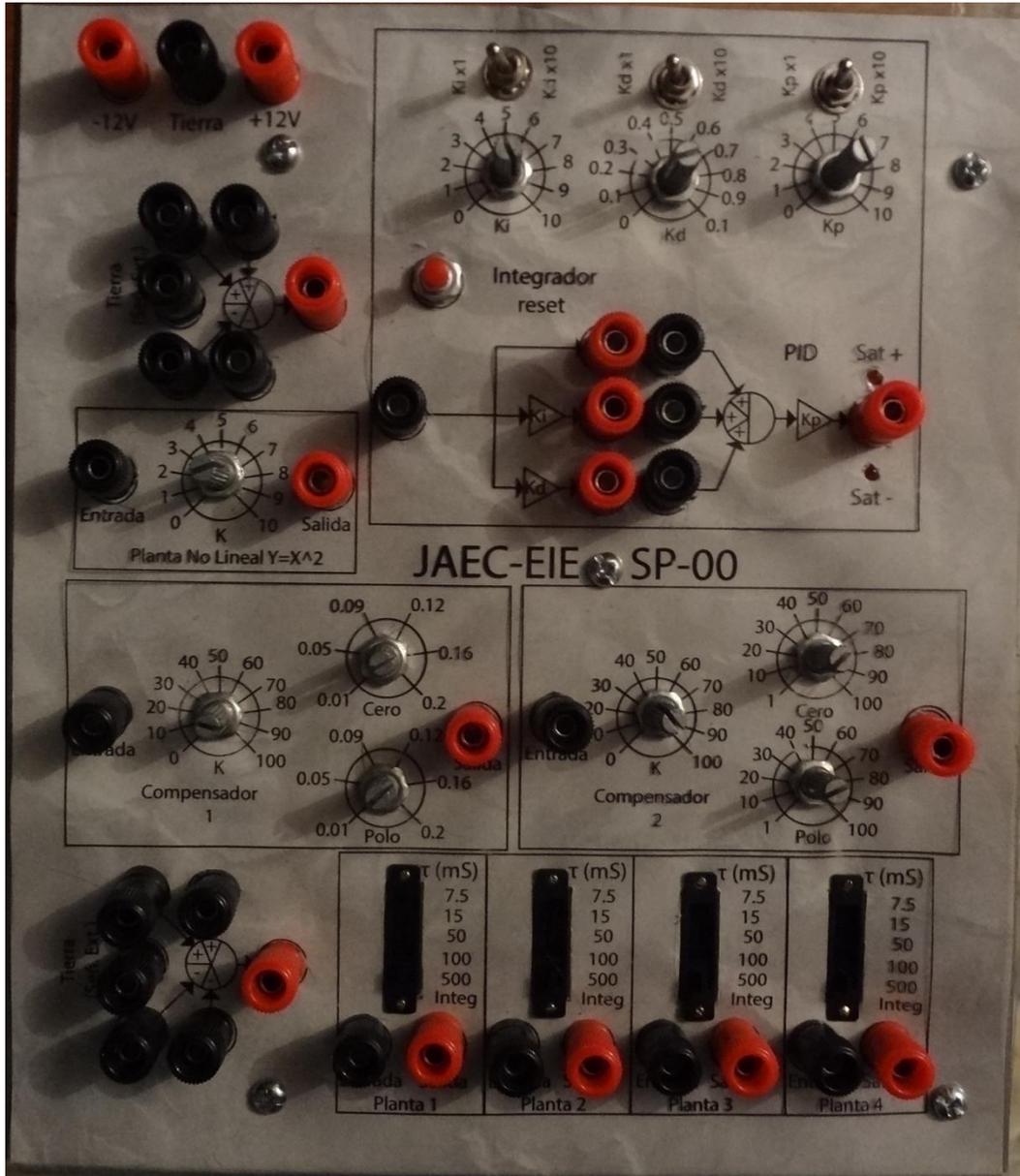


Polo en 133.333, Escalón 10V

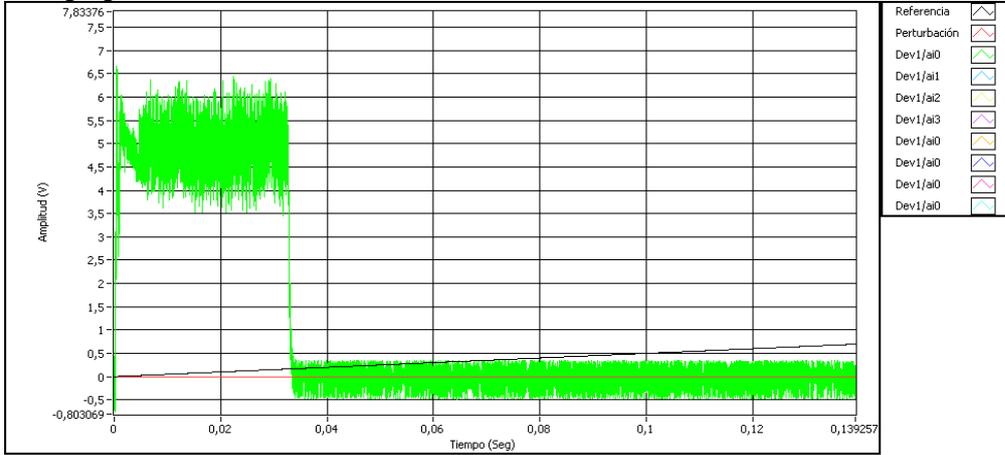


ANEXO 3

Imagen prototipo culminado

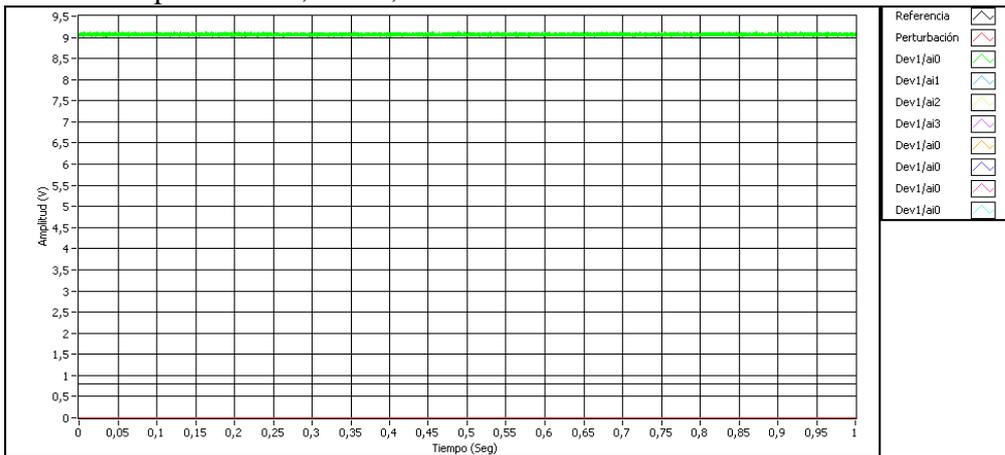


Rampa pendiente 5, k=1

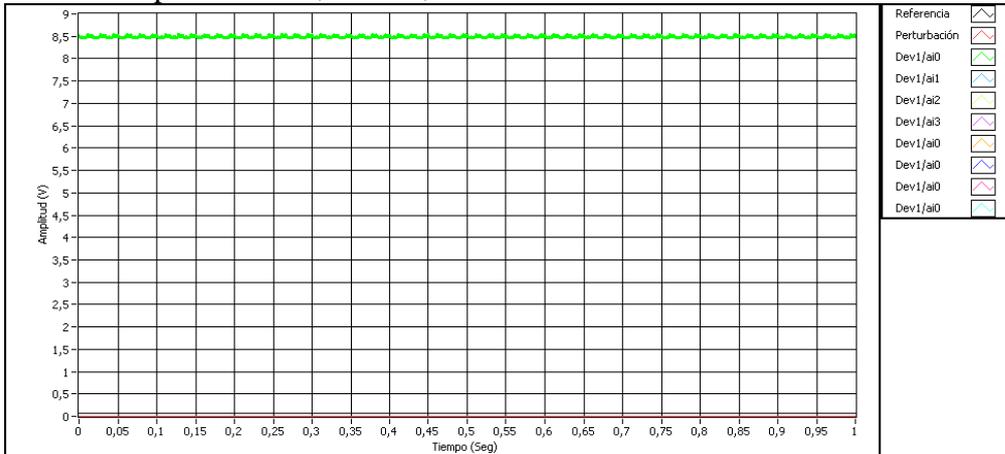


Proporcional

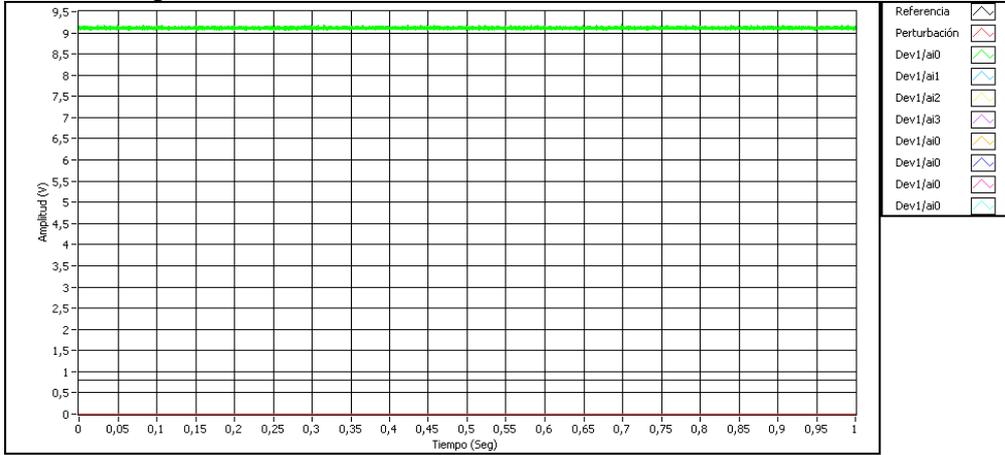
Escalón amplitud 0.8V, K=10, entrada 1



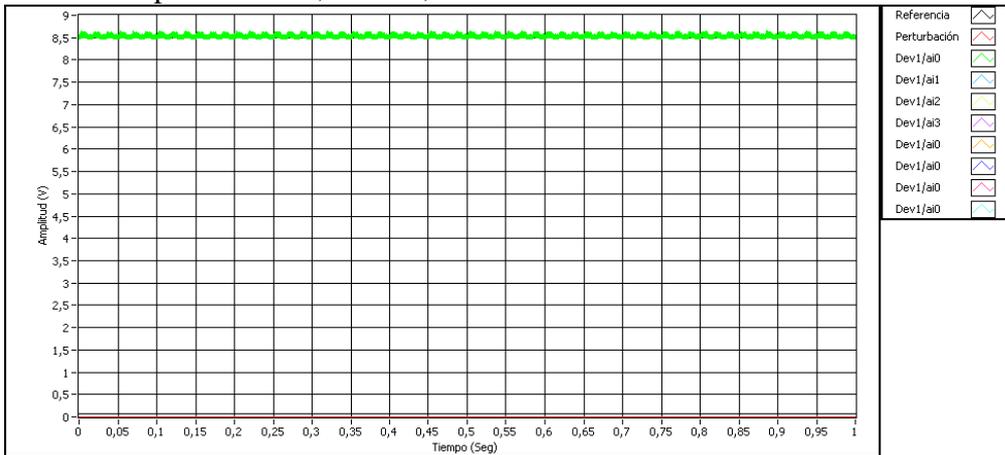
Escalón amplitud 0.08V, K=100, entrada 1



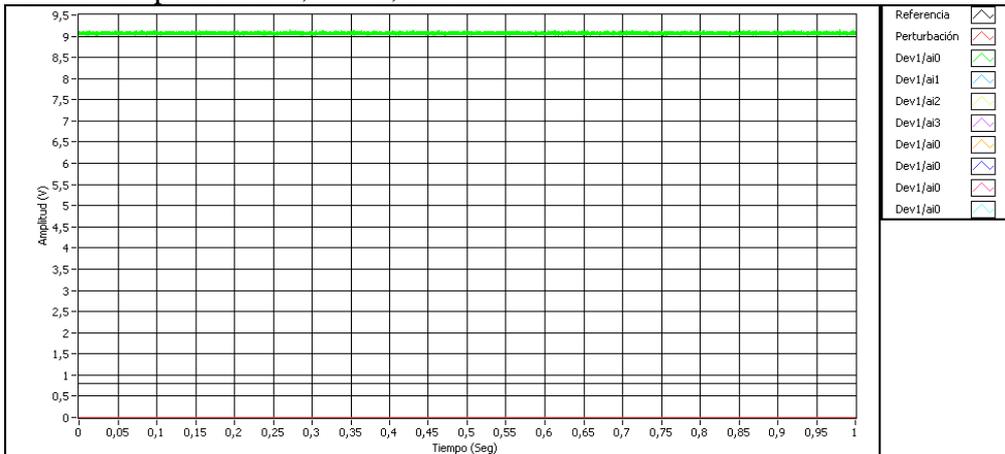
Escalón amplitud 0.8V, K=10, entrada 2



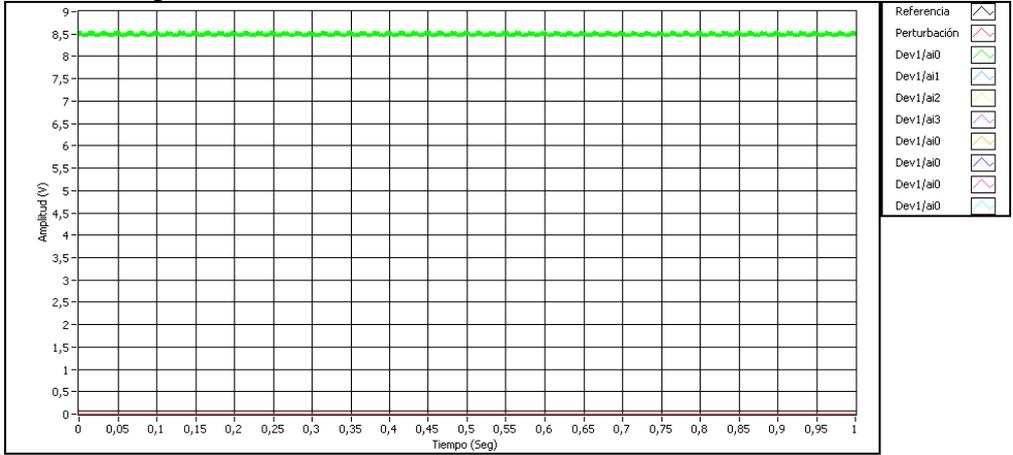
Escalón amplitud 0.08V, K=100, entrada 2



Escalón amplitud 0.8V, K=10, entrada 3

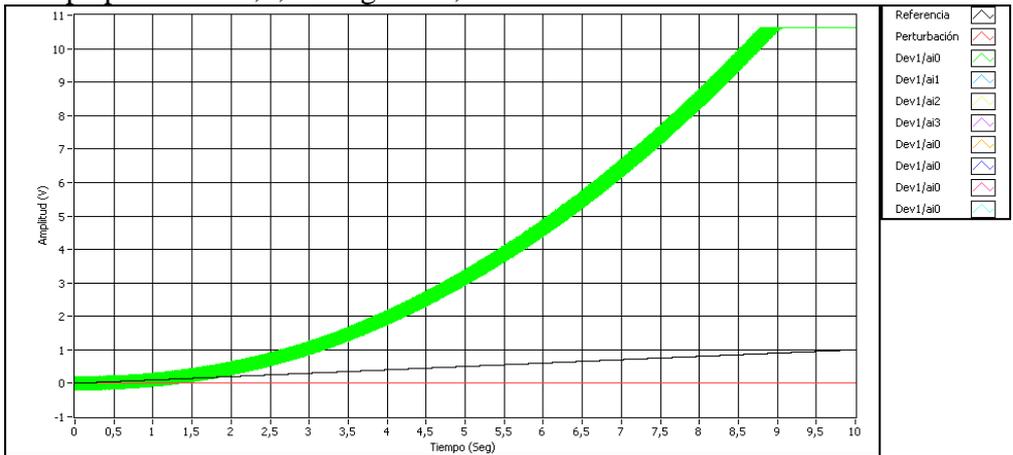


Escalón amplitud 0.08V, K=100, entrada 3



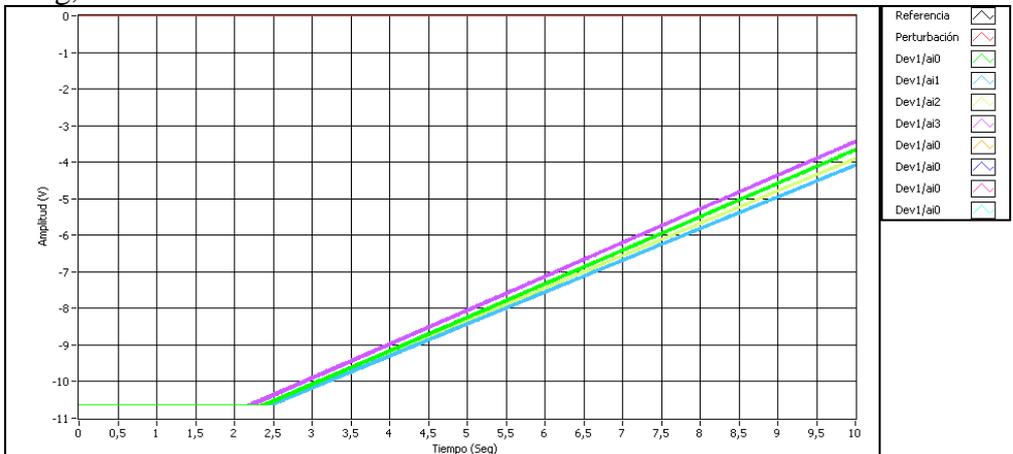
Planta no lineal

Rampa pendiente 0,1, 10 segundos, k=10

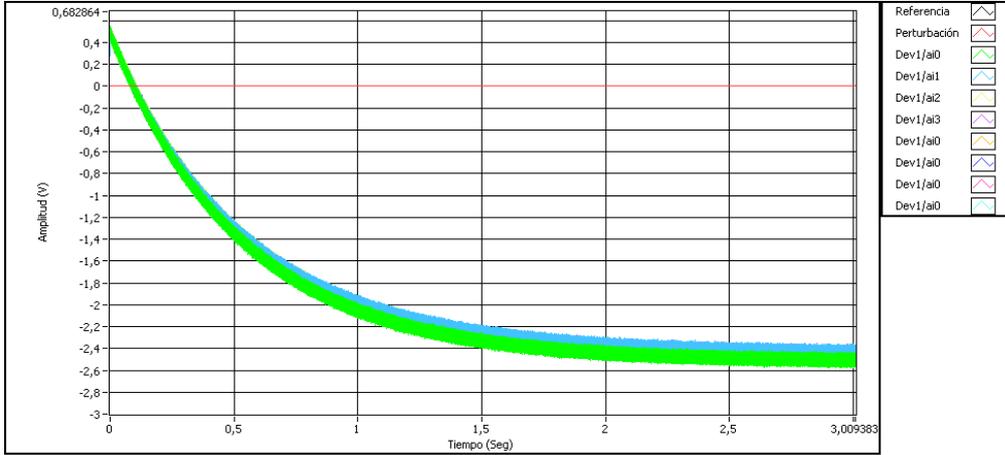


Plantas

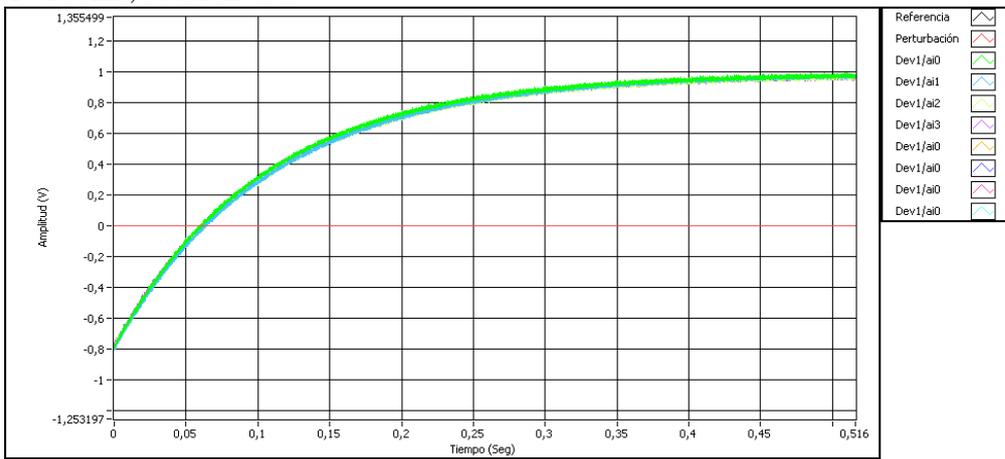
Integ, escalón -1V



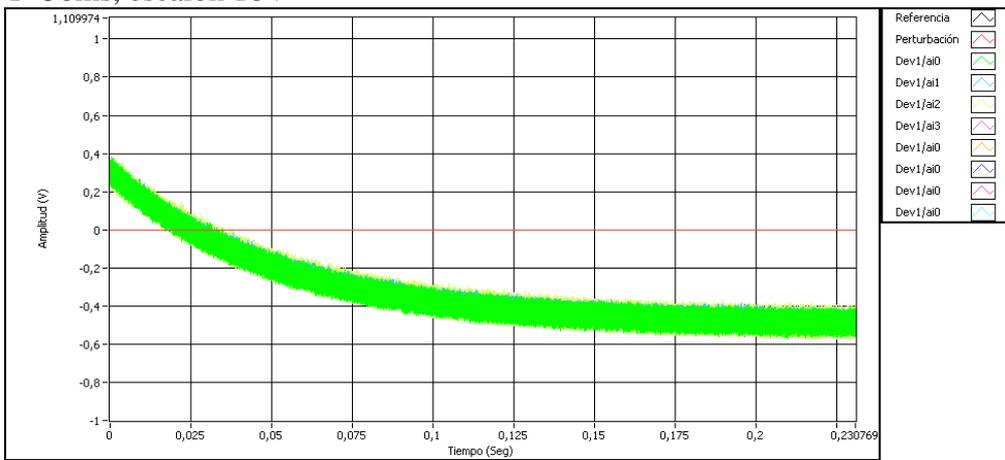
T=500ms, escalón 5V



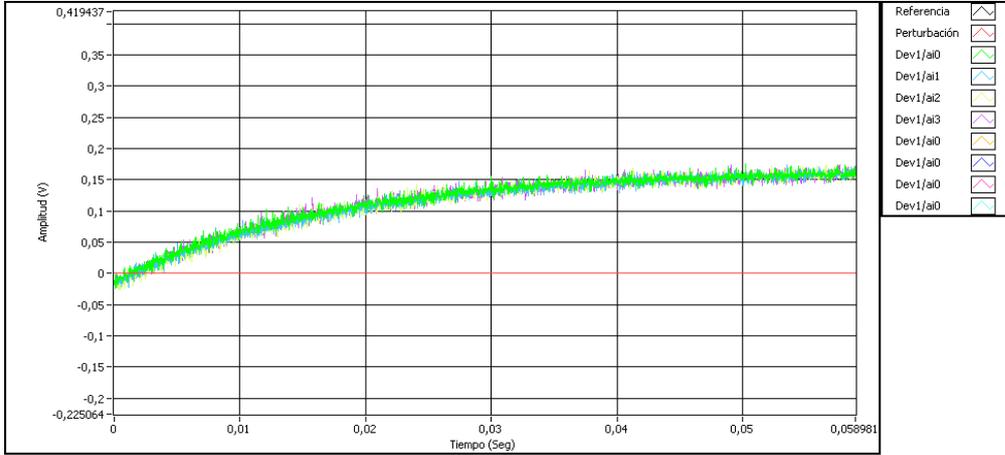
T=100ms, escalón -5V



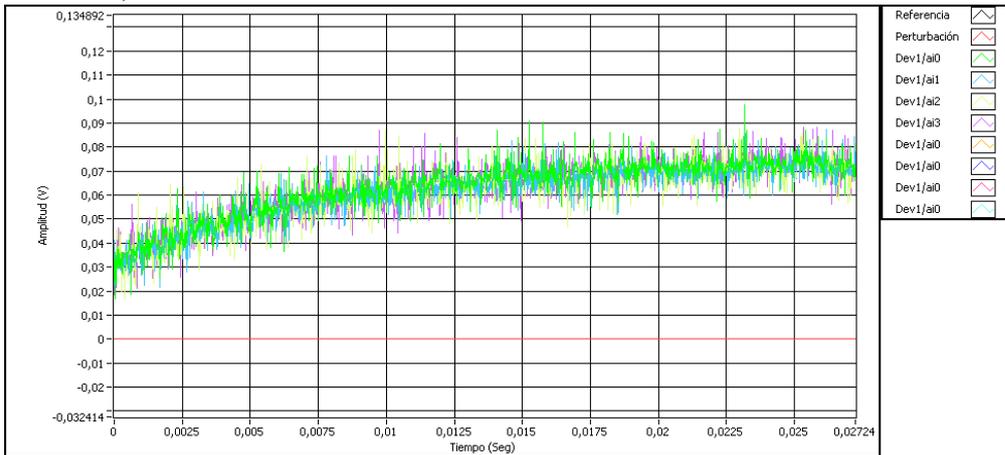
T=50ms, escalón 10V



T=15ms, escalón -10V



T=7.5ms, escalón -10V

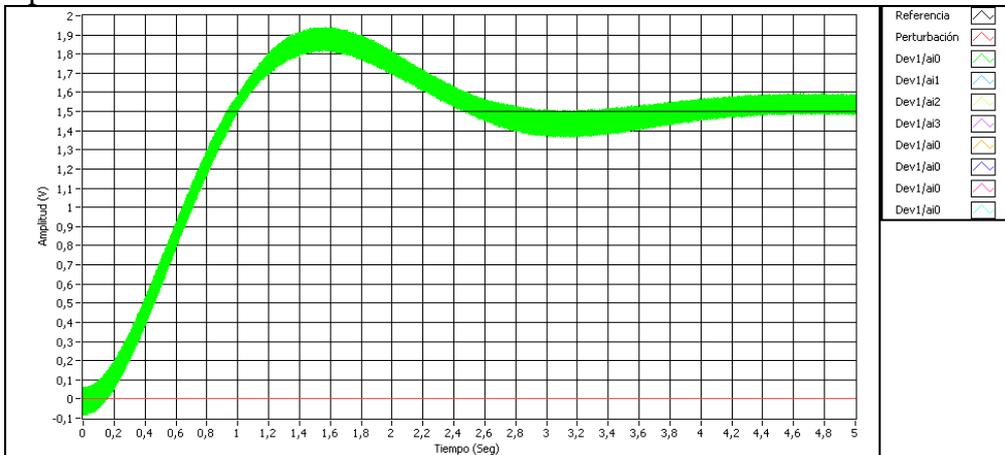


Pruebas a lazo cerrado

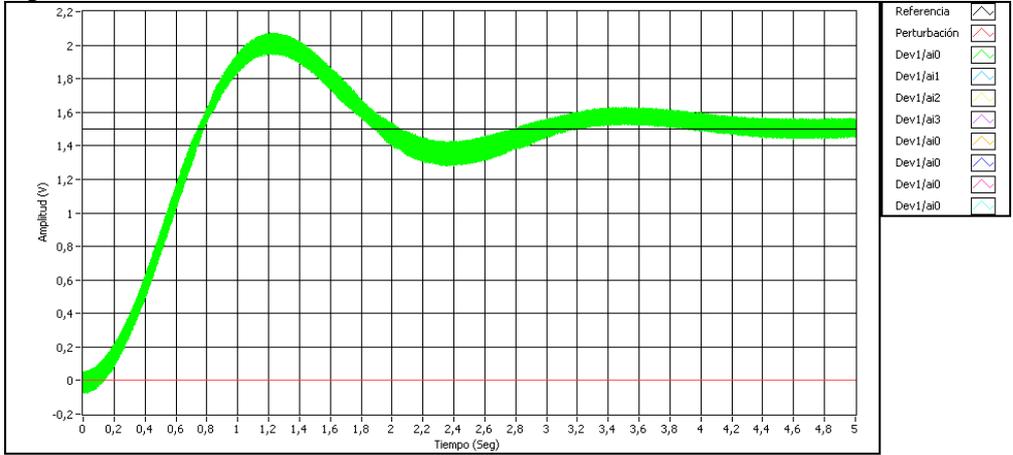
Orden 2, tipo 1, polos en cero y 2

Escalón 1.5V

Kp=5

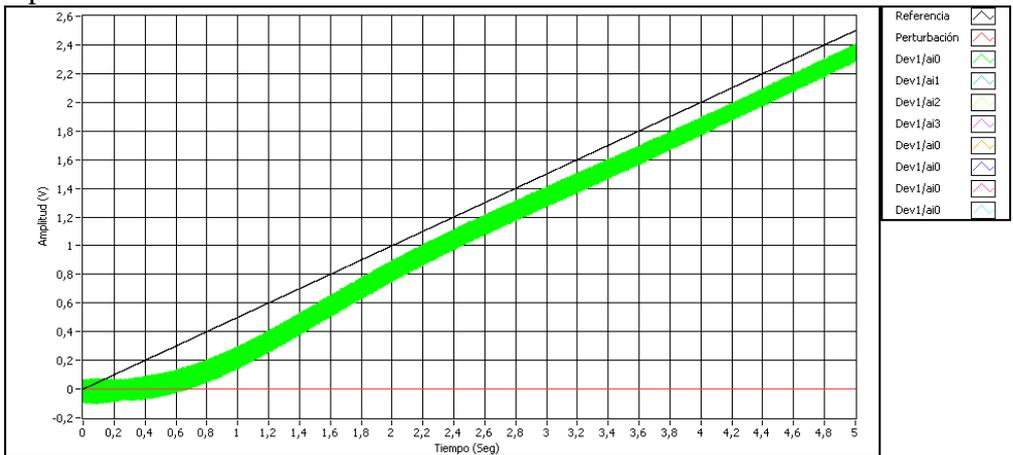


$K_p=10$

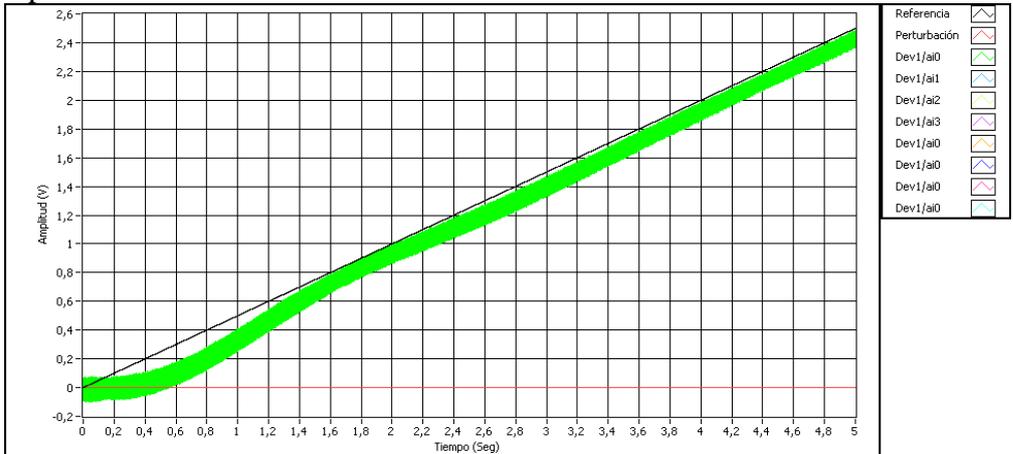


Rampa pendiente 0.5

$K_p=5$



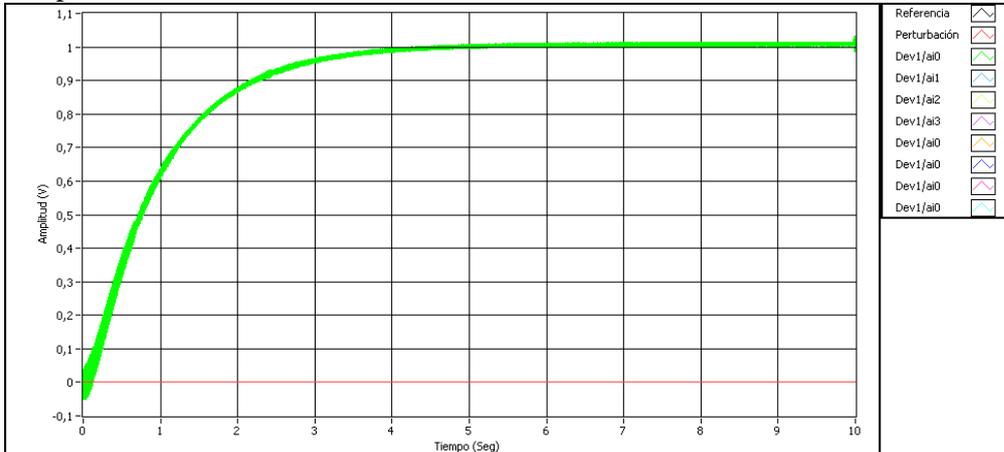
$K_p=10$



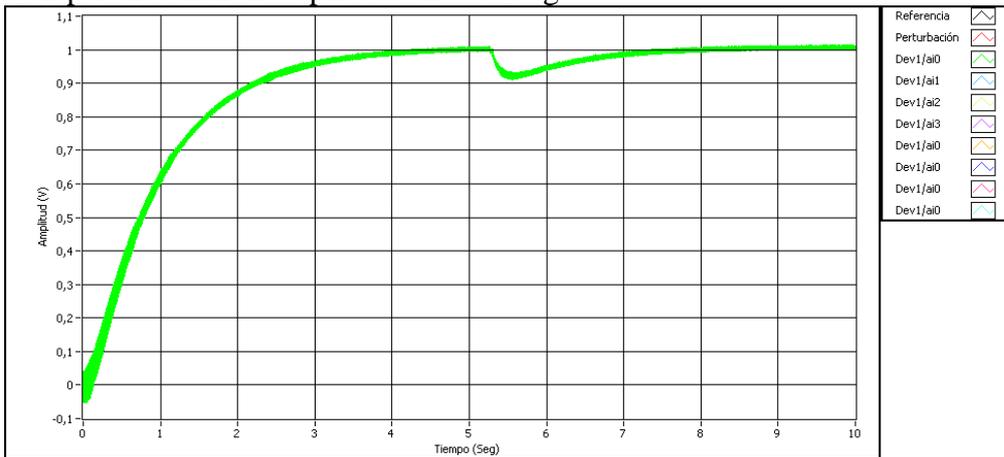
Orden 2, tipo 1, polos en 0 y 10

Escalón 1V

Sin perturbación



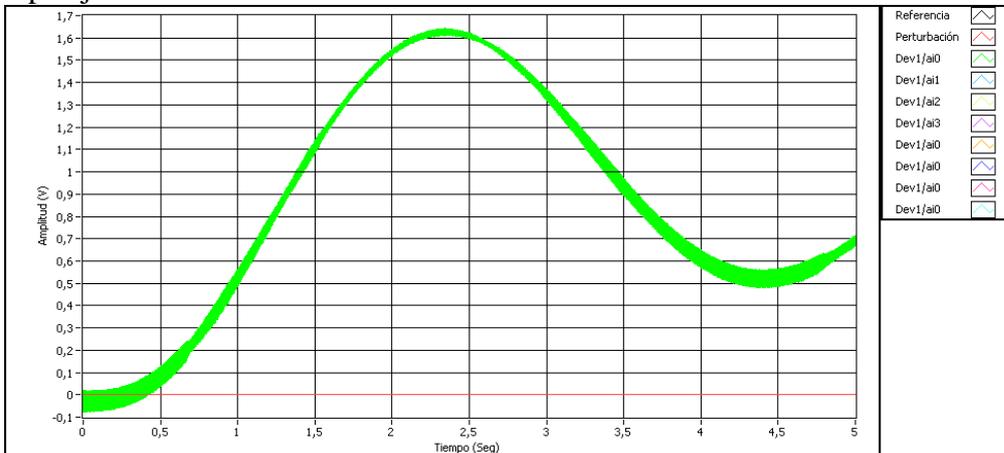
Con perturbación -1V aplicada en t=5.3seg



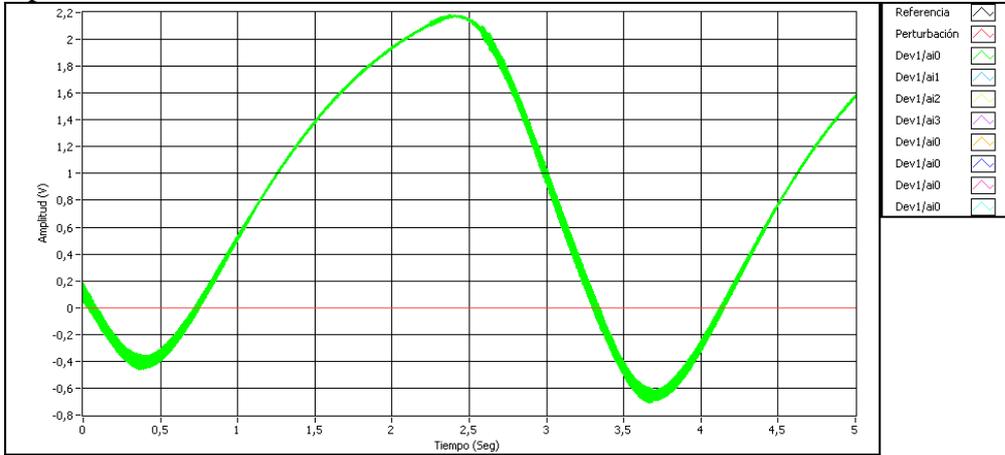
Orden 3, tipo 1, polos en 0, 2 y 10

Escalón 1V, Ki medio

Kp bajo

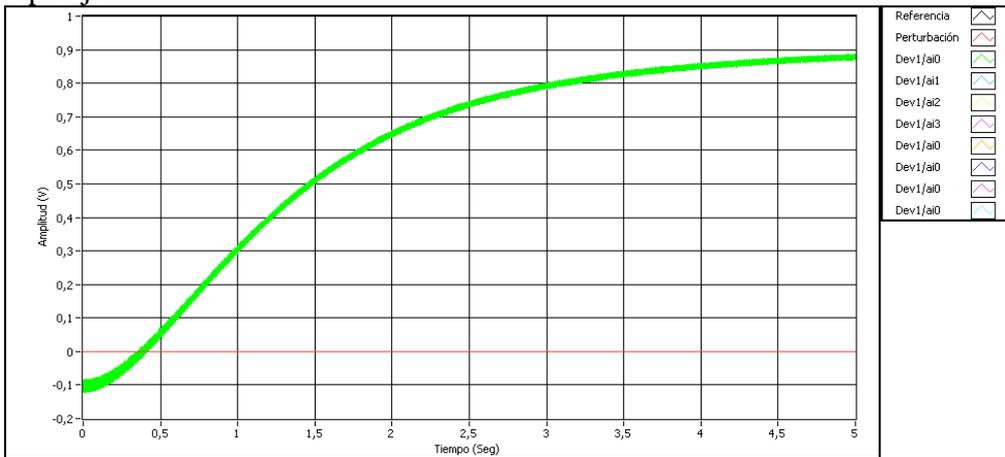


Kp alto

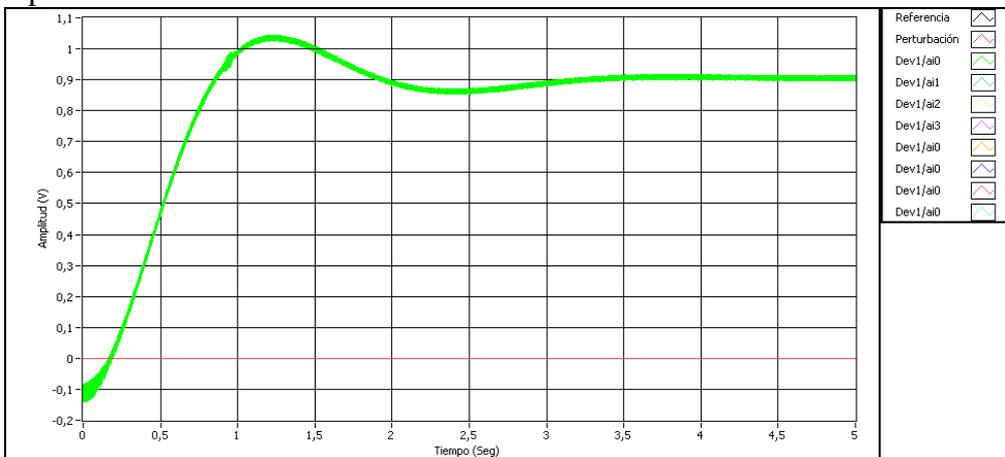


$K_i \approx 2$

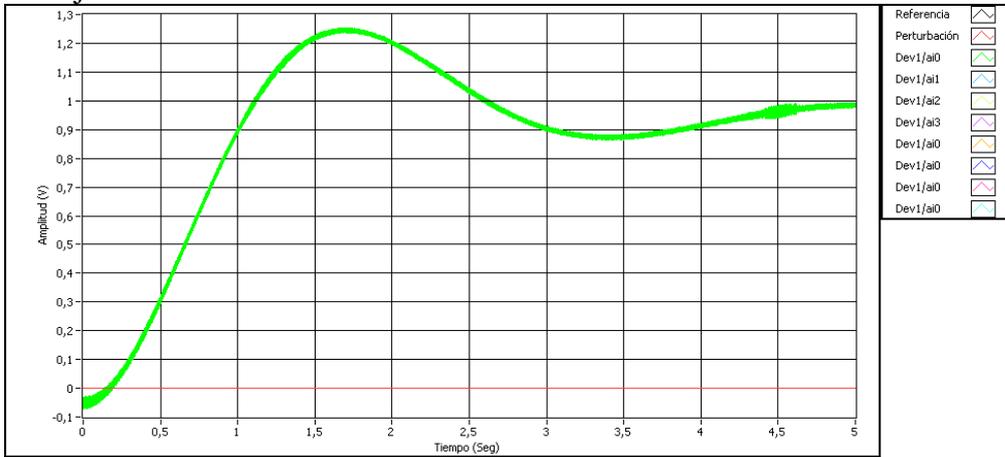
Kp bajo



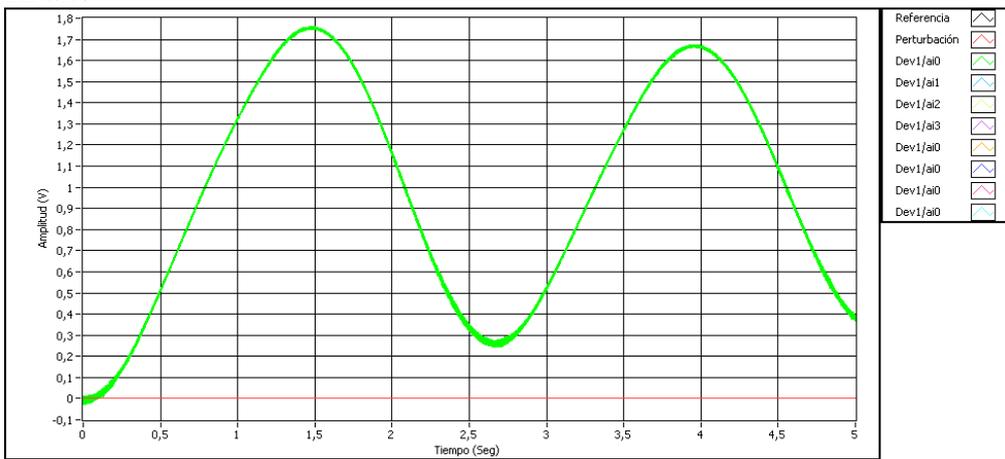
Kp alto



$K_p \approx 5$
Ki bajo



Ki alto



ANEXO 5

Lista de materiales

Lista de materiales

Misceláneos

- Baquelitas: 1 Tamaño carta por 120 Bs, una
- Papel transfer: 10 hojas por 180 Bs, un juego
- Acido: 100 gr. Por 150 Bs, un envase
- Estaño: 200 gr. 60/40, 0.8 mm por 500 Bs, un rollo
- Mechas: 1 juego por 55 Bs, un juego
- Cable 2x22 AWG por 12 Bs por metro, 25 metros
- Caja de metal 180Bs por unidad, dos unidades
- Tornillos 5 Bs por unidad, 24 unidades

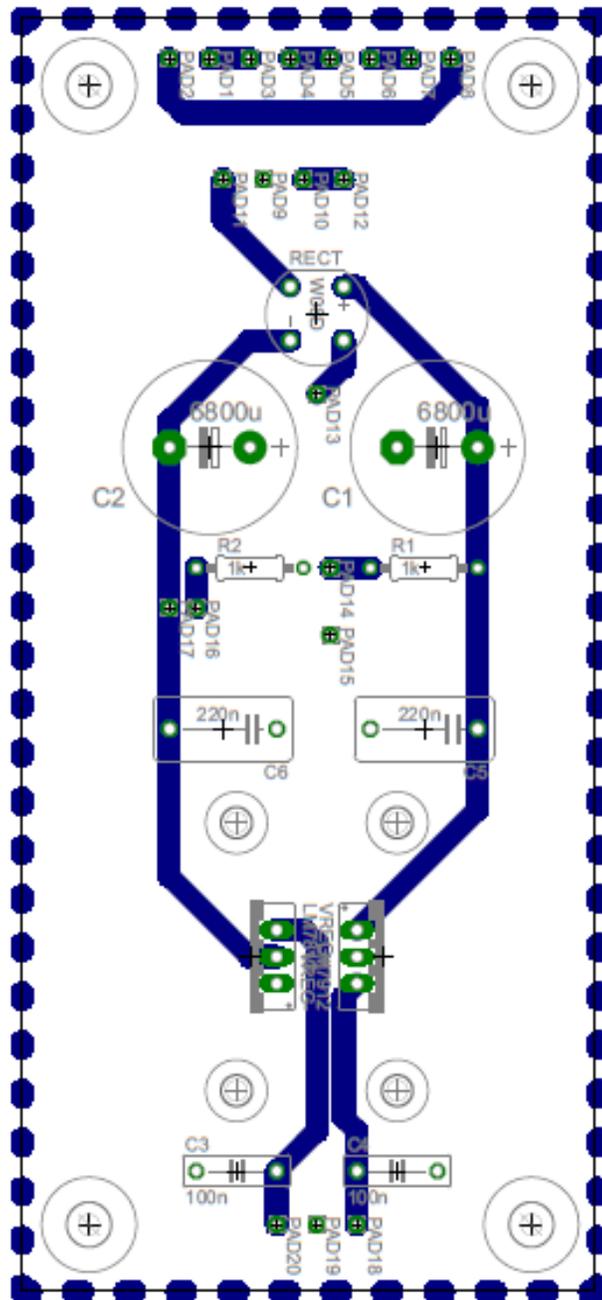
Ítem	Cantidad	Precio (Bs/unidad)	Tienda	Sub total ítem (Bs)
LM324	4	6(5x30)	Electronica plus	30
TL084	2	14	Electronica plus	28
Bases IC 14 pines	8	3	Electronica plus	24
Interruptor ON-OFF	1	7	Electronica plus	7
Interruptor On-On PCB	3	7	Electronica plus	21
Banana hembra PCB	46	3.5(2x7)	Electronica plus	161
Porta fusible americano PCB	2	3	Electronica plus	6
Fusible 0.5 A americano	1	2	Electronica plus	2
Fusible 2 A americano	1	2	Electronica plus	2
Transformador 12-0-12 21A	1	195	Electronica plus	195
Puente rectificador 200V 1.5 A	1	4	Electronica plus	4
Condensador Elec. Alum. 6.8mF 25V	2	22	Electronica plus	44
Condensador 220nF poliéster 250V	2	3.5	Electronica plus	7
Condensador 100nF poliéster 100V	4	3.5	Electronica plus	14
LM7812	1	10	Electronica plus	10
LM7912	1	10	Electronica plus	10
Banana Macho	46	3.5(2x7)	Electronica plus	161
Pulsador	1	3	Electronica plus	3
1N4007	2	1.2	Electronica plus	2.4
Led rojo 3mm	2	1	Electronica plus	2

Led rojo 3mm	2	1	Electronica plus	2
2N3904	2	2	Electronica plus	4
1N4148	2	1	Electronica plus	2
Switch slide 6 pos	4	7	Electronica plus	28
Pot 100k	4	10	Electronica plus	40
Pot 1M	6	10	Electronica plus	60
Cond. poliester.1uF 400V	1	7	Electronica plus	7
Cond. poliester.3.3uF 400V	2	10	Electronica plus	20
Cond. Elec. Tant 10uF 35V	8	8	Electronica plus	64
Cond. Elct. Alum. 680uF 50V	4	5	Electronica plus	20
Res. Carb. 100k 5% 1/4W	48	0.5	Electronica plus	24
Res. Carb. 100k 5% 1/4W	4	0.5	Electronica plus	2
Res. Carb. 75k 5% 1/4W	2	0.5	Electronica plus	1
Res. Carb. 2.4k 5% 1/4W	2	0.5	Electronica plus	1
Res. Carb. 1.3k 5% 1/2W	1	0.7	Electronica plus	0.7
Res. Carb. 24k 5% 1/4W	1	0.5	Electronica plus	1
Res. Carb. 130k 5% 1/4W	1	0.5	Electronica plus	1
Res. Carb. 13k 5% 1/4W	1	0.5	Electronica plus	1
Res. Carb. 10k 5% 1/4W	13	0.5	Electronica plus	7.5
Res. Carb. 3k 5% 1/4W	3	0.5	Electronica plus	1.5
Res. Carb. 7.5k 5% 1/4W	2	0.5	Electronica plus	1
Res. Carb. 560 5% 1/4W	2	0.5	Electronica plus	1
Res. Carb. 1.2k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 39k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 430k 5% 1/4W	2	0.5	Electronica plus	1
Res. Carb. 510k 5%	2	0.5	Electronica plus	1

1/4W				
Res. Carb. 15k 5% 1/4W	2	0.5	Electronica plus	1
Res. Carb. 51k 5% 1/4W	2	0.5	Electronica plus	1
Res. Carb. 47k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 1.5k 5% 1/4W	4	0.5	Electronica plus	2
Res. Carb. 3.3k 5% 1/4W	5	0.5	Electronica plus	2,5
Res. Carb. 20k 5% 1/4W	5	0.5	Electronica plus	2.5
Res. Carb. 11k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 5.6k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 2.2k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 4.3k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 1k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 5.1k 5% 1/4W	1	0.5	Electronica plus	0.5
Res. Carb. 10k 1% 1/4W	1	0.5*	Electronica plus	0.5
Res. Carb. 20k 1% 1/4W	1	0.5*	Electronica plus	0.5
Res. Carb. 1.8k 5% 1W	1	1	Electronica plus	1
			Sub Total	1038.1
			Total con misceláneos	2828.1

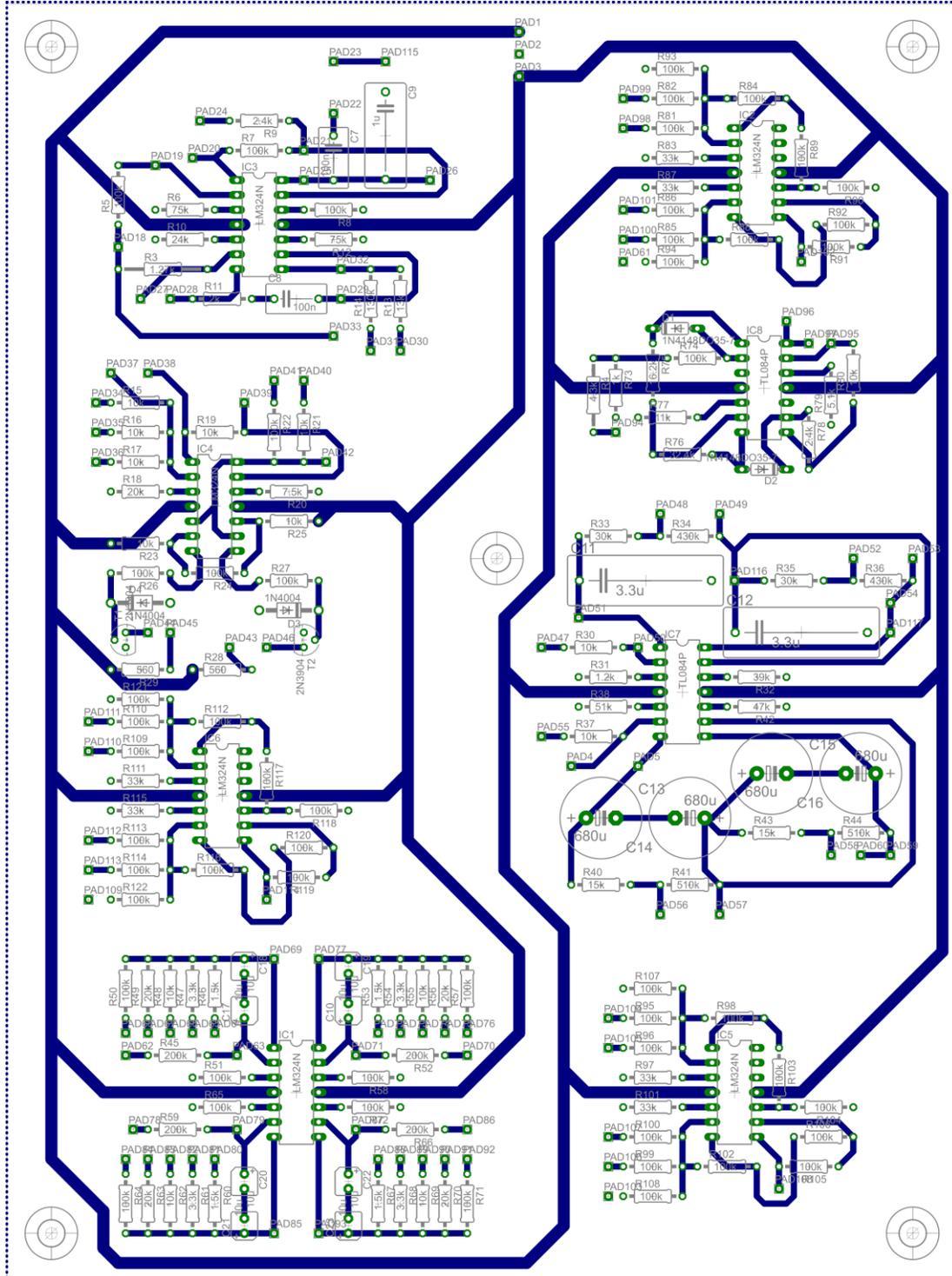
ANEXO 6

Circuito impreso Fuente Lineal



ANEXO 7

Circuito impreso Prototipo Simulador de Procesos



ANEXO 8

Rutina para cálculo del espectro con 95% de la energía de la función sinc

Rutina para cálculo del espectro con 95% de la energía de la función sinc en
MATLAB

```
function r=integsinc(ts,linf,lsup); // Definimos la función y los
                                // parámetros a utilizar: ts=tiempo
                                // del pulso, linf=límite inferior de
                                // frecuencia, lsup=límite superior
                                // de frecuencia
df=0.01; // Definimos el paso de frecuencia
f=linf:df:lsup; //Definimos el vector con el rango de frecuencias al
                // paso dado
y=1*df;
for i=2:1:length(f) //Obtenemos la sumatoria del valor de la
                    // función evaluada a un valor de frecuencia
                    // dado al cuadrado por el paso
    y=y+df*(sinc(f(i)*ts)).^2;
end
r=y*ts;
```